No.67

特集

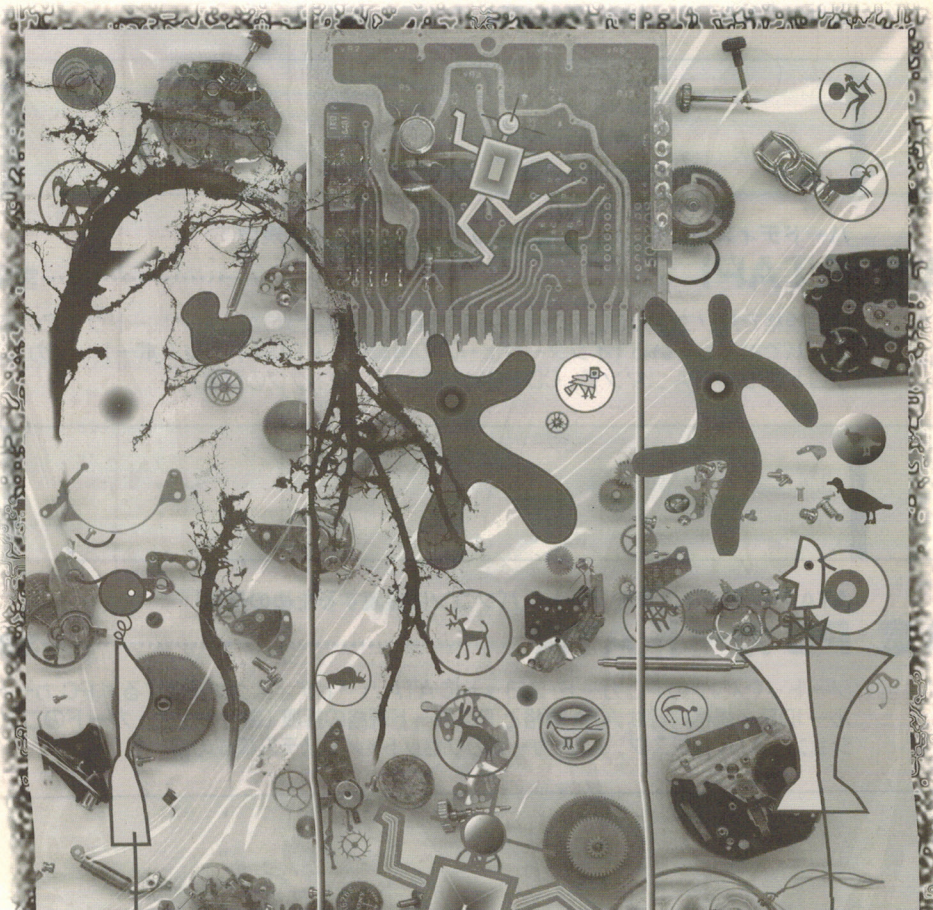
ATA(IDE), SCSI, AGPを中心とした
パソコン周辺機器インターフェースII

トランジスタ技術

SPECIAL

特集

ATA(IDE), SCSI, AGPを中心とした
パソコン周辺機器インターフェースII

トランジスタ技術 SPECIAL NO.63『パソコン周辺インターフェースのすべて』の続編ということで，前回扱いきれなかったハードディスクや CD-ROM などの大容量記憶装置とパソコンの高速グラフィックスの規格を特集します．
ATA(IDE)，ATAPI はハードディスクをターゲットにした高速パラレル・イン ターフェースで，CD-ROM なども接続できるようになっています．小型メモリ・カードはディジタル・カメラなどの製品ごとに異なったものが使われています．これらを整理して紹介します．SCSI は，ハードディスクはもちろん，スキャナや DVD などのインターフェースとして使われています．AGP はゲームなどに必要な高速描画のためのグラフィックス・インターフェースです．

トランジスタ技術SPECIAL No.67

CONTENTS

特集 ATA (IDE), SCSI, AGPを中心とした パソコン周辺機器インターフェースII

第0章 本特集の読み方……宮崎 仁 4

ハードディスクのインターフェースとして発展してきた
第1章 IDE (ATA)……宮崎 仁 6
IDEはPC/ATのハードディスク・インターフェースが出発点（AC/ATとIDE，IDEとATA，Enhanced IDE，ANSIの標準化，ATA-2の高速転送モード，Ultra DMA（UltraATA，Ultra DMA/66，PC95からPC98へ，IDE（ATA）の将来性）／ATA（IDE）の規格内容リファレンス（物理的仕様，電気的仕様，信号線仕様，レジスタ仕様，ドライブ容量の制限，オペレーション手順と基本入出力，コマンド，デバイスID，転送モードとタイミング）／Ultra DMA（UltraATA）の概要（Ultra DMA/33，Ultra DMA/66）／システム構成の例

ハードディスクにCD-ROMを接続するために作られた規格
第2章 ATAPI……宮崎 仁 39
この規格でパソコンにCD-ROMが標準で装備されるようになった／ハードウェアの変更がなく，ドライバで対応している（インターフェースの階層化，ATAPIトランスポート・メカニズム，ATAPIプロトコル，ATAコマンド，CD-ROMコマンド，コネクタの配置）

ATAハードディスクをノート・パソコンに接続するための規格
第3章 PCカードATA……宮崎 仁 56
ノート・パソコンのPCカード・スロットにATAハードディスクを接続する／PCカードATAとトゥルーIDE／規格内容はATA規格とPCカード規格の折衷（信号の定義，カードのコンフィギュレーション，ATAレジスタ，ATAカードのリセット）／システム構成の例

コンパクトフラッシュ，スマートメディア，ミニチュアカード，スモールPCカード，メモリースティック，マルチメディアカード
第4章 小型メモリ・カード各種……………………宮崎 仁 67
小型パソコンや携帯情報端末に使用することを前提としたカード規格／切手サイズ小型メモリ・カードの各仕様（コンパクトフラッシュ，スマートメディア，ミニチュアカード，スモールPCカード，メモリースティック，マルチメディアカード）

コンピュータと周辺機器を接続するための高速インターフェース
第5章 SCSI……………………宮崎 仁 90
小型ハードディスクとSCSI／やっと標準化といえる規格となったSCSI-2／シリアル・インターフェースにも対応しているSCSI-3／16ビット，32ビット・バスに対応したSCSI-3パラレル・インターフェース／40Mバイト/s，80 Mバイト/sの転送速度のFast-20（UltraSCSI）／低電圧差動型のUltra2SCSI（Fast-40）／最大160 Mバイト/sの転送速度に対応したUltra3SCSI（Fast-80）／SCSI-3シリアル・インターフェース／SCSI-2の概要／SCSI-2のシステム構成／SCSI-2の物理的仕様（ケーブル，コネクタ）／SCSI-2の信号機能（－ANTと－RST，－BSYと－SEL，－I/O，－C/D，－MSG，－DB(0)～－DB(7)，－DB(P)，－REQと－ACK，REQ/ACKハンドシェイク（非同期転送），同期転送）／SCSI-2の信号線定義（シングル・エンド型，差動型）／SCSI-2の電気的仕様（シングル・エンド型，差動型，TERMPWR）／SCSI-2のバス動作（バス・フリー，アービトレーション，セレクションとリセレクション，セレクション，リセレクション，情報転送フェーズ，メッセージ・インとメッセージ・アウト，コマンドとI/Oプロセス，データ・インとデータ・アウト，ステータス）／SCSI-2のI/Oプロセス管理（SCSIポインタ，キューとタグ）／SCSI-2のメッセージ（Identify，Command Complete，Save Data Pointer，Restore Pointer，Disconnect，Abort，Message Reject，No Operation，Message parity Error，Bus Device Reset，Abort Tag，Clear Queue，Terminate I/O Process，Simple Queue Tag，Head of Queue Tag，Ordered Queue Tag，Modify Data Pointer，Synchronous Data transferRequest，Wide Data Transfer Request）／SCSI-2のコマンド（コマンドのフォーマット，共通コマンド，デバイスの種類，個別コマンド）／SCSI-2のタイミング／SCSI-3の概要（SCSI-3パラレル・インターフェース，SCSI-3インターロックト・プロトコル，Fast-20，Fast-40，Fast-80）／システム構成例

PCIとは別の新しいグラフィック専用のインターフェース
第6章 AGP……………………宮崎 仁 154
グラフィック・コントローラとメイン・メモリ間のデータ転送を高速化する（PCIバスの高速化，AGPの開発）／PCIで接続されたグラフィック・コントローラと同じように扱える（AGPのシステム，バースト転送とランダム転送，基本的なインターフェース，信号線定義，PCIトランザクションの転送動作，AGPトランザクションの転送動作，FWトランザクションの転送動作，2×モード，4×モード，電気的仕様，コネクタとボード・サイズ，システム構成例）

表紙デザイン／アイドマ・スタジオ　表紙イラスト／伊部喜久雄　本文イラスト／神崎真理子

第0章

本特集の読み方

宮崎　仁

本特集は最近のパソコンやマルチメディア機器に関連するさまざまな規格をまとめたものです．1998年7月に発行したトランジスタ技術SPECIAL No. 63「特集　パソコン周辺インターフェースのすべて」の続編にあたります．

前回の特集では，Windowsパソコンの基本仕様とも言えるPC97, PC98から始まり，ISAやPCIなどシステム・バスの規格，USBやIEEE 1394など周辺機器バスの規格，PCカード，CardBus, ZVポートなどPCカード関連の規格，MIDIやNTSCなど民生用オーディオ/ビデオの規格，VGAやSVGAなどパソコン・グラフィックスの規格を取り上げました．

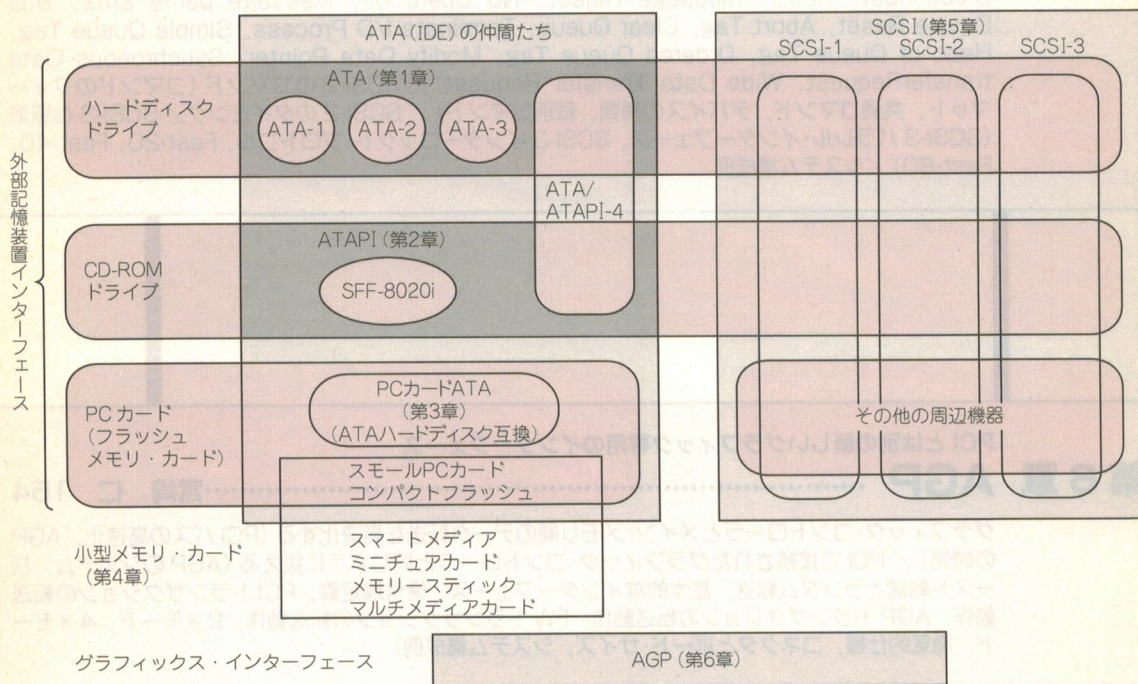
今回はその続編として，ハードディスクやCD-ROMなどの大容量記憶装置とパソコンの高速グラフィックスの規格を特集します．**図1**に示すように，ATA（IDE）の仲間たち，SCSI, AGPの三つが大きな柱となっています．

システム

まず，AT互換機のハードディスク・インターフェースとしてもっとも普及しているATA（IDE）を取り上げます（第1章）．次に，ATA（IDE）を利用してCD-ROMドライブを接続するための規格であるATAPIを取り上げます（第2章）．ATAにしてもATAPIにしても，誰もが使っているわりに参考書などの情報が乏しいので，単なる規格の紹介だけでなく，具体的な仕様や動作についてもできるだけ詳しく解説するようにしました．

この第1章～第2章では，なぜIDEがAT互換機のデファクト・スタンダードになったのか，IDEとATAはどこがどう違うのか，なぜATAでは直接CD-ROMを接続できずATAPIという規格が必要になったのか，などの疑問点を明らかにしていきます．

〈図1〉今回の特集の構成

外部記憶装置インターフェース
ハードディスクドライブ
CD-ROMドライブ
PCカード（フラッシュメモリ・カード）
ATA（IDE）の仲間たち
ATA（第1章）
ATA-1
ATA-2
ATA-3
ATA/ATAPI-4
ATAPI（第2章）
SFF-8020i
PCカードATA（第3章）（ATAハードディスク互換）
スモールPCカード
コンパクトフラッシュ
スマートメディア
ミニチュアカード
メモリースティック
マルチメディアカード
小型メモリ・カード（第4章）
SCSI（第5章）
SCSI-1
SCSI-2
SCSI-3
その他の周辺機器
グラフィックス・インターフェース
AGP（第6章）

また，ATA-1, ATA-2, ATA-3などのATAのバージョンの違い，ATA（IDE）ハードディスクの最大記憶容量の変遷，Ultra DMA, Ultra DMA/66などの高速化の仕様なども取り上げます．

ATAとATAPIの二つの規格は1998年に統合されて，ATA/ATAPI-4（ANSI NCITS 317-1998）となりました．本書ではハードディスクとCD-ROMの取り扱い方の違いを明確にするために，ATA（IDE）とATAPIをそれぞれ個別に取り上げています．

次いで，PCカードを利用してATAハードディスク互換のフラッシュ・メモリ・カード（フラッシュATAカード）を実現するPCカードATAの規格を取り上げます（第3章）．フラッシュATAカードはほかのPCカードとはちょっと違って，PCカードの仕様とATAの仕様の両方を兼ね備えています．PCカードの仕様については前回の特集で取り上げましたが，PCカードATAについての解説は割愛していました．今回はATAを詳しく解説したので，PCカードATAについても取り上げることにしました．

PCカード自体の仕様について知りたい方は，前回の特集を参照していただければ幸いです．

さらに，ディジタル・カメラやパームトップ・パソコン，PDA向けとして，PCカードよりも小型化を進めた各種の小型メモリ・カードの規格をまとめて取り上げます（第4章）．小型メモリ・カードの中には，従来のPCカードやPCカードATAとの互換性を特徴とするものがいくつかあり，ここまでがATAに関連する規格と言ってよいでしょう．

これらの小型メモリ・カードは，記録のための媒体であると同時に，携帯用パソコンや携帯用マルチメディア機器とデスクトップ・パソコンの間の情報交換用としての役割ももっています．携帯用機器とパソコンの間でデータのやり取りをするのに，ケーブルで接続する方法（USB, IEEE 1394, EIA-232-Fなど），赤外線や無線などの空間伝送を利用する方法（IrDAや無線データ通信）があります．そして，三つめの選択肢として，小型メモリ・カードに書き込んだデータを相手側の機器で読み出すという方法があります．すなわち，小型メモリ・カードは単なる外部記憶装置ではなく，データ交換のためのインターフェース装置としての機能も注目されています（図2）．

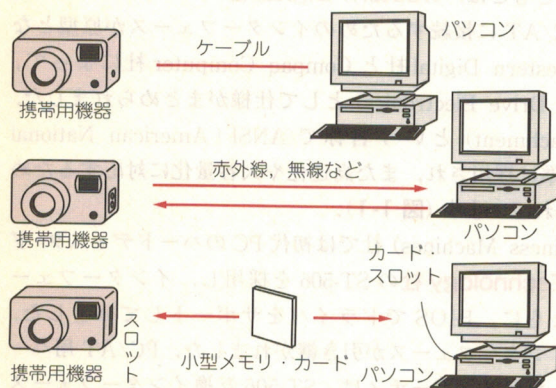
〈図2〉インターフェースの三つの方法

SCSIインターフェース

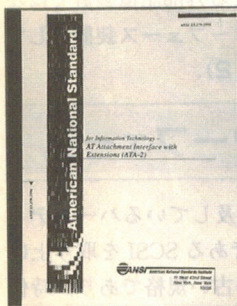
次に，ATAと並んで広く普及しているハードディスク・インターフェース規格であるSCSIを取り上げます（第5章）．SCSIは歴史の古い規格であり，時代によって大きく変遷しています．また，内容的にもATAとATAPIを合わせたものよりさらに広い範囲に及んでいます．一つの章にまとめましたが，ページ数の上でも内容の豊富さでも，この章だけで本特集の半分近くを占めています．SCSIの参考書はほかにも良い本が出ていますが，本特集はATA/ATAPIとの類似点や違いを見比べられる利点があります．

この第5章では，ATA（IDE）とSCSIはどこがどう違うのか，ATA（IDE）とSCSIはどのように対抗しながら発展してきたか，などの疑問点を明らかにしていきます．また，SCSI-1, SCSI-2, SCSI-3などのSCSIのバージョンの違い，Fast SCSI, Ultra SCSI, Ultra2 SCSIなどの高速化の仕様も取り上げます．

AGPインターフェース

最後に，最近のAT互換機の多くが標準装備するようになったグラフィック専用高速インターフェースのAGPを取り上げます（第6章）．CPUやインターフェースの高速化，3DグラフィックスやMPEG再生など高画質動画アプリケーションの普及により，PCIバスでは転送速度が不足して十分なグラフィック性能を発揮することができなくなりました．AGPはPCIをベースとしていますが，1対1のグラフィック・インターフェースに特化することにより，従来の33 MHz/32ビットPCIの2～8倍の高速データ転送を可能にする規格です．

第1章 ハードディスクのインターフェースとして発展してきた

IDE (ATA)

宮崎 仁

〈名称〉

Integrated Drive Electronics (IDE)

AT Attachment (ATA)

〈発行日〉

1986年 (IDE)

1993年 (Enhanced IDE)

1994年 (ANSI X3.221-1994, AT Attachment Interface for Disk Drives)

1996年 (ANSI X3.279-1996, AT Attachment Interface with Extentions, ATA-2)

1996年 (Ultra DMA)

1997年 (ANSI X3.298-1997, AT Attachment Interface, ATA-3)

1998年 (Ultra DMA/66)

1998年 (ANSI NCITS 317-1998, AT Attachment with Packet Interface Extension, ATA/ATAPI-4)

〈発行者〉

Compaq Computer Corporation, Western Digital Corporation (IDE)

American National Standards Institute (ATA)

Intel Corporation, Quantum Corporation (Ultra DMA)

〈情報入手先〉

http://web.ansi.org (ANSI)

http://www.ncits.org (NCITS)

http://www.wdc.com (Western Digital Corp.)

http://www.quantum.com (Quantum Corp.)

IDEはPC/ATのハードディスク・インターフェースが出発点

Western Digital社

1970年に半導体専業メーカとして設立された．1980年代にIBM PCのフロッピ/ハードディスク・コントローラで成功を収め，さらにIDEを開発したことで会社の方向が大きく変わった．1988年からハードディスク・ドライブの製造を始め，後に半導体部門を売却してハードディスク専業メーカとなった．

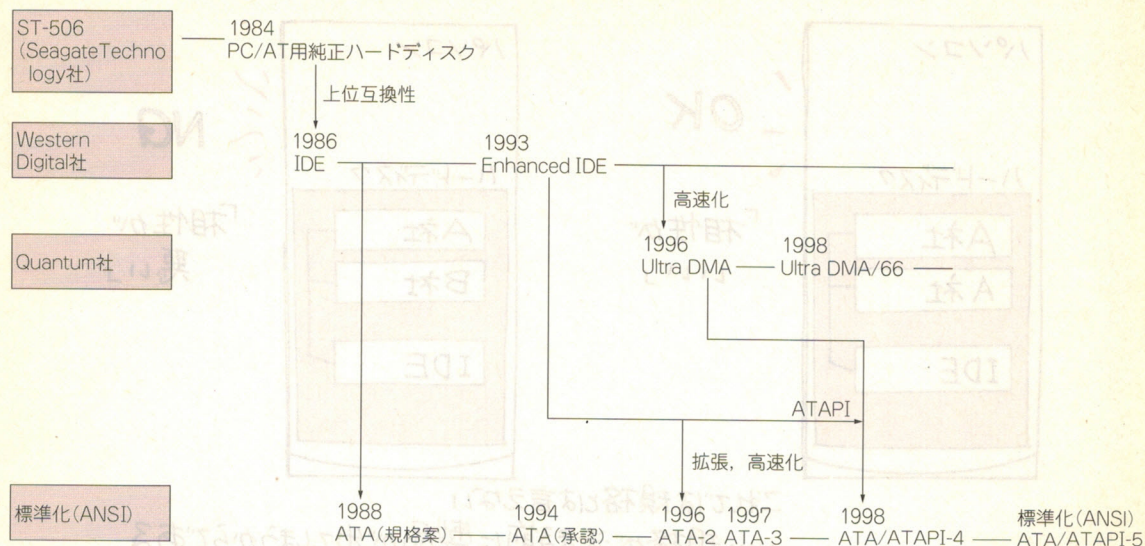
Seagate Technology社

1979年に設立された世界最大のハードディスク・メーカ．Shugart Associates社を離れたAlan Shugartが1998年までCEOを務め，数多くの新アーキテクチャを開発して業界を主導してきた．1980年に発売したST-506は世界初の5.25インチ・ドライブ．

● PC/ATとIDE

IDEはAT互換機の内蔵ハードディスク・インターフェースとして標準的に採用されてきたものです．もともとは，Western Digital社のハードディスク・コントローラWD1003をPC/ATに接続するためのインターフェースが原型となっています．その後，Western Digital社とCompaq Computer社によって，1986年にIDE (Integrated Drive Electronics) として仕様がまとめられました．その後，ATA (AT Attachment) という名称でANSI (American National Standards Institute) の標準に採用され，また高速化や大容量化に対応するために何度か仕様の拡張が行われています (図1-1)．

IBM (International Business Machines) 社では初代PCのハードディスク・ドライブとしてSeagate Technology社のST-506を採用し，インターフェース・ボードを提供するとともに，BIOSでドライバをサポートしていました．PC/ATにもこのST-506インターフェースが引き継がれました．PC/AT用ハードディスク装置を製品化したサードパーティは，ST-506互換インターフェース

〈図1-1〉IDE（ATA）の沿革

を採用するか，独自の専用インターフェース・ボードを添付して販売していました．

Western Digital社はフロッピディスク・コントローラでは大きなシェアをもち，ST-506上位互換のハードディスク・コントローラと同社のフロッピディスク・コントローラの両方に対応するインターフェース・ボードを開発してきました．その後，ハードディスクが普及するにつれてパソコン内蔵型ドライブの需要が増えてきたため，ISAスロットを使わずにドライブを直接マザーボードに接続する方法としてIDEを開発しました．

IDEでは，ハードディスク・ドライブに内蔵したコントローラLSIに対してCPUが直接アクセスします．信号の種類やタイミングはISAとほぼ同じですが，内蔵ドライブだけを対象としているため，ISAスロットを使わずマザーボード上の**専用40ピン・コネクタ**で接続します．インターフェースのために特別なLSIを必要としないので，ほかのハードディスク・インターフェースにくらべて安価であり，もともと不足気味のISAスロットを占有しないという利点もありました．さらに，IDEはBIOSレベルではST-506上位互換であり，従来のPC/ATやAT互換機のBIOSでサポートされます．

なお，IDEという名称は同じ頃に複数のメーカが提唱しており，語源は諸説あります．Western Digital社では，ディスク・ドライブ（Drive）とインターフェース回路（Electronics）を統合（Integrate）したという意味で，Integrated Drive Electronicsを略してIDEであると説明しています．

● IDEとATA

このように，インターフェース・ボードもドライバの組み込みも必要なく，ドライブを接続するだけで使えるというのがIDEの最大の利点です．さらに，IDEはISAと同じく16ビット幅のバスをもつことから，当時としては十分に高速なデータ転送ができました．パソコン向けのハードディスク・インターフェースとしては同じ頃に**SCSI**が使われ始めましたが，SCSIはバス幅が8ビットでデータ転送速度は最大4Mバイト/sでした．また，SCSIはIDEにくらべて動作が複雑であり，専用インターフェース・ボードが必要です．

専用40ピン・コネクタ
プリント基板にフラット・ケーブルを取り付けるためのヘッダ・タイプのコネクタ．コンピュータの内部配線用として広く用いられている．フロッピディスク用コネクタや内蔵SCSI用コネクタも同じ形状だが，ピン数が異なるため間違える恐れは少ない．

SCSI
Small Computer System Interfaceの略．
当時の汎用ハードディスクのインターフェース規格としては，1979年にShugart Associates社が発表したSASIとそれから発展したSCSI，1980年にSeagate Technology社が発表したST-506とそれから発展したESDI（Enchanced Small Device Interface）という二つの大きな流れがあった．
高性能だが高価なSCSIと低性能だが安価なESDIという対決の構図だったが，次第にSCSIのほうが優勢になった．どちらもルーツをたどればAlan Shugartが開発した兄弟のようなものだが….
PC/AT用ハードディスクではESDIよりも安価で高性能なIDEが優勢なため，SCSIは苦戦を続けている．

《初期のIDEドライブはメーカによって仕様がわずかに違っていた》

IDEは低コストでSCSIとほぼ同等のデータ転送速度が得られました．これらの利点によって，AT互換機の内蔵ハードディスクのインターフェースとしては，IDEが標準的に用いられるようになりました．

ところが，**初期のIDEドライブ**はメーカによって仕様にわずかな違いがあり，混用すると一方がシステムに認識されないという問題がありました．このため，Western Digital社を中心とするハードディスク・メーカが集まって仕様の統一をはかることになり，1988年にANSI（American National Standards Institute）のX3委員会（現NCITS）において**ATA**（AT Attachment）**インターフェース仕様**が作成されました．X3委員会ではもともとSCSIなどの標準化作業を行っており，同様のハードディスク・インターフェースの規格ということで，ATAについてもANSIで標準化が進められることになりました．

それ以後は，パソコン側もハードディスク側も，このATA仕様に準拠したものが一般的になりました．ATAとIDEはほぼ同義語として扱うことができ，どちらの呼び方も用いられています．

〈写真1〉ATA仕様のハードディスク

初期のIDEドライブ

IDEを発表した当時のWestern Digital社は半導体メーカであり，ハードディスク・ドライブのメーカではなかった．IDE仕様のドライブを最初に発売したのはConner Peripherals社だった．

だが，Conner社のドライブはマスタがスレーブの存在を認識する際に独自の手順を採用したため，IDE仕様のドライブと同じケーブルに接続するとうまく動作しないという問題が発生した．

ほかにもいくつかのドライブ・メーカがConner社の仕様を採用したが，ATAの標準化が進むとともにIDE（ATA）仕様が有力になり，最終的にはConner社もそれに従うことになった．

ATAインターフェース仕様

ANSIは日本で言えばJISにあたるアメリカ国内最大の公的標準である．そこで，“AT”という1メーカの製品名を冠に付けた規格を作ってしまったのはなかなかすごいことかもしれない．

● Enhanced IDE

もともとのIDEはPC/ATのBIOSとの組み合わせから，扱えるドライブの容量が最大528Mバイトに制限されていました．接続可能なドライブは事実上ハードディスクだけであり，ドライブ数は2台まででした．また，データ転送速度は最大3M～5Mバイト/s程度でした．

1990年代になると，ハードディスクの大容量化が進んで528Mバイトを超える製品が次々と作られるようになりました．また，新しい記憶装置として640Mバイトの容量をもつ**CD-ROM**が普及してきました．さらに，CPUの高速化によってISAがデータ転送のボトルネックとなり，EISAや**VL**，PCIなどバスの高速化が進められるようになりました．ハードディスク・インターフェースでも，ATAのライバルであるSCSIの高速化が進んできました．

このため，IDEに対しても大容量化や接続台数の増加，CD-ROMのサポート，高速化などの要求が強まり，さまざまなメーカが独自にIDEの拡張を始めるようになりました．そこで，Western Digital社では1993年にEnhanced IDE（EIDE）の仕様を発表し，IDEの拡張仕様の統一を呼びかけました．

ドライブ容量を拡張するため，従来の**CHS**（Cylinder，Head，Sector）**方式**のアドレス指定モードに加えて，**LBA**（Logical Block Addressing）**方式**のアドレス指定モードが新たに採用されました．これによって，アクセスできる最大ドライブ容量は約8.4Gバイトとなりました．また，接続可能なドライブ数を最大4台（2台×2チャネル）に拡張するとともに，ATAPI（ATA Packet Interface）という新しいプロトコルを採用してCD-ROMやテープドライブなどさまざまな記憶装置を接続できます．データ転送速度は最大13.3Mバイト/sまで可能となり，その後さらに最大16.6Mバイト/sの高速転送モードが追加されました．これらの高速転送モードは，PCIなどの高速ローカル・バスを利用して実現しています．

これらの拡張を行うには，ドライブ側の変更だけでなく，BIOSやマザーボードにも変更が必要となります．1994年後半からEnhanced IDE対応の新しいマザーボードが出回りはじめ，その後急速に普及してAT互換機のデファクト・スタンダードとなりました．現在のAT互換機のハードディスク・インターフェースは，このEnhanced IDEをベースとして，さらに高速化を進めたものです．

● ANSIの標準化

ANSIでは1988年にATAの規格案X3T9.2 781Dがほぼ完成しましたが，正式の規格としてはなかなか承認に至りませんでした．その後も何度か改訂が行われ，1994年になってようやく，ANSI X3.221-1994「AT Attachment Interface for Disk Drive」として承認されました．その後ATA-2，ATA-3などの新しい規格が作られたことから，それらとの区別のためにX3.221-1994はATA-1と呼ばれることもあります．

ATAはEnhancedでないもともとのIDEに相当するはずのものでしたが，承認が遅れたために，市場ではEnhanced IDE仕様の製品が普及を始めていました．正式規格（X3.221）では，LBAや最大8.33Mバイト/sの高速転送モードなどEnhanced IDEによる拡張の一部を取り込んでいます．

続いて，Enhanced IDEをベースとした規格案X3T10 948Dが完成し，1996年にANSI X3.279-1996「AT Attachment Interface with Extentions（ATA-2）」として正式に承認されました．ATA-2ではデータ転送速度は最大16.6Mバイト/sとなっています．

CD-ROM

すでに広く普及していた音楽用CD（CD-DA）の技術を，パソコンの外部記憶装置として利用したもの．読み出し専用（Read Only）で書き込みができない．

VL

VESA Localバスの略．AT互換機のグラフィック・ボード専用の高速バスの規格として1992年に作られた．PCIが普及するまでの一時期，広く用いられていた．

CHS方式

ハードディスク・ドライブのアドレスの付け方として一般的な方法である．1枚の磁気ディスクは同心円状のトラックに分けられており，外側から順に番号が付けられている．さらに，トラックを放射状に区切ってセクタに分割している．セクタには固定長（256または512バイトが多い）のデータをシーケンシャルに記憶できる．

通常は，磁気ディスクの両面にデータを記憶し，それぞれ専用のヘッドで読み書きする．ドライブが複数のディスクから構成される場合には，ディスクの枚数×2のヘッドが使われることになる．

各ディスクの同じ番号のトラックを集めると円筒状になる．これをシリンダと呼ぶ．シリンダ番号，ヘッド番号，セクタ番号を指定すれば，ドライブ内でデータの位置を特定できる．これが本来のCHS方式である．

ハードディスク製品では，実際の内部構造とは異なるCHSパラメータを付けている場合もある．とくに，Enhancedでない古いIDEドライブでは，528Mバイトの制限いっぱいまでドライブを利用するため，実際の内部構造とは無関係にシリンダ数1023，ヘッド数16，セクタ数63というパラメータを用いているものが多かった．

LBA方式

ドライブの内部構造とは無関係に通し番号のアドレス（論理ブロックアドレス）を使ってデータの位置を特定する方式．論理アドレスと物理アドレスの変換はドライブ側で行う．ホスト側は相手のドライブの内部構造とは無関係にアドレスを指定することができる．

自己診断機能

ドライブ内部で定期的に自己診断を実行して，異常があればホストに通知する機能．

自己診断自体は規格で決める必要はなく，各メーカが自由に行えばよいが，診断結果をホスト側で利用するため，通知方法が規格化された．

この機能を使うためには，ホスト（マザーボード）側とドライブ側の両方がATA-3の自己診断機能をサポートしていることが必要．

ケーブルの終端

もともとのIDEは動作速度が遅く，また筐体内部のごく近距離のインターフェースだったため，ケーブルを終端しなくても信号の波形歪みが小さく誤動作の恐れは少なかった．

しかし，PIOモード3～4やマルチモードDMAモード1～2などの高速転送モードが使われるようになると，次第に波形歪みが目立つようになってきたため，ケーブルの伝送特性を改善するための終端の方法が規格化された．

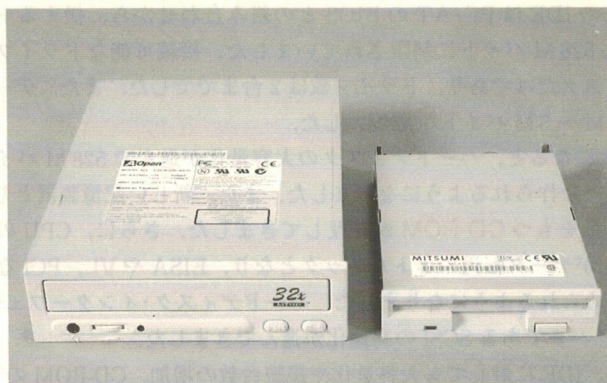
SCSIなどと違い，ATA-3では終端は必須ではなく，また終端ありのデバイスと終端なしのデバイスを混用しても問題はない．

SFF委員会

SFF委員会という名称からハードディスク・メーカの業界団体を想像する人は少ないだろう．

ANSIでハードディスク関連の標準化を進めているのは，NCITS（National Committee for Information Technology Standardsの略．1996年まではX3委員会と呼ばれていた）のT10部会（SCSIを担当）とT13部会（ATAを担当）である．T10とT13には主要なハードディスク・メーカが参加しており，当然SFF委員会とメンバーは重複する．

SFF委員会とT10, T13は協力しあうとともに，役割を分担している．T10やT13では広くパソコン業界全体に関連する部分の標準化を行い，ハードディスク業界以外に関係しない部分はSFF委員会で規格を作る．また，ANSIの標準化が成立するまでの間の暫定的な規格もSFF委員会で作っている．

〈写真2〉EIDE仕様のCD-ROM（左）

さらに，ATA-2に**自己診断機能**（S.M.A.R.T）やセキュリティ機能，**ケーブルの終端**などを追加した規格案X3T10 2008Dが完成し，1997年にANSI X3.298-1997「AT Attachment Interface (ATA-3)」として正式に承認されました．ATA-3は現在最新のATA規格ですが，基本的にはATA-2のマイナー・チェンジ版であり，大きな変更はありません．

このATA-2とATA-3は，ほぼEnhanced IDEに相当するものと言えます．ただし，ATAPIのプロトコルはATA-2とATA-3の規格には含まれていません．現在のATAPIの規格としては，ハードディスク・メーカの団体である**SFF**（Small Form Factor）**委員会**において規格化されたSFF8020i「AT Attachment Packet Interface for CD-ROM」があります．

SFF委員会とは，もともとはハードディスク・ドライブの小型化に対応して外形寸法などを統一するために作られた業界団体で，現在はハードディスクやCD-ROMなどの記憶装置およびインターフェース全般の規格化を行っています．

ANSIではATA-3に続く次期ATA規格としてATA/ATAPI-4の検討を行ってきました．このATA/ATAPI-4にはATAPIや次に述べるUltra DMAが盛り込まれており，1998年に正式に承認されました．また，ATA/ATAPI-4の次に来るATA/ATAPI-5の規格案もすでに作成が始まっています．

● ATA-2の高速転送モード

Enhanced IDEやATA-2ではPIOモード3（11.1Mバイト/s），PIOモード4（16.6Mバイト/s），マルチワードDMAモード1（13.3Mバイト/s），マルチワードDMAモード2（16.6Mバイト/s）などの高速転送モードが追加されました．これらはISAの最大転送速度（8.33Mバイト/s）を超えており，ISAベースのIDEでは実現できません．PCIのような高速ローカル・バスを利用して実現が可能になりました．

また，ISAやIDEは**DMA転送**の機能をもっていますが，データ転送速度が低いために実際にはあまり利用されませんでした．PCIには**バス・マスタ転送**と呼ばれる高速DMA転送の機能があります．CPUがデータ転送を行うPIO（プログラムI/O）方式にくらべて，バス・マスタ方式を用いればCPUの負担を大幅に減らすことができます．

Enhanced IDE（ATA-2～3）の16.6Mバイト/sの高速転送モードには，PIOモード4とマルチワードDMAモード2の二つがあります．最近のマザーボードやドライブの多くはバス・マスタ転送に対応しており，マルチワードDMAモ

ード2のほうが多く用いられているようです．

さて，これらの10Mバイト/sを超える転送モードは，Fast ATAあるいはFast ATA-2と呼ばれることがあります．これは，以前のIDEやATAよりも高速であるということを強調するだけでなく，ATAのライバルであるSCSIを意識したネーミングです．1994年に承認されたSCSI-2規格（ANSI X3.131-1994）では，Fast SCSIと呼ばれる10Mバイト/s（バス幅8ビットのとき）の高速転送モードが取り入れられました．Fast ATA（Fast ATA-2）はこれに対抗する高速転送モードとして位置づけられています．

ただし，ATAはSCSIよりもコマンド待ち時間のオーバヘッドが大きく，公称の最大転送速度にくらべて実際の転送のスループットは低くなります．16.6MバイトのFast ATAは，10Mバイト/sのFast SCSIにくらべてかならずしも優位であるとは言えません．

● Ultra DMA（Ultra ATA）

1996年に承認されたSCSI-3規格（ANSI X3.277-1996）では，Fast-20またはUltra SCSIと呼ばれる20Mバイト/s（バス幅8ビットのとき）の高速転送モードが取り入れられました．そこで，ATAでもさらに高速化をめざして各メーカが仕様の拡張を提案しました．

DMA転送

CPUがデータを転送する場合，まずデータ転送命令をフェッチしてから実際の転送を行うため，CPUバスを占有する時間が長く転送効率も低い．そこで，CPUがバスを解放して，命令フェッチなしに多量のデータをまとめて転送できる方法としてDMA（Direct Memory Access）が作られた．CPUに代わってバスを支配し，データ転送を実行するのはDMAコントローラの役割である．

バス・マスタ転送

PCIバス上のデータ転送も，通常はCPUがプログラムを実行することによって行われる．これをPIO転送と呼ぶ．それに対して，PCIコントローラがPCIバスを支配して，CPUの介在なしにデータを転送する方法をバス・マスタ転送と呼ぶ．

〈写真3〉プライマリとセカンダリ・コネクタを備えたマザーボード（AOpen AX-6BC）

その中で，Quantum社とIntel社が1996年に発表したUltra DMA方式は，従来の16.6Mバイト/sのバス・マスタ転送の上位互換で，かつ最大33.3Mバイト/sのデータ転送が可能というものでした．このUltra DMA方式をベースとしたUltra ATA仕様は，有力メーカの支持を集めて急速に普及しました．最新のATA規格（ATA/ATAPI-4）は，このUltra DMA（Ultra ATA）を取り入れられています．

1997年の後半以降，新しく発売されたAT互換機のマザーボードやドライブは大部分がUltra DMA（Ultra ATA）対応になっています．それとともに，BIOSの改良により大容量ドライブへの対応が進められています．

IDEドライブはもともと約137Gバイトのドライブ容量を扱うことが可能でしたが，BIOS側の仕様で容量が制限されていました．Enhanced IDEでも，従来は最大8.4Gバイトしか扱うことができませんでした．拡張BIOSはこの制限をなくし，最大137Gバイトのドライブ容量を扱えるようにしたものです．

● Ultra DMA/66

1998年に入ると，SCSIではUltra2 SCSI（Fast-40）と呼ばれる40Mバイト/s（バス幅8ビットのとき）の高速転送モードの製品が作られるようになりました．また，Ultra SCSI（Fast-20）でバス幅を16ビットに拡張したUltra Wide SCSIでは，同様に40Mバイト/sの高速転送ができます．さらに，Ultra2 SCSI（Fast-40）でバス幅を16ビットに拡張したWide Ultra2 SCSIなら，80Mバイト/sの高速転送が可能です．

このようなSCSIの高速化に対抗して，ATAもさらに高速化が求められています．そこで，Quantum社では1998年に最大66.6Mバイト/sを実現できるUltra DMA/66（Ultra ATA/66）を発表しました．これとの区別のために，従来の33.3Mバイト/sのUltra DMA（Ultra ATA）は，とくにUltra DMA/33（Ultra ATA/33）と呼ばれることもあります．

Ultra DMA/33（Ultra ATA/33）と同様に，Ultra DMA/66（Ultra ATA/66）はIntel社など有力メーカがサポートしており，次世代のデファクト・スタンダードの有力候補とみなされています．ただし，Ultra DMA/33（Ultra ATA/33）にくらべてタイミングがかなり厳しくなっており，普及をはじめるのは1999年後半以降と言われています．

● PC 95からPC 98へ

Microsoft社が提唱したPC 95（Windows 95ハードウェアデザインガイド）では，OSをインストールするための大容量記憶装置は必須ですが，かならずしもハードディスクでなくてもよく，またインターフェースはIDEでもSCSIでもかまわなくなっています．IDEを装備する場合はATA-2に準拠するように定められていますが，Enhanced IDEによる拡張部分は必須ではなく推奨事項となっています．

PC 97やPC 98でもほぼ同様ですが，PC 97ではバス・マスタ方式が推奨され，PC 98では必須となっています．すなわち，IDEハードディスクを用いるなら16.6Mバイト/sのバス・マスタ転送や33.3MバイトのUltra DMAが利用できることになります．

● IDE（ATA）の将来性

IDEはこれまでさまざまな改良や拡張によって大容量化，高速化を進めてき

Ultra DMA方式

従来の16.6Mバイト/sのバス・マスタ転送では，ストローブ信号の立ち上がりごとに1ワード（2バイト）のデータを転送する．

ストローブ信号はほぼデューティ50%で8.33MHzの方形波クロックである．その立ち上がりだけでなく，立ち下がりも使ってデータを転送すれば，転送レートは2倍の33.3Mバイト/sにできる．

言われてみれば誰でも思いつくようなことだが，それを最初に思いついて仕様をまとめ，特許を取るのは容易なことではない．

Ultra2 SCSI

SCSIは，標準の同期転送（5Mバイト/s）に対して，Fast（10Mバイト/s），Ultra(20Mバイト/s)，Ultra2（40Mバイト/s）と倍々で高速化してきた．現在は，Ultra2をさらに2倍（80Mバイト/s）にしたUltra3も標準化が進められている．

技術は着実に進歩していくのだが，それに対するネーミングは難しい．

Ultra Wide SCSI

SCSIは標準のバス幅が8ビットで，オプションとして16ビットまたは32ビットのWide SCSIが規定されている．転送のサイクル速度が同じでも，16ビット・バスでは2倍，32ビット・バスにすれば4倍の転送レートになる．

SCSI-2までは，Wide SCSIは規格にあっても実際にはあまり使われなかった．

SCSI-3では，16ビットのWide SCSIを標準ケーブルで実現できるようになり，16ビットのUltra Wide SCSIが普及しはじめた．

Wide Ultra2 SCSI

Ultra2 Wide SCSIともいう．現在のところ最新，最速のSCSIである．1997年後半には，ATAはUltra DMAによって33Mバイト/sを達成し，Fast SCSIの20Mバイト/sに対して優位に立った．だが，その後SCSIは一気に4倍の80Mバイト/sに到達し，ATAは大きく引き離されてしまったと言える．これからUltra DMA/66が登場しても，逆転するまではいかないのがつらいところである．

ましたが，そろそろ限界が見えてきました．現在の最大137Gバイトのドライブ容量，最大66.6Mバイト/sの転送速度をさらに拡張しようとすると，**かなり大きな壁**にぶつかります．技術的にはもちろん拡張は可能ですが，既存システムと互換でなくなったり，コスト高になったのではIDEの利点が失われてしまいます．1999～2000年にかけては，Ultra DMA/66がデファクト・スタンダードとして普及しそうです．しかし，その後は最大137Gバイトの制限が次第に問題になってきます．

将来のハードディスク・インターフェースとしては**IEEE 1394**がもっとも注目されており，Microsoft社やIntel社でもその方向を目指しています．しかし，現状ではまだIEEE 1394のハードディスク・インターフェースは仕様が固まっておらず，実用化には時間がかかりそうです．また，ATAとSCSIはそれぞれ自分の規格の中にIEEE 1394の仕様を取り込む作業も行っているので，IEEE 1394のハードディスク・インターフェースが実用化されたとしても，それによってATAやSCSIがなくなるというわけではなさそうです．

これまで，ほとんどのパソコンはコストの安いIDEを標準装備としてきましたが，性能的には常にSCSIがIDEを上回っていました．IDEのドライブ容量や転送速度が壁に突き当たった時期や，コストがあまり問題にならないハイエンドのパソコンでは，SCSIを標準装備するものもありました．この先IDEが壁にぶつかったとき，まだIEEE 1394が実用的になっていなければ，SCSIが主流となる可能性がもっとも高いと考えられます．

かなり大きな壁

ATAのドライブ容量は，LBA（論理ブロック・アドレス）を指定するレジスタが28ビットのため，2^{28}セクタ×512＝137Gバイトに制限されている．これを増やすには，レジスタを追加するなど大きな変更が必要になる．

IEEE 1394

IEEEで作られた高速シリアル・インターフェースの規格．現在100Mビット/s（12.5Mバイト/s），200Mビット/s（25Mバイト/s），400Mビット/s（50Mバイト/s）の三つのスピードをサポートしており，将来はさらに高速化することが予定されている．現在はディジタル・ビデオ（DV）やマルチメディア機器のインターフェースとして実用化されているが，もともとはApple社が開発したハードディスク・インターフェース（FireWire）が原型である．

ATA（IDE）の規格内容リファレンス

IDE（Enhanced IDE）とATAはおおまかには同じものと考えられますが，細部には仕様が異なる部分があります．IDEで規定されていた仕様でも，ATAでは**ベンダ定義のオプション**とされたものがあります．また，BIOSなどパソコン側の仕様については，IDEでは規定していますが，ATAでは規定していません．

また，IDEからEnhanced IDE，ATA-1からATA-2，ATA-3と変わってきたときに，それぞれ仕様の改良や拡張が行われています．とくに，ATAの場合は規格案の段階で製品に取り入れられてきており，しかも規格案の改訂もしばしば行われたため，ATA-1，ATA-2，ATA-3という大きなバージョンの違いだけでなく，改訂によるマイナ・バージョンの違いも問題になる場合があります．

ここでは，ATA-1，ATA-2，ATA-3のそれぞれ正式承認版を基準として規格の概要を解説し，必要に応じてIDEやEnhanced IDEとの違いを述べます．とくに区別する必要がなければ，ATA-1，ATA-2，ATA-3を総称してATAと呼ぶことにします．

ATA-1，ATA-2，ATA-3とも規格の構成はほぼ同じです．まず最初に前書きや用語の定義があり，規格の主要部分は第4章～第9章です．第4章は物理的仕様と電気的仕様，第5章は信号線仕様，第6章はレジスタ仕様，第7章はオペレーション手順，第8章はコマンド・プロトコル，第9章はタイミング仕様を規定しています．

①物理的仕様

ATA（IDE）はホスト（パソコンのマザーボードまたは拡張ボード）とデバイス（ハードディスク装置など）のインターフェースとして定義されます．

1本の接続ケーブルの中間と両端に1個ずつコネクタを付けて，1台のホスト

ベンダ定義のオプション

規格には，仕様の一部にメーカが任意に定義して利用できる部分を残したものがある．これをベンダ・ユニークとかベンダ・オプションと呼ぶ．たとえば，「コマンド・コードの何番と何番は，規格では命令を割り当てないので，各メーカが独自の命令を割り当ててもいいですよ」というような場合である．

ベンダ・オプションが規格に取り入れられるのは，さまざまな事情による．規格の審議段階でメーカ間の意見が対立してまとまらなかった部分をベンダ・オプションにすることもある．また，ATAのようにデファクト・スタンダードの仕様（IDE）をもとに標準化した規格では，もともとの仕様のうち規格として採用しなかった部分をベンダ・オプションにすることもある．

マスタ

2台のデバイスの一方が他方を支配して動作するような場合，支配する側のデバイスをマスタ（主人）と呼ぶことがある．

IDEの場合，2台のデバイスをマスタとスレーブと呼んでいるが，実際には2台はほとんど独立かつ対等である．ホストはマスタかスレーブのどちらかを指定してコマンドを送り，指定されたデバイスだけがコマンドを実行する．

ただ一つの例外は自己診断コマンドで，マスタが代表して診断コードをホストに返す．マスタとスレーブは同時に自己診断を実行し，スレーブはPDIAG－信号を使って診断の終了をマスタに知らせる．マスタは自分の診断結果とスレーブの診断結果を合わせて，診断コードとしてホストに通知する．

スレーブ

2台のデバイスの一方が他方を支配して動作するような場合，支配される側のデバイスをスレーブ（奴隷）と呼ぶことがある．

技術用語としてはしばしば使われるが，歴史的にはあまり良い語感の言葉ではない．

と最大2台のデバイスを接続できます（**図1-2**）．1台目のデバイスをデバイス0（IDEでは**マスタ**），2台目をデバイス1（IDEでは**スレーブ**）と呼びます．

IDEでは1台のパソコンに装備できるIDEポートは1系統だけであり，マスタとスレーブの2台しか接続できません．割り込みチャネルはIRQ14が割り当てられます．

Enhanced IDE以降は1台のパソコンにプライマリとセカンダリの2系統のIDEポートを装備できるようになり，最大4台（プライマリ・マスタとプライマリ・スレーブ，セカンダリ・マスタとセカンダリ・スレーブ）を接続できます．割り込みチャネルはプライマリにIRQ14，セカンダリにIRQ15が割り当てられます．

なお，ATAではホスト側の仕様は規定されておらず，システム全体で何台のデバイスを接続できるかもとくに決められていません．プライマリ，セカンダリという概念もありません．

ケーブルは**28AWG**の40芯フラット・ケーブル（シールド付きまたはシールドなし）で，ケーブル長は0.46 m（18 inch）以内，線間容量は35 pF以内と規定されています．コネクタはヘッダタイプの40ピンで，逆差し防止用のキーを20ピンに設けます．ATA（IDE）は内蔵装置向けのインターフェースのため，ケーブル，コネクタともに簡略なものを使っています．

ATAでは，ケーブルやコネクタについては外形寸法や特性などの詳細な仕様を定めていません．そのかわりに**特定メーカの特定製品**をリファレンスとして定めており，それと同等品を使用することを推奨しています．

信号ケーブルとは別に，各デバイスに電源を供給するための電源コネクタも規定されています．+5V，+5Vのリターン（GND），+12V，+12Vのリターン（GND）を4ピン・コネクタで接続します（**図1-2(d)**）．電源ケーブルは18 AWG

〈図1-2〉物理的仕様

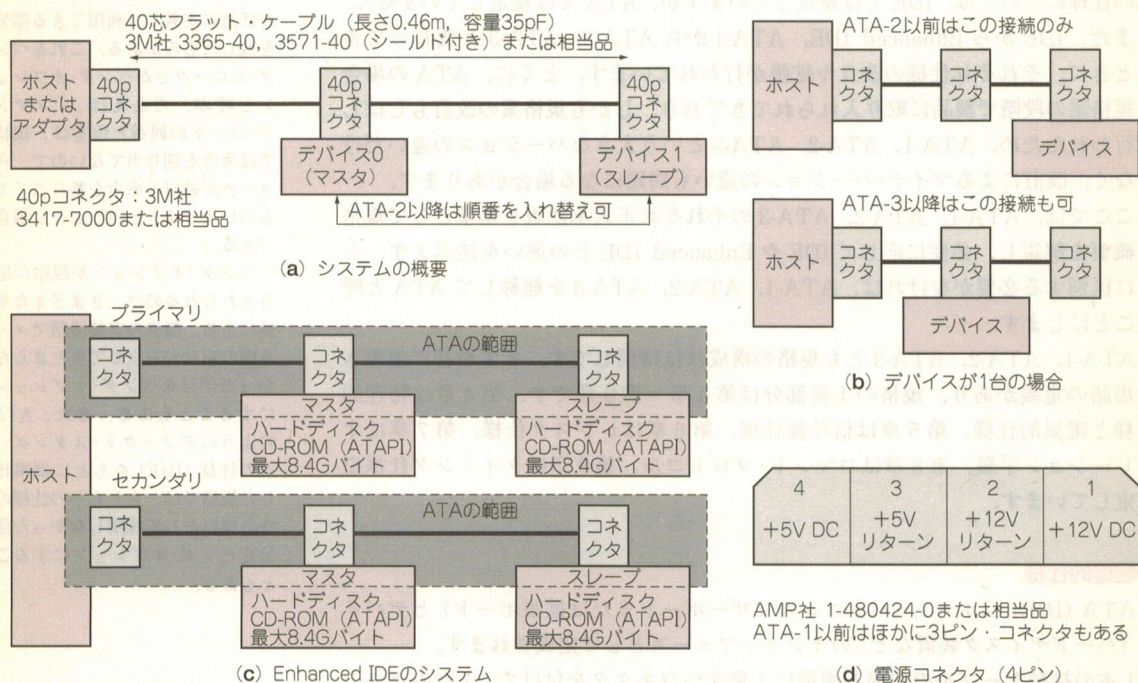
(a) システムの概要

(b) デバイスが1台の場合

(c) Enhanced IDEのシステム

4	3	2	1
+5V DC	+5V リターン	+12V リターン	+12V DC

AMP社 1-480424-0または相当品
ATA-1以前はほかに3ピン・コネクタもある

(d) 電源コネクタ（4ピン）

が標準とされています．

ATA-1以前は3ピン・コネクタも規定されていましたが，ATA-2以降は4ピンだけとなりました．

この40ピン・インターフェースはATAの規格書の本文で定められており，AT互換機の内蔵ハードディスクの主流である3.5インチ・ドライブを対象としています．そのほかに，付属書（Annex）において，2.5インチ・ドライブ（もしくはそれより小型のドライブ）を対象とした44ピン・インターフェースや，PCカード型のメモリ・ドライブを対象とした68ピン・インターフェースも規定されています．

44ピンや68ピンのインターフェースはノート・パソコンで使われる場合が多く，ほとんどの場合メイン基板上のコネクタにドライブ（もしくはPCカード）を直接接続して使います．そのため，44ピンや68ピンのインターフェースにはケーブルの規定はなく，コネクタとピン配置が規定されているだけです．また，44ピンや68ピンのインターフェースは電源供給のためのピンも内蔵していますから，40ピン・インターフェースのように別に電源ケーブルを接続する必要はありません．

②電気的仕様

ATAの信号レベルはTTLレベルですが，**ドライバ電流容量**は通常のLS-TTLより大きく，シンク12mA（“L”），ソース-400 μA（“H”）が必要です（**表1-1**）．

ATA-3以降は，LEDを直接ドライブすることが多いDASP－を除いて，ドライバ電流容量はシンク4mA（“L”）に軽減されました．

③信号線仕様

40ピン・インターフェースでは**表1-2**(a)のように信号が定義されています．信号名の後の－は負論理を示します．

DD0～DD15は16ビット幅の双方向データ線で，2バイトのデータを同時に転送できます．ATA-2までは下位8ビット（DD0～DD7）だけを使った1バイト転送も可能でしたが，ATA-3で廃止されました．また，**高速のPIO転送**（モード3～4）やDMA転送はすべて2バイトです．コマンドは基本的に1バイトであり，コマンド転送時にはデータ線の下位8ビットだけを使います．

CS0－～CS1－はチップ・セレクト，DA0～DA2は3ビットのアドレス線で

28AWG

AWG（American Wire Guage）はケーブルの直径を表す規格で，アメリカで古くから用いられている．ケーブルが銅線であれば，直径が決まれば単位長さあたりの重さや抵抗値が決まる．

30 AWGはちょうど直径0.01インチで，数字が1減るごとに直径が$2^{1/6}$倍になる．すなわち，数字が小さいほど線は太くなる．

したがって，28 AWGは$0.01 \times 2^{1/6} \times 2^{1/6} = 0.0126$インチの直径となる．1インチ≒25.4 mmなので，mmに換算すると直径0.32 mmである．

特定メーカの特定製品

たとえば，40ピン・コネクタは3M社の3417-7000または同等品，フラット・ケーブルは3M社の3365-40または同等品と定められている．

ドライバ電流容量

“H”および“L”の電圧レベルを保ちつつ，ドライバが出力できる電流の大きさを示す．

たとえば，出力が“H”のときはI_{OH}＝400 μAを吐き出しても（ソース），出力電圧は$V_{OH} \geqq 2.4$ Vを保つことができる．出力が“L”のときはI_{OL}＝12 mAを吸い込んでも（シンク），出力電圧は$V_{OL} \leqq 0.5$ Vを保つことができる．

高速のPIO転送

2バイトのデータを同時に転送するのにくらべて，1バイト転送の転送レートは当然1/2に低下する．わざわざ高速転送をやるのに，効率の低い1バイト転送を使う必然性は乏しいであろう．

〈表1-1〉ATA（IDE）の電気的仕様

		min	max	単位	備考
出力電流	I_{OL}	12		mA	ATA-3は4 mA（DASP－を除く）
	I_{OH}	－400		μA	
入力電圧	V_{IH}	2.0		V_{dc}	
	V_{IL}		0.8	V_{dc}	
出力電圧	V_{OH}	2.4		V_{dc}	I_{OH}＝－400 μA
	V_{OL}		0.5	V_{dc}	I_{OL}＝12 mA

(a) DC仕様

		min	max	単位	備考
立ち上がり時間	t_R	5		ns	C_L＝100 pF
	t_F	5		ns	C_L＝100 pF
入力容量	C_{IN}		25	pF	ATA-3はデバイス側のみ20 pF
出力容量	C_{OUT}		25	pF	ATA-3はデバイス側のみ20 pF

(b) AC仕様

デバイスのレジスタ
ATAではホストはレジスタを通してデバイスを制御したり，データやコマンド，ステータスを転送する．p. 21の表1-3に示すようなレジスタがある．

す．この5本の信号線を用いて**デバイスのレジスタ**を選択します．なお，もともとのIDEではCS0－はCS1FX－，CS1－はCS3FX1と呼ばれていました．

DIOR－はリード・ストローブ，DIOW－はライト・ストローブで，それぞれISAの－IOR，－IOWに相当します．PIO転送時にはホストのCPUが出力し，DMA転送時にはホストのDMAコントローラが出力します．

IORDYはデバイス側から転送サイクルの延長を要求するための信号線で，ISAの－I/O CH RDYに相当します．もともとはオプションですが，高速のPIO転送（モード3～4）を行う場合は必須です．また，DMA転送では使用しません．

IOCS16－は16ビット転送を行うことを示す信号で，ISAの－I/O CS16に相当します．8ビット転送を行わないPIOモード3～4やDMA転送では使用しません．

INTRQはホスト側に割り込みを要求する信号線で，ISAのIRQxに相当します．

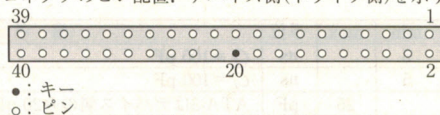
DMARQはホスト側にDMA転送を要求する信号線，－DMACKはDMA要求が受け付けられたことを示す信号線です．それぞれISAのDREQx，－DACKx

〈表1-2〉ATA（IDE）の信号線の仕様

ピン番号	略称	信号名	方向	備考
1	RESET－	リセット	H→D	
2	Ground			
3	DD7	データ・バス ビット7	双方向	
4	DD8	データ・バス ビット8	双方向	
5	DD6	データ・バス ビット6	双方向	
6	DD9	データ・バス ビット9	双方向	
7	DD5	データ・バス ビット5	双方向	
8	DD10	データ・バス ビット10	双方向	
9	DD4	データ・バス ビット4	双方向	
10	DD11	データ・バス ビット11	双方向	
11	DD3	データ・バス ビット3	双方向	
12	DD12	データ・バス ビット12	双方向	
13	DD2	データ・バス ビット2	双方向	
14	DD13	データ・バス ビット13	双方向	
15	DD1	データ・バス ビット1	双方向	
16	DD14	データ・バス ビット14	双方向	
17	DD0	データ・バス ビット0	双方向	
18	DD15	データ・バス ビット15	双方向	
19	Ground			
20	予約	(キー)		
21	DMARQ	DMAリクエスト(オプション)	D→H	ホスト側でプルダウン(5.6kΩ)
22	Ground			
23	DIOW－	I/Oライト	H→D	
24	Ground			
25	DIOR－	I/Oリード	H→D	
26	Ground			
27	IORDY	I/Oレディ(オプション)	D→H	ホスト側でプルアップ(1.0kΩ)
28	SPSYNC:CSEL	スピンドル同期/ケーブル・セレクト(どちらもオプション)		ATA-3でSPSYNCは廃止
29	DMACK－	DMAアクノリッジ(オプション)	H→D	
30	Ground			
31	INTRQ	割り込みリクエスト	D→H	
32	IOCS16－	16ビットI/O	D→H	ホスト側でプルアップ(1.0kΩ)
33	DA1	デバイス・アドレス1	H→D	
34	PDIAG－	自己診断終了	D1→D0	デバイス側でプルアップ(10kΩ)
35	DA0	デバイス・アドレス0	H→D	
36	DA2	デバイス・アドレス2	H→D	
37	CS0－	チップ・セレクト0	H→D	IDEではCS1FX－
38	CS1－	チップ・セレクト1	H→D	IDEではCS3FX－
39	DASP－	デバイス・アクティブ/スレーブあり	D→H	デバイス側でプルアップ(10kΩ)
40	Ground			

コネクタのピン配置．デバイス側（ドライブ側）を示す．

39 … 1
40 … 20 … 2

●：キー
○：ピン

(a) 40ピン・インターフェース

に相当します．なお，DMA転送のデータ幅は常に16ビットです．DMA転送はオプションであり，DMAをサポートしないホストやデバイスではこの信号は不要です．

DASP－はデバイス動作中（Device Active）とスレーブ（デバイス1）あり（Slave Present）という二つの働きをもつ信号です．

デバイス0のDASP－出力とデバイス1のDASP－出力がワイヤドORされて，ホストに入力されます．初期化時に，デバイス1は400ms以内にDASP－をアサートすることによってホストに存在を知らせます．その間はデバイス0は

アサート

主張するとか肯定するという意味で，そこから信号をアクティブ（論理1）にすることをアサートというようになった．

〈表1-2〉ATA（IDE）の信号線の仕様（つづき）

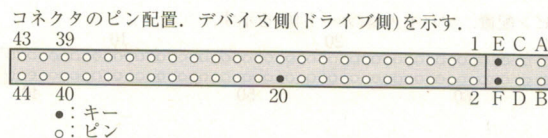
ピン番号	略　称	信　号　名	方向	備　考
A		(ベンダ定義)		
B		(ベンダ定義)		
C		(ベンダ定義)		
D		(ベンダ定義)		
E		(キー)		
F		(キー)		
1	RESET－	リセット	H→D	
2	Ground			
3	DD7	データ・バス　ビット7	双方向	
4	DD8	データ・バス　ビット8	双方向	
5	DD6	データ・バス　ビット6	双方向	
6	DD9	データ・バス　ビット9	双方向	
7	DD5	データ・バス　ビット5	双方向	
8	DD10	データ・バス　ビット10	双方向	
9	DD4	データ・バス　ビット4	双方向	
10	DD11	データ・バス　ビット11	双方向	
11	DD3	データ・バス　ビット3	双方向	
12	DD12	データ・バス　ビット12	双方向	
13	DD2	データ・バス　ビット2	双方向	
14	DD13	データ・バス　ビット13	双方向	
15	DD1	データ・バス　ビット1	双方向	
16	DD14	データ・バス　ビット14	双方向	
17	DD0	データ・バス　ビット0	双方向	
18	DD15	データ・バス　ビット15	双方向	
19	Ground			
20	予約	(キー)		
21	DMARQ	DMAリクエスト(オプション)	D→H	ホスト側でプルダウン(5.6kΩ)
22	Ground			
23	DIOW－	I/Oライト	H→D	
24	Ground			
25	DIOR－	I/Oリード	H→D	
26	Ground			
27	IORDY	I/Oレディ(オプション)	D→H	ホスト側でプルアップ(1.0kΩ)
28	SPSYNC:CSEL	スピンドル同期/ケーブル・セレクト(どちらもオプション)		ATA-3でSPSYNCは廃止
29	DMACK－	DMAアクノリッジ(オプション)	H→D	
30	Ground			
31	INTRQ	割り込みリクエスト	D→H	
32	IOCS16－	16ビットI/O	D→H	ホスト側でプルアップ(1.0kΩ)
33	DA1	デバイス・アドレス1	H→D	
34	PDIAG－	自己診断終了	D1→D0	デバイス側でプルアップ(10kΩ)
35	DA0	デバイス・アドレス0	H→D	
36	DA2	デバイス・アドレス2	H→D	
37	CS0－	チップ・セレクト0	H→D	IDEではCS1FX－
38	CS1－	チップ・セレクト1	H→D	IDEではCS3FX－
39	DASP－	デバイス・アクティブ/スレーブあり	D→H	デバイス側でプルアップ(10kΩ)
40	Ground			
41	+5V(Logic)	ロジック電源		デバイスに電源を供給する
42	+5V(Motor)	モータ電源		デバイスに電源を供給する
43	Ground(Return)	電源リターン		デバイスに電源を供給する
44	TYPE－	デバイス・タイプ	D→H	0=ATA

ピン1～ピン40は40ピン・インターフェースと同じ．
ピン41～44は44ピン・インターフェースに追加された部分．

注1: 略称の後の－は負論理を示す
注2: Hはホスト，Dはデバイス

コネクタのピン配置．デバイス側(ドライブ側)を示す．

43　39　1　E　C　A
44　40　20　2　F　D　B

●：キー
○：ピン

(b) 44ピン・インターフェース

〈表 1-2〉ATA (IDE) の信号線の仕様 (つづき)

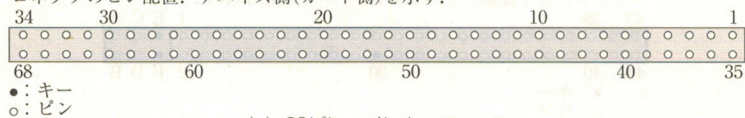
ピン番号	略 称	信 号 名	方向	PCカードATA(参考)
1	Ground			GND
2	DD3	データ・バス ビット3	双方向	D3
3	DD4	データ・バス ビット4	双方向	D4
4	DD5	データ・バス ビット5	双方向	D5
5	DD6	データ・バス ビット6	双方向	D6
6	DD7	データ・バス ビット7	双方向	D7
7	CS0－	チップ・セレクト0	H→D	CE1#
8		(空き)		A10
9	SELATA－	ATA選択	H→D	OE#
10		(空き)		
11	CS1－(注1)	チップ・セレクト1	H→D	A9
12		(空き)		A8
13		(空き)		
14		(空き)		
15		(空き)	H→D	WE#
16	INTRQ	割り込みリクエスト	D→H	READY/IREQ
17	V_{CC}	ロジック電源	DCin	V_{CC}
18		(空き)		
19		(空き)		
20		(空き)		
21		(空き)		
22		(空き)		A7
23		(空き)		A6
24		(空き)		A5
25		(空き)		A4
26		(空き)		A3
27	DA2	デバイス・アドレス2	H→D	A2
28	DA1	デバイス・アドレス1	H→D	A1
29	DA0	デバイス・アドレス0	H→D	A0
30	DD0	データ・バス ビット0	双方向	D0
31	DD1	データ・バス ビット1	双方向	D1
32	DD2	データ・バス ビット2	双方向	D2
33	IOCS16－	16ビットI/O	D→H	WP/IOIS16#
34	Ground			GND
35	Ground			GND
36	CD1－	カード検出	D→H	CD1#
37	DD11	データ・バス ビット11	双方向	D11
38	DD12	データ・バス ビット12	双方向	D12
39	DD13	データ・バス ビット13	双方向	D13
40	DD14	データ・バス ビット14	双方向	D14
41	DD15	データ・バス ビット15	双方向	D15
42	CS1－(注1)	チップ・セレクト1	H→D	CE2#
43		(空き)		VS1#
44	DIOR－	I/Oリード	H→D	IORD#
45	DIOW－	I/Oライト	H→D	IOWR#
46		(空き)		
47		(空き)		
48		(空き)		
49		(空き)		
50		(空き)		
51	V_{CC}	ロジック電源	DCin	V_{CC}
52		(空き)		
53		(空き)		
54		(空き)		
55	M/S－(注2)	マスタ/スレーブ	H→D	
56	CSEL (注2)	ケーブル・セレクト	H→D	
57		(空き)		VS2#
58	RESET－	リセット	H→D	RESET
59	IORDY	I/Oレディ(オプション)	D→H	WAIT#
60	DMARQ	DMAリクエスト(オプション)	D→H	INPACK#
61	DMACK－	DMAアクノリッジ(オプション)	H→D	REG#
62	DASP－	デバイス・アクティブ/スレーブあり	D→H	BVD2/SPKR#
63	PDIAG－	自己診断終了	D1→D0	BVD1/STSCHG#
64	DD8	データ・バス ビット8	双方向	D8
65	DD9	データ・バス ビット9	双方向	D9
66	DD10	データ・バス ビット10	双方向	D10
67	CD2－	カード検出	D→H	CD2#
68	Ground			GND

信号名の後の#，－は不論理を示す
信号の方向　H→D：カードへの入力
　　　　　　D→H：カードからの出力
注1: CS1－はどちらか一方のみ
注2: M/S-とCSELはどちらか一方のみ

コネクタのピン配置．デバイス側(カード側)を示す．

34　30　20　10　1

68　60　50　40　35

●：キー
○：ピン

(c) 68ピン・インターフェース

DASP－をアサートできません．したがってホスト側では，400 ms 以内にDASP－がアサートされれば接続されているデバイスは2台（デバイス0とデバイス1），400 ms 以降にDASP－がアサートされれば接続されているデバイスは1台（デバイス0のみ）と判断できます．

初期化終了後は，各デバイスは任意にDASP－をアサートできます．一般には，デバイスの動作中にDASP－をアサートし，**アクセス・ランプ**（LED）を点灯するのに利用されます．そのため，デバイス側のDASP－出力電流は最小12 mAと規定されており，LEDを直接ドライブできます．

PDIAG－は，デバイス1がデバイス0に対して自己診断（Diagnostics）の終了を知らせるための信号です．

RESET－はデバイス・リセット信号です．ホスト側からRESET－信号をアサートすることによって，デバイスをリセットできます．また，このハードウェア・リセットのほかに，コマンドによるソフトウェア・リセットの機能もあります．

SPSYNC/CSELは，スピンドル・モータ同期（SPSYNC）と**ケーブル・セレクト**（CSEL）のどちらかの機能に利用できる信号です．どちらもオプションなので，まったく利用されないこともあります．

スピンドル・モータ同期（SPSYNC）は一部のメーカが古いモデルで使っていた信号で，使い方は各メーカの任意です．ATA-3以降では，SPSYNCは廃止されています．

ケーブル・セレクト（CSEL）はデバイス0（マスタ）とデバイス1（スレーブ）を自動設定するための信号です．CSELはホスト側ではGNDに接続，デバイス側では10 kΩで**プルアップ**されます．自動設定を可能にするためには，接続ケーブルの2個のデバイス側コネクタのうち，デバイス1のコネクタのCSELピンをケーブルから切断しておきます．ホストとデバイスをケーブルで接続したとき，CSEL＝“L”を検出したデバイス（CSELピンがケーブルに接続された方）はデバイス0，CSEL＝“H”を検出したデバイス（ケーブルから切断された方）はデバイス1になります（**図1-3**）．

もともと，デバイス0とデバイス1の切り替えは，デバイス上のジャンパなどを用いて手動で行っていました．CSELを利用すればジャンパ設定の必要がなくなり，ユーザの負担が軽くなります．ただし，特別なケーブルが必要になる点や，デバイス0とデバイス1の物理的な位置が決められてしまうため柔軟性に乏しい点が難点です．

44ピン・インターフェースは，実際には50ピン・コネクタとして定義されており，余った6ピンのうち2本は**逆挿し防止のためのキー**，4本はベンダ定義となっています．44ピン・インターフェースの信号線の仕様を**表1-2**(b)に示します．

68ピン・インターフェースは，PCカード規格の68ピン・コネクタを利用して，ATA（IDE）の信号線を割り当てています．68ピン・インターフェースの信号線の仕様を**表1-2**(c)に示します．これとよく似た68ピンのPCカード型ドライブの規格としてPCカードATAが使われていますが，このATA（IDE）の68ピン・インターフェースはそれとは若干異なっています．詳しくは，PCカードATA（p. 56）を参照してください．

アクセス・ランプ
ホストがハード・ディスクにアクセスしているときに点灯して，ユーザに知らせるためのランプである．アクセス中に誤って電源を切ってハードディスクを壊すのを防ぐ目的と，パソコンがハングアップしているのではなく，ちゃんと動作していることを示す目的がある．

ケーブル・セレクト
通常，ATAケーブルはデバイス側に2個のコネクタがあり，2台のデバイスを接続できる．あらかじめケーブルを細工しておき，どちらのコネクタに接続したかによって自動的にマスタとスレーブを切り替える機能．

プルアップ
信号線を抵抗を介して＋5 V（正電源）に接続すること．その信号線を能動的にドライブするデバイスがなければ，信号線の状態は“H”に固定される．

逆挿し防止のためのキー
物理的な方法でコネクタを逆向きに挿入できないようにしたものを一般にキーと呼ぶ．
コネクタに突起や切り欠きを付けて逆向きに挿入できないようにする方法や，特定のピンを省略してそれに対応するホールを埋めてしまう方法がある．

④レジスタ仕様

ATA（IDE）では，デバイス上のコントローラLSIのレジスタをホストが直接アクセスしてデータやコマンド，ステータスのリード/ライトを行います．そのため，レジスタの仕様が規定されています（**表1-3**）．

ATA (IDE) のレジスタは，CS1－をアサートしてアクセスするコントロール・ブロック・レジスタと，CS0－をアサートしてアクセスするコマンド・ブロック・レジスタに大別されます．といっても，実際に使われるレジスタの大部分はコマンド・ブロックにあります．

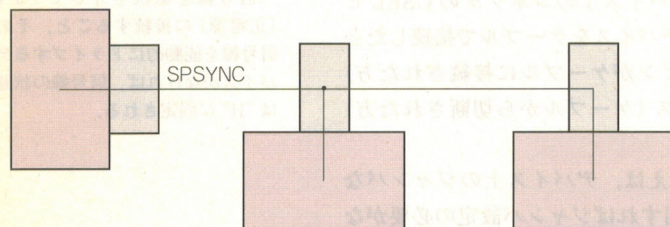
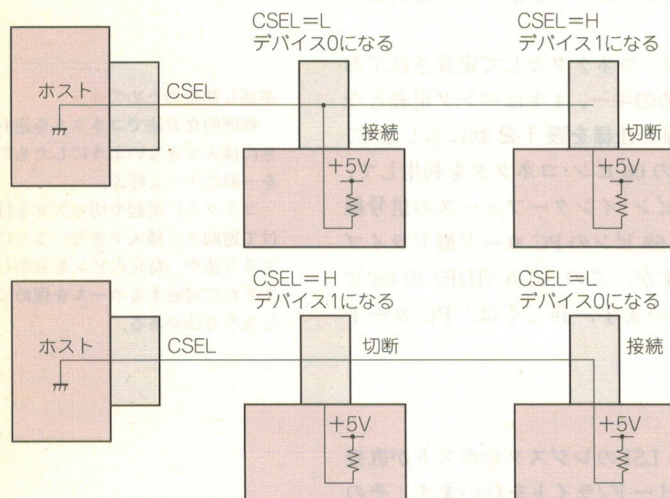
コントロール・ブロック・レジスタは，もともとはWestern Digital社の古いハードディスク/フロッピディスク・インターフェース・ボードにおいて，おもにフロッピディスク・コントローラに対して割り当てられていたレジスタです．ただし，リセットなど一部の機能をフロッピディスクとハードディスクで共用していたため，IDEにもそのまま引き継がれてきました．

ⓐコントロール・ブロック・レジスタ

コントロール・ブロックにあるレジスタはデバイス・コントロール・レジスタと代替 (Alternative) ステータス・レジスタの二つだけです．初期のIDEで用いられていたドライブ・アドレス・レジスタは廃止されました．

8ビットのデバイス・コントロール・レジスタのうち，実際に使われるビットはSRST（ソフトウェア・リセット）とnIEN（割り込みイネーブル）の2ビットだけです．しかし，この2ビットは重要な機能をもちます．SRST＝1を書き込むと，デバイス（2台接続されている場合は2台とも）はリセットされます．nIEN＝1のときは割り込み禁止で，デバイスからホストへの割り込み信号 (INTRQ) は常にハイ・インピーダンスです．nIEN＝0のときは割り込み可で，割り込み信号は

初期のIDE
ATA-1の規格ができる前の，オリジナルのIDE仕様の製品．

〈図1-3〉ケーブル・セレクト

(a) ケーブル・セレクトを使わない

(b) ケーブル・セレクトを使う

必要に応じてアクティブになります．

代替ステータス・レジスタはコマンド・ブロックにあるステータス・レジスタと同じ内容を保持します．ただし，ステータス・レジスタを読み出すとステータス・ビットがクリアされるのに対して，代替ステータス・レジスタを読み出してもステータス・ビットは変わりません．したがって，ステータス・ビットの状態を保持したままステータスを読み出したい場合は代替ステータス・レジスタを使いま

〈表1-3〉ATA（IDE）のレジスタの仕様

アドレス（注1）					レジスタ		備考
CS1－	CS0－	DA2	DA1	DA0	ライト	リード	
コントロール・ブロック・レジスタ							
L	H	H	H	L	デバイス・コントロール	代替ステータス	
L	H	H	H	H	使用しない	ドライブ・アドレス	ATA－2以降はリードも使用しない
コマンド・ブロック・レジスタ							
H	L	L	L	L	データ	←	16ビット幅
H	L	L	L	H	フィーチャ	エラー	
H	L	L	H	L	セクタ・カウント	←	
H	L	L	H	H	セクタ・ナンバ	←（注2）	LBAモード時はLBAビット7－0
H	L	H	L	L	シリンダ・ロー	←（注2）	LBAモード時はLBAビット15－8
H	L	H	L	H	シリンダ・ハイ	←（注2）	LBAモード時はLBAビット23－16
H	L	H	H	L	デバイス/ヘッド	←（注2）	LBAモード時はLBAビット27－24
H	L	H	H	H	コマンド	ステータス	

注1：CS0－，CS1－は負論理のため，L＝アサート，H＝ネゲート
注2：ATA－2以降では，転送エラー発生時にエラーの発生したアドレスを保持する．

(a) レジスタ一覧

b7	b6	b5	b4	b3	b2	b1	b0
予約	予約	予約	予約	予約	SRST	nIEN	0

SRST：ソフトウェア・リセット
nIEN：割り込み許可（負論理）

(b) デバイス・コントロール・レジスタ

b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
データ・バイト1（16ビット・アクセス時）								データ・バイト0（16ビット・アクセス時）							
使用しない　（8ビット・アクセス時）								データ・バイト　（8ビット・アクセス時）							

(c) データ・レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
コマンド・コード（表1-4参照）							

(d) コマンド・レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
セクタ番号（CHSモード）							
LBAビット7-0（LBAモード）							

(e) セクタ・ナンバ・レジスタ

シリンダ・ハイ・レジスタ								シリンダ・ロー・レジスタ							
b7	b6	b5	b4	b3	b2	b1	b0	b7	b6	b5	b4	b3	b2	b1	b0
シリンダ番号（CHSモード）															
LBAビット23-8（LBAモード）															

(f) シリンダ・ロー/ハイ・レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
予約	L	予約	DEV	ヘッド番号（CHSモード）			
				LBAビット27-24（LBAモード）			

L　：LBAモード選択
DEV：デバイス・アドレス

(g) デバイス/ヘッド・レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
セクタ数							

(h) セクタ・カウント・レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
使い方はコマンドによって異なる							

(i) フィーチャ・レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
BSY	DRDY	DF	DSC	DRQ	CORR	IDX	ERR

BSY：ビジー（アクセス禁止）
DRDY：デバイス・レディ
DF：デバイス・フォールト
DSC：デバイス・シーク・エラー
DRQ：データ・リクエスト
CORR：データ修正済み
IDX：インデックス検出
ERR：エラー発生

(j) 代替ステータス，ステータス・レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
予約	UNC	MC	IDNF	MCR	ABRT	TK0 NF	AMNF

予約：IDEではBBK
UNC：修正不可能なデータ・エラー
MC：メディア交換検出
IDNF：ID検出失敗
MCR：メディア交換要求
ABRT：アボート（コマンド実行中止）
TK0 NF：トラック0検出失敗
AMNF：アドレス・マーク検出失敗

(k) エラー・レジスタ（通常のエラー表示）

b7	b6	b5	b4	b3	b2	b1	b0
診断コード							

01h：デバイス0＝正常，デバイス1＝正常または存在しない
00h，02h～7Fh：デバイス0＝不正，デバイス1＝正常または存在しない
81h：デバイス0＝正常，デバイス1＝不正
80h，82h～FFh：デバイス0＝不正，デバイス1＝不正

(l) エラー・レジスタ（自己診断時のエラー表示）

す．逆に，**割り込み要因などを解除したい場合**は，ステータス・レジスタを使います．

(b)コマンド・ブロック・レジスタ

コマンド・ブロックにはデータ・レジスタ（リード/ライト），エラー・レジスタ，フィーチャ・レジスタ，セクタ・カウント・レジスタ，セクタ・ナンバ・レジスタ，シリンダ・ロー・レジスタ，シリンダ・ハイ・レジスタ，デバイス/ヘッド・レジスタ，ステータス・レジスタ，コマンド・レジスタがあります．このうち，データ・レジスタは16ビット幅で，ほかのレジスタはすべて8ビット幅です．

データの入出力をはじめ，ATA（IDE）のすべての動作はコマンド・レジスタにコマンド・コードを書き込むことによって実行されます．コマンドを実行するのにパラメータが必要な場合は，所定のレジスタにパラメータを書き込んでからコマンド・レジスタにコマンド・コードを書き込みます．たとえば，データの入出力を行うときは，所定のレジスタにセクタ・アドレスを書き込んでから入出力コマンドを実行します．

ATA（IDE）では，**セクタ**（512バイト）**単位**でアドレスを指定してデータを入出力します．また，先頭セクタとセクタ数を指定して，複数のセクタを連続してアクセスすることができます．セクタ・アドレスの指定には，シリンダ・ロー・レジスタ，シリンダ・ハイ・レジスタ，デバイス/ヘッド・レジスタ（下位4ビット），セクタ・ナンバ・レジスタを用います．複数のセクタを連続してアクセスするときのセクタ数の指定には，セクタ・カウント・レジスタを用います．なお，一部のコマンドではセクタ数とは別のパラメータの指定にセクタ・カウント・レジスタを利用する場合があります．

デバイス/ヘッド・レジスタの上位4ビットのうち，実際に使われるビットはDEV（デバイス・アドレス）とL（LBAモード選択）の2ビットだけです．DEV＝0でコマンドを実行するとデバイス0（マスタ），DEV＝1でコマンドを実行するとデバイス1（スレーブ）が選択されます．またセクタ・アドレスの指定のとき，L＝0でCHS方式，L＝1でLBA方式が選択されます．

フィーチャ・レジスタもパラメータの指定に用いられますが，使い方はコマンドによって異なります．また，デバイスによってはフィーチャ・レジスタの指定を無視するものがあります．

ステータス・レジスタとエラー・レジスタは，ステータスの表示に用いられます．ステータス・レジスタはATA（IDE）インターフェースの現在の状態を表示します．また，エラー・レジスタは最後に実行されたコマンドの実行結果（エラーの発生）を表示します．エラー・レジスタのビットがセットされたときステータス・レジスタのERRビットがセットされるので，ERR＝1を検出したら，エラー・レジスタを調べれば発生したエラーを知ることができます．

自己診断コマンドを実行したときは，エラー・レジスタは通常のエラー表示のかわりに，**決められた診断コード**を返します．自己診断コマンドはデバイス0とデバイス1が同時に実行します．

⑤ドライブ容量の制限（表1-4）

もともとのIDEでは，シリンダ番号C，ヘッド番号H，セクタ番号Sの三つのパラメータでセクタ・アドレスを指定するCHS（Cylinder，Head，Sector）方式を用いています．BIOSでもこの三つのパラメータでセクタ・アドレスを指定します．ところが，IDEとBIOSで指定できるパラメータの範囲が異なるため，

割り込み要因などを解除したい場合

たとえば，デバイスがエラーの発生を割り込みで通知してきた場合，ステータス・レジスタ（およびエラー・レジスタ）を1回読み出してエラーの内容を調べたら，同じ割り込みが繰り返し発生するのを防ぐために割り込み要因を解除しなければならない．

セクタ単位

一般に，磁気ディスクは円周方向に連続してリード/ライトを実行するほうが効率がよく，1バイトずつランダムにリード/ライトするには向かない．だが，1周分を一つのデータとして扱うにはデータ量が大きすぎる．そこで，1周分のデータをいくつかのセクタに区切って扱うようになった．

一つのセクタの長さは256バイト，512バイト，1024バイトなどが一般的だが，IDEでは512バイトと決められている．

フィーチャ・レジスタ

フィーチャという言葉は，全体の中で特徴的な部分，特記すべき部分を指す．それから転じて，ある機能をフィーチャするという言い方は，その機能を特別に付け加えることを意味する．

フィーチャ・レジスタは，デバイスにいろいろな機能を付け加えたり，付け加えた機能をコントロールするために使われるレジスタである．

決められた診断コード

自己診断の結果が正常であるかどうか，異常が発生した場合はデバイス0とデバイス1のどちらに（あるいは両方に）発生したかをあらかじめ決められたコードを使って通知する．

扱えるドライブの容量が制限されていました.

BIOSは**INT 13Hのソフトウェア割り込み**を使ってIDEのデータ入出力を実行します.このときパラメータとして,シリンダ番号を10ビット(最大1024),ヘッド数を8ビット(最大255),セクタ番号を6ビット(最大63)で指定します.1セクタは512バイトですから,BIOSが指定できるセクタ・アドレスは最大1024×255×63×512 ≒ 8.4Gバイトです.

一方IDEでは,シリンダ番号を16ビット(シリンダ・ロー・レジスタ,シリンダ・ハイ・レジスタ),ヘッド数を4ビット(デバイス/ヘッド・レジスタの下位4ビット),セクタ番号を8ビット(セクタ・ナンバ・レジスタ)のレジスタで受け取ります.すなわち,IDEで扱えるセクタ・アドレスは最大65536×16×256×512 ≒ 137Gバイトです.

このBIOSとIDEを組み合わせたとき,シリンダ番号とセクタ番号はBIOS,ヘッド数はIDEの制限によって上限が決まり,実際に扱えるドライブ容量は最大1024×16×63×512 ≒ 528Mバイトに制限されてしまいます.

そこで,Enhanced IDEではこれら四つのレジスタをまとめて,28ビットのリニアなアドレスとして扱うLBA(Logical Block Addressing)方式が採用されました.BIOSで発生したCHSパラメータをLBAパラメータに変換することによって,最大ドライブ容量はBIOSで指定可能な8.4Gバイトまで拡張されます.また,LBAが普及するまでの過渡的な対策として,**BIOSのCHSパラメータをIDEのCHSパラメータに変換する方式**も用いられてきました.

このように,最大528Mバイトのドライブ容量の制限が緩和されると,今度はOS(DOS,Windows)による制限が問題になってきました.OSではドライブ

INT 13Hのソフトウェア割り込み

8086/8088CPUやその後継であるx86CPU(80286,80386,486,Pentiumなど)は,ソフトウェア割り込みと呼ぶ特別のサブルーチン・コールの方法をもっている.

通常のサブルーチン・コールはサブルーチンの先頭アドレスを指定してコール命令を実行する.だが,ソフトウェア割り込みでは,ハードウェア割り込みと同様にあらかじめ割り込みエントリのテーブルを作っておき,エントリ番号を指定してサブルーチンを呼び出す.サブルーチンのアドレスを意識せずにプログラミングできる利点がある.

BIOSやDOSのサービスは,大部分このソフトウェア割り込みを使って実行する.INT 13Hとは,エントリ番号13Hのソフトウェア割り込みのことである.

BIOSのCHSパラメータをIDEのCHSパラメータに変換する方式

INT 13Hを実行するとき,BIOSではシリンダ10ビット,ヘッド8ビット,セクタ6ビットのCHSパラメータを発生する.これをIDEレジスタに書き込む前に,IDEで使用可能なシリンダ16ビット,ヘッド4ビット,セクタ8ビットに変換してやればよい.

BIOSそのものを改造(アップグレード)する方法,拡張BIOSボードを増設する方法,ソフトウェア・ドライバを組み込む方法の三つが使われていた.

〈表1-4〉ドライブ容量の制限

	① 初期のIDE	② BIOS(INT 13H)	⑤ ATA(IDE)
シリンダ数	1024	1024	65536
ヘッド数	16	255	16
セクタ数	63	63	256
最大容量(注1)	約528Mバイト	約8.4Gバイト	約137Gバイト

(a) CHS方式の制限

	⑤ ATA	⑥ 拡張INT 13H
LBAビット数	28	32
最大容量(注1)	約137Gバイト	約2.2Tバイト

(b) LBA方式の制限

	③ FAT16	④ FAT32
クラスタ数	65536	4294967296
最大クラスタ容量	32768	32768
最大容量(注2)	2Gバイト	128Tバイト

(c) OSのFATの制限

注1:$M=10^6$,$G=10^9$,$T=10^{12}$,ハードディスク業界ではこの表示が多い.
注2:$M=2^{20}$,$G=2^{30}$,$T=2^{40}$,コンピュータ/ソフトウェア業界はこの表示が多い.
①:初期のIDEの最大ドライブ容量,BIOSとIDEのCHSの組み合わせで制限される.
②:Enhanced IDEの最大ドライブ容量,BIOSのINT 13Hで制限される.
③:FAT16で制限される1パーティションの最大容量.これより大容量のドライブは複数パーティションに分割する.
④:FAT32で拡張された1パーティションの最大容量.
⑤:ATA(IDE)の仕様上の最大ドライブ容量.現在はこれが実用上の上限.
⑥:拡張INT 13Hの仕様上の最大ドライブ容量.

のデータ領域を**クラスタ単位**で管理しており，**FAT**（File Allocation Table）を用いてクラスタ番号を指定します．クラスタは複数セクタを集めたもので，クラスタ・サイズは最大32Kバイト（32768バイト）に制限されています．MS-DOS（Ver. 3以降）とWindows 95では16ビットのFAT（FAT16）を用いていたため，最大容量は32 K×2^{16}＝2Gバイト（ここではG＝2^{30}）に制限されていました．最大528Mバイトの IDEドライブに対しては十分な容量ですが，最大8.4Gバイトの Enhanced IDEドライブが普及するとこの2Gバイトの制限が問題になります．そこで，Windows 95（OSR2以降）とWindows 98では32ビットのFAT（FAT32）を採用して，最大容量を32 K×2^{32}＝128Tバイト（ここではT＝2^{40}）と大幅に拡大しました．

ただし，OSは1台のドライブ上に複数のデータ領域（パーティション）を設定できます．そのため，FAT16でもパーティションを分けることによって2Gバイトを超えるドライブを扱うことが可能です．

次に問題になったのはBIOSによる8.4Gバイトの制限です．この制限がなければ，IDE（ATA）はもともと137Gバイトのドライブ容量を扱うことができます．そこで，**INT 13H**を拡張して32ビットのLBAパラメータでアドレスを指定できるようにBIOSが改良されました．これによって，BIOSで指定できるアドレスは2^{32}×512 ≒ 2.2Tバイトに拡張され，137Gバイトすべてを利用できるようになりました．

このように，ATAはもともと137Gバイトのドライブ容量を扱うことが可能でしたが，外部の要因によって制限を受けてきました．それらが解決されたため，今度はATAの仕様である137Gバイトの制限が問題となってきます．これを解決するにはATAのレジスタを拡張しなければならず，大きな変更が必要になります．

⑥オペレーション手順と基本入出力

ATA（IDE）の基本動作は，ホストがデバイスに対してコマンドを発行し，デバイスがそれを実行するという繰り返しです．デバイスがコマンドの実行を完了するまでは，インターフェース部分はビジー（BSY＝1）の状態になり，ほかのすべての動作は禁止されます（**図1-4**）．ホストがデバイスにアクセスするときは，まずステータスを調べて，BSY＝0を確認することが必要です．

また，各レジスタはデバイス0とデバイス1に共通です．書き込まれたパラメータやコマンドには，デバイス・アドレス（DEVビット）で選択されたほうのデバイスに対してだけ有効となります．ステータスも，最後にコマンドを実行したほうのデバイスのものが表示されます．ただ一つの例外は自己診断コマンド（Execute Device Diagnostics）で，このコマンドはデバイス0とデバイス1が同時に実行して結果を返します．

このようにコマンドを一つずつ逐次処理する方式のため，コマンドの実行時間の間はシステムの待ち時間になります．デバイスが2台（デバイス0とデバイス1）接続されているときでも，一方のデバイスの動作中は他方にはアクセスできません．このため，公称のデータ転送レートにくらべて実用上のスループットが低いという欠点があります．

基本的なコマンド実行の例として，Write Sector(s)（デバイスへのデータ書き込み）とRead Sector(s)（デバイスからのデータ読み出し）を**図1-5**に示します．いずれも，セクタ（512バイト）単位で連続してデータの入出力を行います．16ビット転送の場合は，256ワードを連続して**バースト転送**することになります．

クラスタ単位

セクタ単位でデータ管理を行うと，セクタがハードウェアの仕様に直接依存しているという問題や，セクタでは容量が小さすぎて管理すべきセクタ数が多くなりすぎるなどの問題が起こってきた．そこで，OSでは複数セクタをひとまとめにして，クラスタ単位でデータを管理している．

FAT

ひとつのファイルのデータはディスク上で連続したクラスタに置かれているとは限らない．むしろ，あちこちのクラスタに分散している場合が多い．

FATは，ファイルの先頭から末尾まで，データが置かれているクラスタを順次追いかけていけるように表にまとめたものである．

INT 13 H

エントリ番号13Hを指定して呼び出す特別なサブルーチン呼び出しの方法．

通常のサブルーチン・コールはサブルーチンの先頭アドレスを指定してコール命令を実行する．だが，ソフトウェア割り込みでは，ハードウェア割り込みと同様にあらかじめ割り込みエントリのテーブルを作っておき，エントリ番号を指定してサブルーチンを呼び出す．サブルーチンのアドレスを意識せずにプログラミングできる利点がある．

BIOSやDOSのサービスは，大部分このソフトウェア割り込みを使って実行する．INT 13Hとは，エントリ番号13Hのソフトウェア割り込みのことである．

バースト転送

CPU周辺のデータ転送は，1バイトごとにアドレスを指定して読み出し/書き込みを行うランダム転送が一般に用いられる．

それに対して，連続するアドレスのデータをまとめて一気に転送する方法をバースト転送と呼ぶ．バーストはもともと破裂する，爆発するという意味の言葉であり，「まとめて一気に」というのにふさわしい．

〈図1-4〉オペレーション手順

デバイス側には少なくとも512バイト分のデータ・バッファが備えられています．

まず，入出力を行いたいデバイス・アドレス（0または1）を選択して，デバイスが動作可である（DRDY＝1）ことを確認します．次いで，セクタ・ブロックの先頭アドレス（CHS方式の場合はシリンダ番号，ヘッド番号，セクタ番号）およびセクタ数をパラメータとして所定のレジスタに書き込みます．次にコマンドを書き込むと，選択されたデバイスがコマンドの実行を開始します．

Write Sector (s)コマンドの場合，まずデバイスは最初の1セクタ分のデータ受け入れの準備をして，データを受け入れられる状態になったらBSY＝0かつDRQ＝1のステータスを出します．これを確認したら，ホストは1セクタ分のデータを連続してデータ・レジスタに書き込みます．デバイスはBSY＝1のステータスを出し，転送にエラーがなければ，転送されたデータをドライブに書き込みます．ドライブ書き込みにもエラーがなく，次の1セクタ分のデータを受け入れられる状態になったら，BSY＝0かつDRQ＝1のステータスを出すとともにINTRQをアサートします．これを，指定されたセクタ数だけ繰り返してコマンド実行を終了します．もし，この間に**データ転送エラー**や**ドライブ書き込みエラー**が発生したら，デバイスはBSY＝0でエラー・ステータスを出すとともにINTRQをアサートします．

すなわち，Write Sector (s) コマンドではホストは2セクタ目の転送から割り込みによって動作することができます．ホストは**代替ステータス・レジスタ**を監視してBSY＝0を検出するか，割り込みが発生したら，ステータス・レジスタを読み出して割り込み要因を解除するとともに，エラーか正常かを調べて次の動作を行うことができます．

Read Sector (s)コマンドの場合，まずデバイスは最初の1セクタ分のデータをドライブから読み出して，エラーがなければBSY＝0かつDRQ＝1のステー

データ転送エラー

ホストがデータ・レジスタに書き込んだデータをデバイスが正しく受け取れなかった，もしくはデバイスがデータ・レジスタに書き込んだデータをホストが正しく受け取れなかったときのエラー．

ドライブ書き込みエラー

デバイスがホストから受け取ったデータを磁気ディスクに書き込もうとしたが，何らかの理由で失敗したときのエラー．

代替ステータス・レジスタ

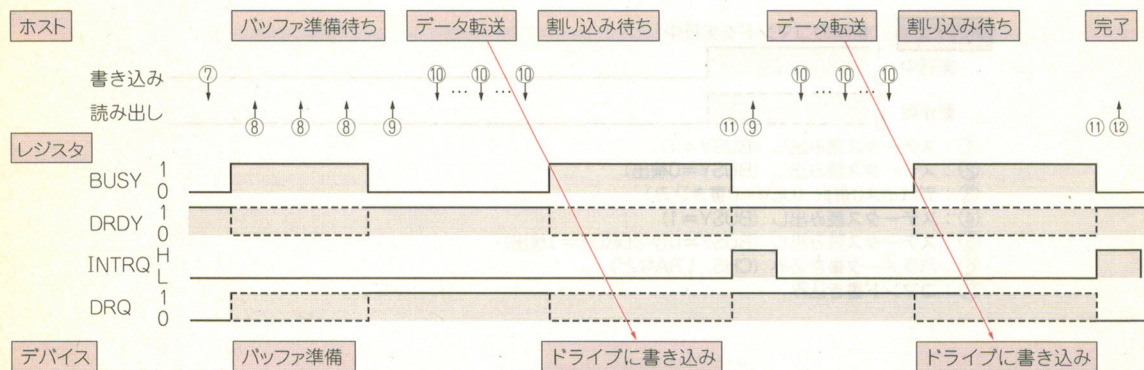
代替ステータス・レジスタの内容はステータス・レジスタとまったく同じである．

ただし，ホストがステータス・レジスタを読み出すと割り込み要因がリセットされるのに対して，代替ステータス・レジスタを読み出しても割り込み要因には影響を与えない．

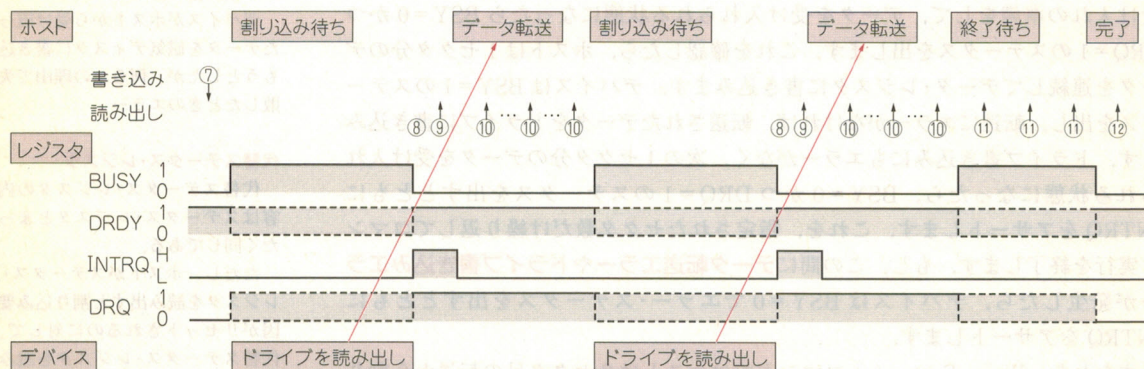
通常は，代替ステータス・レジスタのBusyビットを繰り返し読み出してデバイスの状態を調べ，Busy＝0を検出したらステータス・レジスタを読み出して割り込み要因を解除する．

タスを出すとともにINTRQをアサートします．これを確認したら，ホストは1セクタ分のデータを連続してデータ・レジスタから読み出します．データ転送にエラーがなければ，デバイスは次の1セクタ分のデータをドライブから読み出して，エラーがなければBSY＝0かつDRQ＝1のステータスを出すとともにINTRQをアサートします．これを，指定されたセクタ数だけ繰り返してコマンド実行を終了します．もし，この間にデータ転送エラーやドライブ書き込みエラーが発生したら，デバイスはBSY＝0でエラー・ステータスを出すとともにINTRQをアサートします．

すなわち，Read Sector (s) コマンドではホストは1セクタ目の転送から割り

〈図1-5〉入出力動作の例

①～⑥は**図1-4**と同じ

⑦：Write Sector (s) コマンド書き込み
⑧：ステータス読み出し (BUSY＝1)
⑨：ステータス読み出し (BUSY＝0，DRQ＝1，ERR＝0)
⑩：1セクタ (512バイト) 分のデータをデータ・レジスタに書き込み
⑪：割り込み発生 (または代替ステータス読み出し)
⑫：ステータス読み出し (BUSY＝0，ERR＝0)

(**a**) Write Sector (s) コマンド

①～⑥は**図1-4**と同じ

⑦：Read Sector (s) コマンド書き込み
⑧：割り込み発生 (または代替ステータス読み出し)
⑨：ステータス読み出し (BUSY＝0，DRQ＝1，ERR＝0)
⑩：1セクタ (512バイト) 分のデータをデータ・レジスタから読み出し
⑪：ステータス読み出し (BUSY＝1)
⑫：ステータス読み出し (BUSY＝0，ERR＝0)

(**b**) Read Sector (s) コマンド

込みによって動作することができます．ホストは代替ステータス･レジスタを監視してBSY＝0を検出するか，割り込みが発生したら，ステータス･レジスタを読み出して割り込み要因を解除するとともに，エラーか正常かを調べて次の動作を行うことができます．

Write Sector (s)，Read Sector (s) コマンドでは，このように1セクタの転送ごとにステータスの確認が行われるため，大きなデータ･ブロックを連続して転送する場合にオーバヘッドを生じます．そこで，複数の連続したセクタを切れ目なしに転送できるコマンドとしてWrite Long，Read Long，Write Multiple，Read Multipleなどが用意されています．連続転送するセクタ数はSet Multiple Mode，Set Featureコマンドなどで設定します．これらはいずれも**オプション**です．

オプション
オプション機能を装備するかどうかは各メーカに任されている．ただし，装備する場合は規格通りの仕様とする．
ただし，ベンダ･オプションだけは各メーカが任意に定義することができる．

⑦コマンド

ATA-2のコマンド一覧を**表1-5**に示します．コマンドには追加や廃止されたものもあり，またオプションやベンダ定義も多いことから，**ホスト（BIOS）とデバイスの相性によるトラブル**が発生する原因になっています．BIOSやデバイスがすべて新しいものなら一般に問題はありませんが，製造時期が大きく異なるBIOS，マスタ，スレーブを組み合わせるとトラブルを起こしやすいと言われています．

ホストとデバイスの相性によるトラブル
ホストだけがそのコマンドをサポートしていてデバイスがサポートしていない場合，ホストがコマンドを送ってもデバイスは期待した応答を返さない．このときトラブルが発生する危険がある．
ベンダ･オプションの場合は，ホストが予期したのとは違う意味の応答を返す場合もある．

コマンドはプロトコルとタイプによって分類されます．プロトコルにはDM（DMAデータ入出力），ND（非データ），PI（PIOデータ入力），PO（PIOデータ出力），VS（ベンダ定義）の5種類があります．タイプにはO（オプション），M（必須），R（予約），V（ベンダ定義）の4種類があります．たとえばWrite Sector(s)はPO，Read Sector(s)はPIで，ともに必須コマンドです．

大部分のコマンド･コードは1バイトですが，2バイトの場合は2回に分けてコマンド･レジスタに書き込みます．

⑧デバイスID

Identify Deviceは，**デバイスがもつ識別情報**（ID）をホストが読み出すためのコマンドです．デバイスIDは256ワード（512バイト）からなり，通常のデータ読み出しと同様に，データ･レジスタを通じて連続して読み出せます．ただし，256ワードすべてが実際に使われているわけではなく，使用されていない部分もたくさんあります．

デバイスがもつ識別情報
デバイスの種類，製造メーカ，バージョン，装備する機能などを決められたフォーマットでホストに通知する．

デバイスIDに含まれるパラメータには，デバイスの固有の属性を示す固定パラメータだけでなく，デバイスの状態を反映して変化する可変パラメータもあります．固定パラメータの例としては，デバイスのシリアル番号，型番，サポートする転送モード，デフォルトのシリンダ数，ヘッド数，セクタ数などがあります．可変パラメータの例としては，Set Multiple Modeコマンドで設定されたセクタ数，現在の転送モードなどがあります．

ATA-2のデバイスID一覧を**表1-6**に示します．デバイスIDのパラメータには追加や廃止されるものが多く，規格のバージョンの違いに注意する必要があります．ATA-3以降は，デバイスのバージョン情報もデバイスIDに書き込まれることになり，ホスト側でバージョンを確認できるようになりました．

⑨転送モードとタイミング

ホストのCPUがATA（IDE）のレジスタにアクセスする方法は，PIO

(Program I/O) モードと DMA (Direct Memory Access) モードの二つに大別されます．

PIO モードは CPU が命令を実行してレジスタをリード/ライトするもので，すべてのレジスタをアクセスできます．コマンドやパラメータの書き込み，ステ

〈表 1-5〉ATA-2 のコマンド一覧

コマンド名	コード(注1)	プロトコル(注2)	タイプ(注3)	パラメータ(注4)					ステータス・レジスタ				エラー・レジスタ					
				FR	SC	SN	CY	DH	DRDY	DF	CORR	ERR	BBK	UNC	IDNF	ABRT	TK0NF	AMNF
Execute Device Diagnostics	90h	ND	M					D(注5)	○	○		○	(注6)	(注6)	(注6)	(注6)	(注6)	(注6)
Initialize Device Parameters	91h	ND	M		○			D/H	○	○								
Read Verify Sector(s) (リトライあり)	40h	ND	M		○	○	○	D/H	○	○	○	○	○	○	○	○		○
Read Verify Sector(s) (リトライなし)	41h	ND	M		○	○	○	D/H	○	○	○	○	○	○	○	○		○
Seek	7xh	ND	M			○	○	D/H	○	○		○			○	○		
Check Power Mode	(98h) E5h	ND	O		○			D	○	○		○				○		
Idle	(97h) E3h	ND	O		○			D	○	○		○				○		
Idle Immediate	(95h) E1h	ND	O					D	○	○		○				○		
Media Eject	EDh	ND	O					D	○	○		○				○		
NOP	00H	ND	O					D/H	○	○		○				○		
Recalibrate	1xh	ND	O					D	○	○		○				○	○	
Set Features	EFh	ND	O	○				D	○	○		○				○		
Set Multiple Mode	06h	ND	O		○			D	○	○		○				○		
Sleep	(99h) E6h	ND	O					D	○	○		○				○		
Standby	(96h) E2h	ND	O		○			D	○	○		○				○		
Standby Immediate	(94h) E0h	ND	O					D	○	○		○				○		
Identify Device	ECh	PI	M					D	○	○		○				○		
Read Sector(s) (リトライあり)	20H	PI	M		○	○	○	D/H	○	○	○	○	○	○	○	○		○
Read Sector(s) (リトライなし)	21h	PI	M		○	○	○	D/H	○	○	○	○	○	○	○	○		○
Read Buffer	E4h	PI	O					D	○	○		○				○		
Read Long (リトライあり)	22h	PI	O		○	○	○	D/H	○	○		○	○		○	○		○
Read Long (リトライなし)	23h	PI	O		○	○	○	D/H	○	○		○	○		○	○		○
Read Multiple	04h	PI	O		○	○	○	D/H	○	○	○	○	○	○	○	○		○
Write Sector(s) (リトライあり)	30h	PO	M	(注7)	○	○	○	D/H	○	○		○	○		○	○		
Write Sector(s) (リトライなし)	31h	PO	M	(注7)	○	○	○	D/H	○	○		○	○		○	○		
Download Microcode	92h	PO	O	○	○	○	○	D	○	○		○				○		
Write Buffer	E8h	PO	O					D	○	○		○				○		
Write Long (リトライあり)	32h	PO	O	(注7)	○	○	○	D/H	○	○		○	○		○	○		
Write Long (リトライなし)	33h	PO	O	(注7)	○	○	○	D/H	○	○		○	○		○	○		
Write Multiple	C5h	PO	O	(注7)	○	○	○	D/H	○	○		○	○		○	○		
Write Same	E9h	PO	O	○	○	○	○	D/H	○	○		○	○		○	○		
Write Verify	3Ch	PO	O	(注7)	○	○	○	D/H	○	○	○	○	○	○	○	○		○
Read DMA (リトライあり)	C8h	DM	O		○	○	○	D/H	○	○	○	○	○	○	○	○		○
Read DMA (リトライなし)	C9h	DM	O		○	○	○	D/H	○	○	○	○	○	○	○	○		○
Write DMA (リトライあり)	CAh	DM	O		○	○	○	D/H	○	○		○	○		○	○		
Write DMA (リトライなし)	CBh	DM	O		○	○	○	D/H	○	○		○	○		○	○		
Format Track	50h	VS	V					D(注8)	○	○		○	○	○	○	○	○	○
Acknowledge Media Change	DBh	VS	O					D	○	○		○				○		
Boot - Post Boot	DCh	VS	O					D	○	○		○				○		
Boot - Pre Boot	DDh	VS	O					D	○	○		○				○		
Door Lock	DEh	VS	O					D	○	○		○				○		
Door Unlock	DFh	VS	O					D	○	○		○				○		
Vendor Specific	8xh	VS	V															
Vendor Specific	9Ah	VS	V															
Vendor Specific	C0h	VS	V															
Vendor Specific	C1h	VS	V															
Vendor Specific	C2h	VS	V															
Vendor Specific	C3h	VS	V															
Vendor Specific	Fxh	VS	V															
予約(その他のすべてのコード)			R															
無効コマンド・コード									○	○		○				○		

注1) (9xh)Exhと書かれている場合，古い規格で命令コード9xhが割り当てられていたコマンドに，現在ではExhが割り当てられていることを示す．
注2) ND : 非データ，PI : PIOデータ入力，PO : PIOデータ出力，DM : DMAデータ入出力，VS : ベンダ定義
注3) M : 必須，O : オプション，V : ベンダ定義，R : 予約
注4) FR : フィーチャ・レジスタ，SC : セクタ・カウント・レジスタ，SN : セクタ・ナンバ・レジスタ，CY : シリンダ・ロー/ハイ・レジスタ，DH : デバイス/ヘッド・レジスタ
注5) DEV=0を指定するが，デバイス0，デバイス1が同時に応答する．
注6) 通常のエラー表示とは異なる診断コードを返す．
注7) ATAでは使用しない．古いホストとの互換のために使用される．
注8) デバイス・パラメータは必須，ヘッド数はベンダ定義．

ータスの読み出しは，すべてPIOモードで行います．この場合，データ・バスは8ビット幅となります．

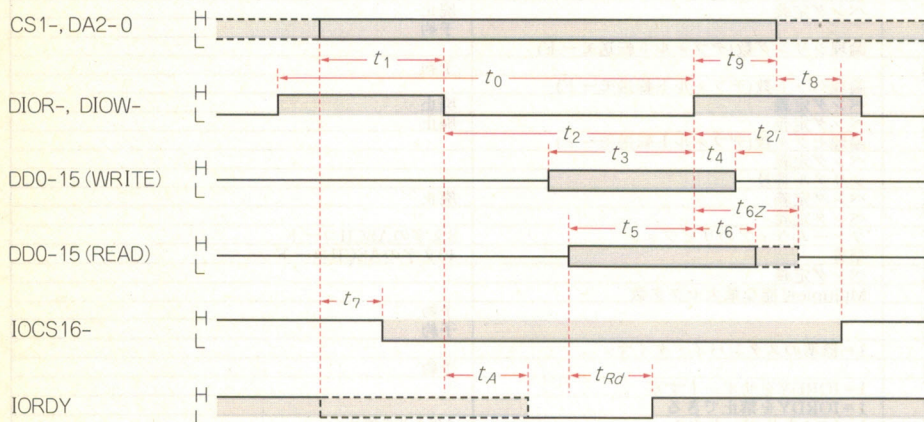
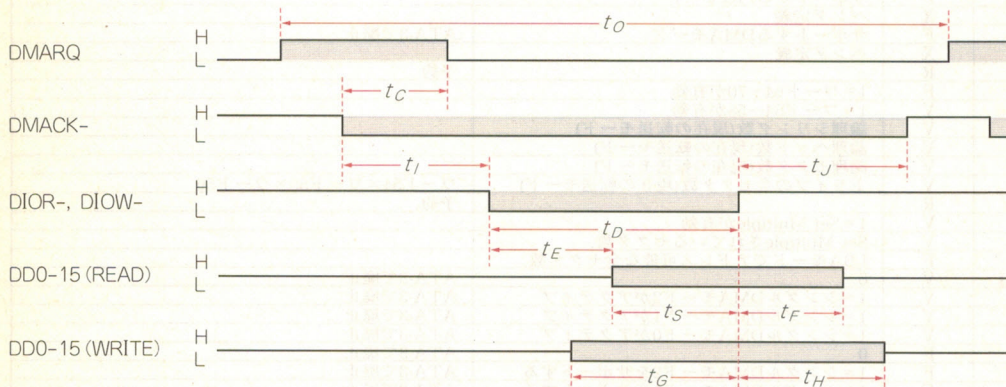
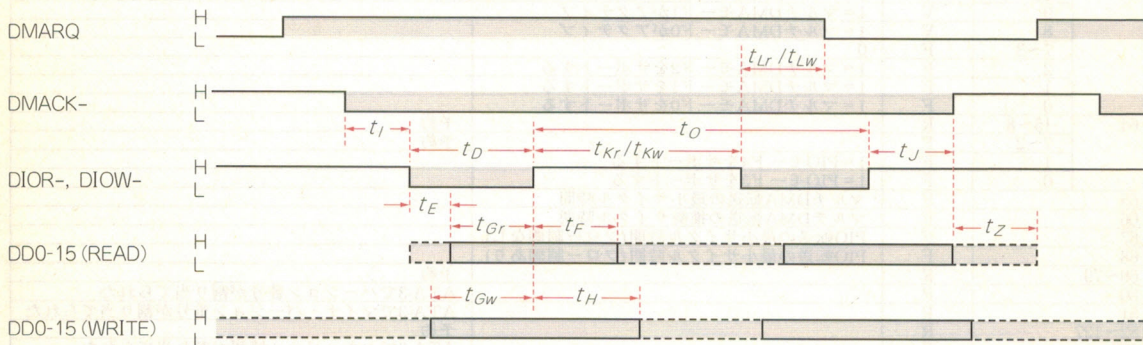
〈表1-6〉ATA-2のデバイスID

ワード	ビット	F/V(注)	パラメータ	備　考
0	15	F	0	ATA-3で0＝ATA，1＝ATAPIが割り当てられた
	14～8	F	ベンダ定義	廃止
	7	F	1＝リムーバブル	
	6	F	1＝非リムーバブル	
	5～1	F	ベンダ定義	廃止
	0	F		予約
1		F	論理シリンダ数(デフォルト転送モード)	
2		R		予約
3		F	論理ヘッド数(デフォルト転送モード)	
4～5		X	ベンダ定義	廃止
5		X	ベンダ定義	廃止
6		F	論理セクタ数(デフォルト転送モード)	
7～9		X	ベンダ定義	
10～19		F	シリアル番号	
20～21		X	ベンダ定義	廃止
22		F	ベンダ定義	
23～26		F	ファームウェアのリビジョン	8文字のASCIIコード
27～46		F	型番	40文字のASCIIコード
47	15～8	X	ベンダ定義	
	7～0	F	Multiple可能な最大セクタ数	
48		R		予約
49	15～14	R		予約
	13	F	1＝標準のスタンバイ・タイマ	
	12	R		予約
	11	F	1＝IORDYをサポートする	
	10	F	1＝IORDYを禁止できる	
	9	F	1＝LBAをサポートする	ATA-3で廃止
	8	F	1＝DMAをサポートする	ATA-3で廃止
	7～0	X	ベンダ定義	
50		R		予約
51	15～8	F	サポートするPIOモード	
	7～0	X	ベンダ定義	
52	15～8	F	サポートするDMAモード	ATA-3で廃止
	7～0	X	ベンダ定義	
53	15～2	R		予約
	1	F	1＝ワード64～70が有効	
	0	V	1＝ワード54～58が有効	
54		V	論理シリンダ数(現在の転送モード)	
55		V	論理ヘッド数(現在の転送モード)	
56		V	論理セクタ数(現在の転送モード)	
57～58		V	ドライブの全セクタ数(現在の転送モード)	ワード54×ワード55×ワード56
59	15～9	R		予約
	8	V	1＝Set Multipleが有効	
	7～0	V	Set Multipleされているセクタ数	
60～61		F	LBAモードでアドレス可能な全セクタ数	
62	15～11	V	0	ATA-3で廃止
	10	V	1＝シングルDMAモード2がアクティブ	ATA-3で廃止
	9	V	1＝シングルDMAモード1がアクティブ	ATA-3で廃止
	8	V	1＝シングルDMAモード0がアクティブ	ATA-3で廃止
	7～3	F	0	ATA-3で廃止
	2	F	1＝シングルDMAモード2をサポートする	ATA-3で廃止
	1	F	1＝シングルDMAモード1をサポートする	ATA-3で廃止
	0	F	1＝シングルDMAモード0をサポートする	ATA-3で廃止
63	15～11	V	0	
	10	V	1＝マルチDMAモード2がアクティブ	
	9	V	1＝マルチDMAモード1がアクティブ	
	8	V	1＝マルチDMAモード0がアクティブ	
	7～3	F	0	
	2	F	1＝マルチDMAモード2をサポートする	
	1	F	1＝マルチDMAモード1をサポートする	
	0	F	1＝マルチDMAモード0をサポートする	
64	15～8	R		予約
	7～2	F		予約
	1	F	1＝PIOモード4をサポートする	
	0	F	1＝PIOモード3をサポートする	
65		F	マルチDMA転送の最小サイクル時間	
66		F	マルチDMA転送の推奨サイクル時間	
67		F	PIO転送の最小サイクル時間(フロー制御なし)	
68		F	PIO転送の最小サイクル時間(フロー制御あり)	
69～79		R		予約
80		R		ATA-3でバージョン番号が割り当てられた
81		R		ATA-3でマイナ・バージョン番号が割り当てられた
82～127		R		予約
128		X		ATA-3でセキュリティ情報が割り当てられた
129～159		X	ベンダ定義	
160～255		R		予約

注 F：固定パラメータ(固有の属性を示す)，V：可変パラメータ(現在の状態を示す)，X：ベンダ定義，R：予約

データ転送はPIOモードでもDMAモードでもできます．DMAモードは規格上はオプションですが，最近のPCIベースのマザーボードではほとんど標準装備と言って良いでしょう．DMAモードは**DMA転送専用のコマンド**（Write DMA，Read DMA）によって実行し，常に16ビット・データ転送を行います．

DMAモードでは，CPUがバスを解放して，かわりにDMAコントローラが

〈図1-6〉転送モードとタイミング

(a) PIOモード

(b) シングルワードDMAモード

(c) マルチワードDMAモード

データ・レジスタをアクセスします．初期のIDEでは，1ワード（16ビット）転送ごとにバスをCPUに返すシングルワードDMAだけをサポートしていました．そのためDMAモードは転送効率が低く，実際にはあまり使われませんでした．ATA-1やEnhanced IDE以降では，バスをCPUに返さずに連続して転

〈表1-7〉動作モードとタイミング

記号	パラメータ		モード0	モード1	モード2	モード3	モード4	単位
t_0	サイクル時間(min)		600	383	240	180	120	ns
t_1	アドレス・セットアップ時間(min)		70	50	30	30	25	ns
t_2	DIOR-/DIOW-パルス幅(min)	16ビット	165	125	100	80	70	ns
		8ビット	290	290	290	80	70	ns
t_{2i}	DIOR-/DIOW-リカバリ時間(min)		–	–	–	70	25	ns
t_3	DIOW-データ・セットアップ時間(min)		60	45	30	30	20	ns
t_4	DIOW- データ・ホールド時間(min)		30	20	15	10	10	ns
t_5	DIOR-データ・セットアップ時間(min)		50	35	20	20	20	ns
t_6	DIOR- データ・ホールド時間(min)		5	5	5	5	5	ns
t_{6Z}	DIOR-3ステート遅延時間(max)		30	30	30	30	30	ns
t_7	IOCS16-アサート遅延時間(max)（注1）		90	50	40	–	–	ns
t_8	IOCS16-ネゲート遅延時間(max)（注1）		60	45	30	–	–	ns
t_9	アドレス・ホールド時間(min)		20	15	10	10	10	ns
t_{Rd}	IORDY リード・データ有効時間(min)（注2）		0	0	0	0	0	ns
t_A	IORDYセットアップ時間(min)（注2）		35	35	35	35	35	ns
t_B	IORDYパルス幅(max)（注2）		1250	1250	1250	1250	1250	ns

注1) モード3～4では8ビット転送は行わず，IOCS16-信号も使用しない．
注2) モード0～2ではIORDYはオプション，モード3～4ではIORDYは必須．

(a)PIOモードのタイミング

記号	パラメータ	モード0	モード1	モード2	単位
t_0	サイクル時間(min)	960	480	240	ns
t_C	DMACK-DMARQ遅延時間(max)	200	100	80	ns
t_D	DIOR-/DIOW-パルス幅(min)	480	240	120	ns
t_E	DIOR-データ・アクセス時間(max)	250	150	60	ns
t_F	DIOR-データ・ホールド時間(min)	5	5	5	ns
t_G	DIOW-データ・セットアップ時間(min)	250	150	35	ns
t_H	DIOW-データ・ホールド時間(min)	50	30	20	ns
t_I	DMACK-セットアップ時間(min)	0	0	0	ns
t_J	DMACK-ホールド時間(min)	0	0	0	ns
t_S	DIOR-データ・セットアップ時間(min)	t_D-t_E	t_D-t_E	t_D-t_E	ns

(b)シングルワードDMAモードのタイミング

記号	パラメータ	モード0	モード1	モード2	単位
t_0	サイクル時間(min)	480	150	120	ns
t_C	DMACK-DMARQ遅延時間(max)	–	–	–	ns
t_D	DIOR-/DIOW-パルス幅(min)	215	80	70	ns
t_E	DIOR-データ・アクセス時間(max)	150	60	–	ns
t_F	DIOR-データ・ホールド時間(min)	5	5	5	ns
t_{Gr}	DIOR-データ・セットアップ時間(min)	100	30	20	ns
t_{Gw}	DIOW-データ・セットアップ時間(min)	100	30	20	ns
t_H	DIOW-データ・ホールド時間(min)	20	15	10	ns
t_I	DMACK-セットアップ時間(min)	0	0	0	ns
t_J	DMACK-ホールド時間(min)	20	5	5	ns
t_{Kr}	DIOR-ネゲート・パルス幅(min)	50	50	25	ns
t_{Kw}	DIOW-ネゲート・パルス幅(min)	215	50	25	ns
t_{Lr}	DIOR-DMARQ遅延時間(max)	120	40	35	ns
t_{Lw}	DIOW-DMARQ遅延時間(max)	40	40	35	ns
t_Z	DMACK-3ステート遅延時間(max)	20	25	25	ns

(c)マルチワードDMAモードのタイミング

バージョン	PIOモード					シングルワードDMAモード			マルチワードDMAモード		
	モード0 3.33M	モード1 5.22M	モード2 8.33M	モード3 11.1M	モード4 16.6M	モード0 2.08M	モード1 4.16M	モード2 8.33M	モード0 4.16M	モード1 13.3M	モード2 16.6M
IDE	○	○	△			○	△	△			
ATA-1	○	○	○			○	○	○	○		
Enhanced IDE	○	○	○	○	△	○	○	○	○	○	△
ATA-2	○	○	○	○	○	○	○	○	○	○	○
ATA-3	○	○	○	○	○	×	×	×	○	○	○

○: サポートする
△: 後期の製品ではサポートするものもある
×: 廃止された

(d) ATA(IDE)のバージョンとサポートするモード

DMA転送専用のコマンド
データ転送をPIOモードで行うかDMAモードで行うかはホストが決める．PIOモードを用いるときは，Read Sector(s), Write Sector(s)などのPIO専用のコマンドを使う．DMAモードを用いるときは，Read DMA, Write DMAなどのDMA専用のコマンドを使う．

フロー制御
一般に，機器（回路）から機器（回路）にデータを転送するとき，送り側と受け側の双方が互いにタイミングを調整しながらデータを受け渡すことが必要である．これをフロー制御と呼ぶ．

送を実行できるマルチワードDMAがサポートされ，DMAによる高速転送が可能になりました．ATA-3ではシングルワードDMAが廃止されました．

PIOモード，シングルワードDMAモード，マルチワードDMAモードは，それぞれタイミング条件によってさらにいくつかのモードに分かれています．もっとも低速のものをモード0として，その後より高速の動作が可能になるごとに，モード1，モード2というように新しいモードが追加されていきました．ホストとデバイスで対応するモードが異なる場合は，低速なほうに合わせて動作します．

PIOモードでは，ホストのCPUが決めたタイミングでデータ転送が行われます．デバイスの応答が遅れて転送エラーが発生するのを防ぐため，IORDYを使ってデバイスからホストにサイクル時間の延長を要求できます．ATAではこれを**フロー制御**と呼んでいます．転送速度の遅いPIOモード0～2ではフロー制御はオプションですが，転送速度の速いPIOモード3～4ではフロー制御は必須とされています．

DMAモードでは，デバイスが出力するDMARQによってデータ転送が始まります．シングルワードDMAでは，1ワードの転送ごとにデバイスがDMARQのアサート/ネゲートを繰り返します．マルチワードDMAでは，DMARQをアクティブに保つことによって複数ワードを連続転送できます．いずれの場合でも，DMARQをネゲートすることによってホストにサイクル時間の延長を要求できるので，IORDYは使いません．

ATAの転送モードとタイミング条件を**表1-7**，**図1-6**に示します．

Ultra DMA（Ultra ATA）の概要

Ultra DMA/33は従来のATAの上位互換で，最大33.3Mバイト/sの高速データ転送を実現したものです．また，Ultra DMA/66はさらにその上位互換で，

〈表1-8〉Ultra DMAのタイミング

記号	パラメータ	モード0 (16.7M)		モード1 (25M)		モード2 (33.3M)		単位
		min	max	min	max	min	max	
t_{2CYC}	平均サイクル時間，2サイクル分	240	−	160	−	120	−	ns
t_{CYC}	サイクル時間，1サイクル分	114	−	75	−	55	−	ns
t_{2CYC}	最小サイクル時間，2サイクル分	235	−	156	−	117	−	ns
t_{DS}	データ・セットアップ時間，受け側	15	−	10	−	7	−	ns
t_{DH}	データ・ホールド時間，受け側	5	−	5	−	5	−	ns
t_{DVS}	データ・セットアップ時間，送り側	70	−	48	−	34	−	ns
t_{DVH}	データ・ホールド時間，送り側	6	−	6	−	6	−	ns
t_{FS}	最初のSTROBE時間	0	230	0	200	0	170	ns
t_{LI}	制限付きインターロック時間	0	150	0	150	0	150	ns
t_{MLI}	最小インターロック時間	20	−	20	−	20	−	ns
t_{UI}	制限なしインターロック時間	0	−	0	−	0	−	ns
t_{AZ}	出力リリース時間	−	10	−	10	−	10	ns
t_{ZAH}	出力確定時間(リリースから)	20	−	20	−	20	−	ns
t_{ZAD}	出力確定時間(リリースから)	0	−	0	−	0	−	ns
t_{ENV}	エンベロープ時間	20	70	20	70	20	70	ns
t_{SR}	STROBE DMARDY遅延時間	−	50	−	30	−	20	ns
t_{RFS}	最終のSTROBE時間	−	75	−	60	−	50	ns
t_{RP}	ポーズ時間	160	−	125	−	100	−	ns
t_{IORDYZ}	IORDYプルアップ時間	−	20	−	20	−	20	ns
t_{ZIORDY}	IORDY待ち時間	0	−	0	−	0	−	ns
t_{ACK}	DMACK-セットアップ/ホールド時間	20	−	20	−	20	−	ns
t_{SS}	STROBE STOP時間	50	−	50	−	50	−	ns

最大66.6Mバイト/sの高速データ転送を可能にしました．いずれもバス・マスタ（DMA）転送を用いて**バースト転送**を行うもので，Ultra DMAとも呼ばれます．

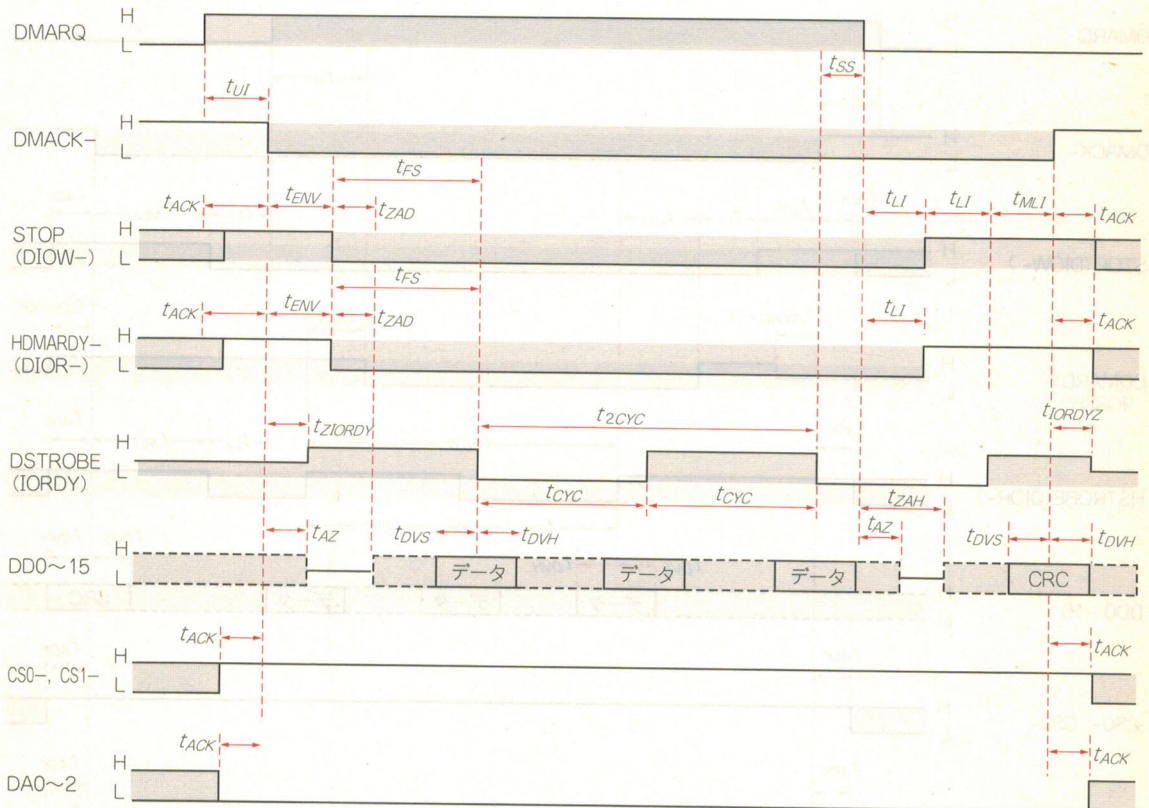
Ultra DMA/33はすでにデファクト・スタンダードとして広く普及しており，最新ATA規格（ATA/ATAPI-4）にも取り入れられています．

バースト転送
連続したアドレスに置かれるひとまとまりのデータを一気に転送する方法．

① Ultra DMA/33

従来のATAのDMAモードでは，**図1-6(c)**のようにストローブ信号（DIOR－/DIOW－）の立ち上がりで1ワードのデータを転送していました．それに対して，Ultra DMA/33ではストローブ信号（HSTROBE，DSTROBE）の立ち上がり，立ち下がりでそれぞれ1ワードのデータを転送します．これによって，マルチワードDMAモード2（16.6Mバイト/s）とほとんど同一のタイミングの信号を使って，データ転送速度を2倍（33.3Mバイト/s）に高速化しています．転送モードとタイミング条件を**表1-8**，**図1-7**に示します．

また，データ遅延に対するタイミング条件を緩和するために，ストローブ信号の方向を変更しています．従来は書き込み時（DIOWR－）/読み出し時（DIOR－）

〈図1-7〉UltraDMAのタイミング

STOP，HDMARDY－，DSTROBEはUltra DMAの期間だけ信号名が変わる
DMACK－，DIOR－，DIOW－，HDMARDY－，CS0－，CS1－は負理論（アクティブL）
デバイスがDMARQをネゲートしてDMA転送を終了する例を示す
ホストがHDMARDY－をネゲートしてDMA転送を終了することもできる

(a) Data In（Read）コマンド

とも，ホスト側がストローブ信号を出力していました．しかし，この方式では読み出し時にストローブとデータの方向が逆になるため，**ケーブルでの遅延時間の分**だけタイミングが厳しくなります．そこで，Ultra DMA/33では読み出し時のストローブ信号（DSTROBE）はデバイス側が出力するように変更されました．そのために，もともとデバイス側の出力ピンであって，しかもDMA転送時には必要ないIORD－をDSTROBEとして利用します．

さらに，転送の信頼性を高めるために，**CRC**（Cyclic Redundancy Check）**方式のエラー検出/訂正**が新たに採用されました．1ブロックのバースト転送ごとに，ホストとデバイスはそれぞれ転送データのCRCコードを計算します．そして，バースト転送の終了時にホストからデバイスにCRCコードを転送します．デバイス側で二つのCRCコードを比較し，一致しなければ転送エラーのステータスを発生します（**図1-8**）．

ケーブル上の信号の最大周波数は従来のATAと変わらないため，波形歪みやノイズへの耐性などのアナログ的な性質はほぼ同等です．ホスト側，デバイス側のインターフェースLSIの変更は最低限にでき，ケーブルやコネクタの変更も必要ありません．ただし，波形歪みを抑えて転送の信頼性を高めるために，ホス

ケーブルでの遅延時間の分

電気信号がケーブルを伝わる時間は，一般に約5 ns/mと言われている．さらに，負荷容量による遅延や素子内部の遅延があると，ケーブルでの遅延時間はさらに大きくなる．

CRC方式のエラー検出/訂正

CRC方式の基本は，送信側では送信データのパターンをもとにしてCRCを計算し，受信側では受信データのパターンをもとにしてCRCを計算することにある．送信データが正しく受信されれば，これら二つのCRCは一致するはずである．

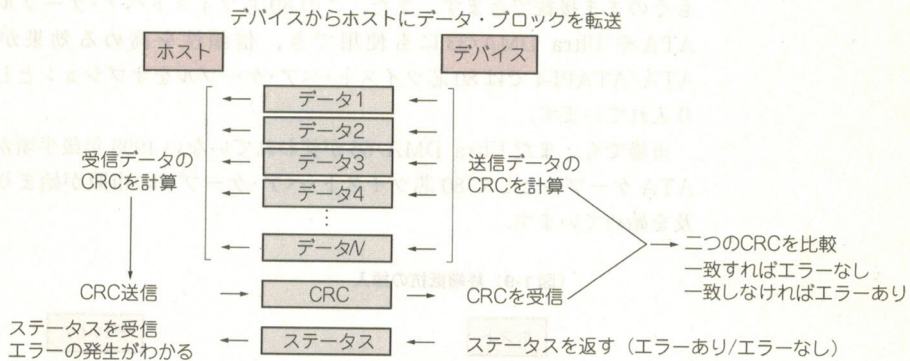
〈図1-7〉 **Ultra DMAのタイミング**（つづき）

STOP，DDMARDY－，HSTROBEはUltra DMAの期間だけ信号名が変わる
DMACK－，DIOR－，DIOW－，HDMARDY－，CS0－，CS1－は負論理（アクティブL）
デバイスがDDMARDY－をネゲートしてDMA転送を終了する例を示す
ホストがSTOPをアサートしてDMA転送を終了することもできる

(**b**) Data Out (Write) コマンド

〈図1-7〉Ultra DMAのタイミング（つづき）

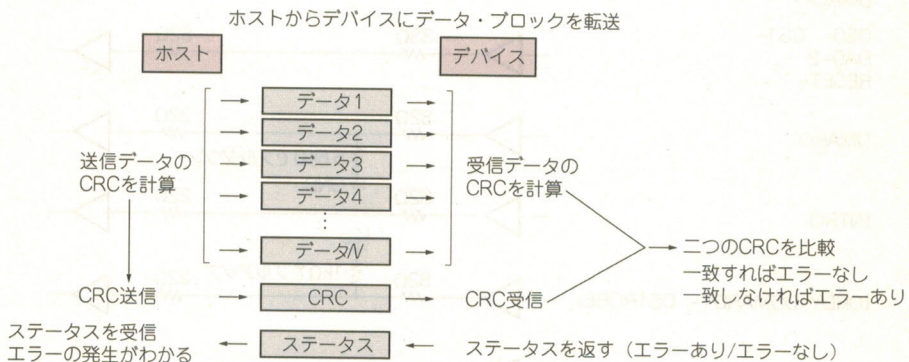
（c）入力側でのタイミング

〈図1-8〉CRCによるエラー・チェック

（a）Data In（Read）の場合

（b）Data Out（Write）の場合

ト，デバイスともに終端抵抗を挿入することが決められています（**図 1-9**）.

Ultra DMA の終端抵抗は，SCSI の終端抵抗のように**バス末端**にだけ挿入する方式ではなく，すべてのホスト，デバイスを固定の値にできます．したがって，ユーザに終端抵抗の存在を意識させることはまったくありません．また，終端抵抗付き（Ultra DMA 対応）のホスト/デバイスと，終端抵抗なし（ATA-1/2/3 対応）のホスト/デバイスを接続してもまったく問題ありません．

このように，Ultra DMA 対応のホスト/デバイスは，従来のホスト/デバイスとそのまま接続することができ，低速のほうの仕様に合わせて動作させることができます．

バス末端

電気信号はバス上を伝わっていくものだが，バスの末端に到達するとそこで一部分が反射して波形歪みを生じる．これが，高速化を妨げる大きな障害である．

反射の問題を解決するには，バスの末端をケーブル固有の特性インピーダンスで終端するのがもっとも効果的である．だが，実際の回路では特性インピーダンス（ケーブルによって異なるが一般に 50 Ω～ 200 Ω程度）が小さいため，ドライバ負荷が重くなってしまう．

ATA-3 で用いられている終端方式は，計算上必要とされる特性インピーダンスほど厳しい値は使っていないものが多い．

② Ultra DMA/66

Ultra DMA/66 は，論理的な転送方式は Ultra DMA/33 と同じで，信号の周波数を 2 倍に高めたものです．それによって，Ultra DMA/33 の 2 倍の 66.6 M バイト/s の転送速度を実現しています．

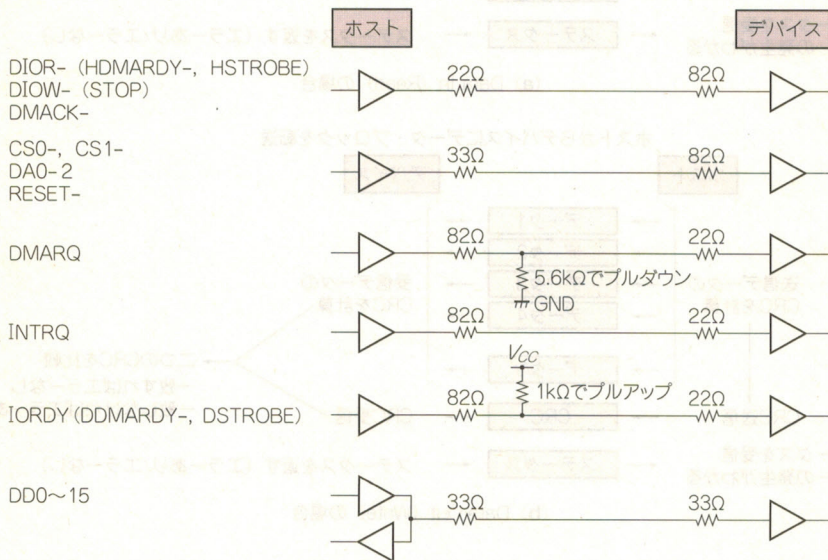
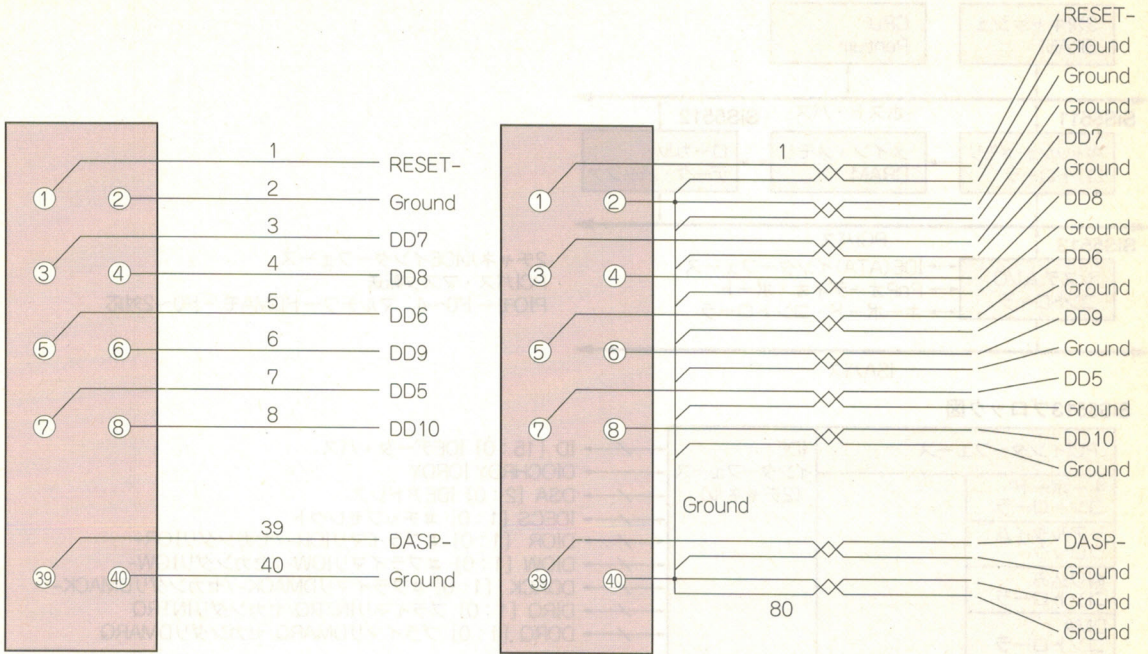
ケーブル上の信号の周波数が高くなったことから，従来のケーブルでは波形歪みやノイズの影響が大きくなってしまいます．そこで，各信号線に個別のリターン（GND 線）を加えた**ツイスト・ペア線**を新たに採用し，波形歪みを抑えています．このため，従来の 40 芯ケーブルに代えて，80 芯ケーブルで接続することになりました．しかし，GND 線が追加されただけなので，コネクタは従来の 40 ピン・コネクタをそのまま使用でき，ピン配置も変更ありません（**図 1-10**）．

ツイスト・ペア線

より対線ともいう．信号線とリターン線をより合わせることによって，信号の減衰が小さく，かつ外来ノイズに強い回路を構成できる．

したがって，Ultra DMA/66 のデバイスは従来の ATA や Ultra DMA/33 ともそのまま接続できます．また，この 80 芯ツイストペア・ケーブルは，従来の ATA や Ultra DMA/33 にも使用でき，信頼性を高める効果があります．ATA/ATAPI-4 では 80 芯ツイスト・ペア・ケーブルをオプションとして規格に取り入れています．

市場でも，まだ Ultra DMA/66 が使われていない 1998 年後半頃から，高性能 ATA ケーブルとして 80 芯ツイスト・ペア・ケーブルの市販が始まり，徐々に普及を始めています．

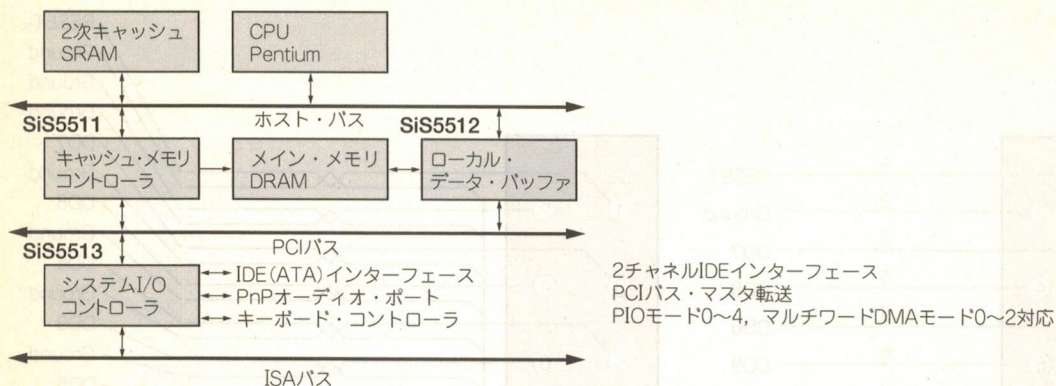
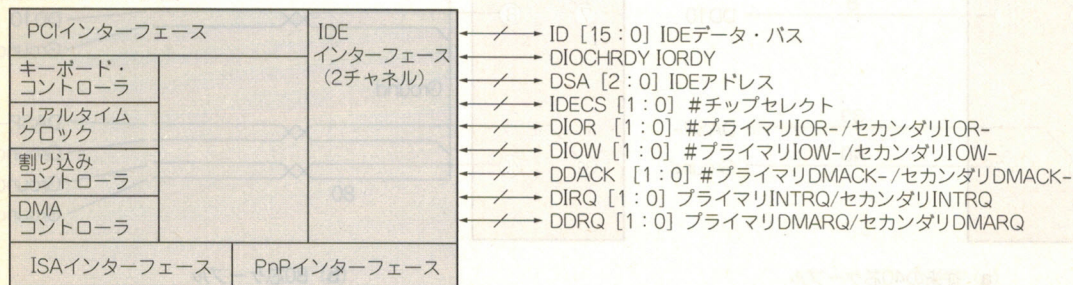
〈図 1-9〉終端抵抗の挿入

〈図1-10〉80芯ケーブル

(a) 従来の40芯ケーブル

(b) 80芯ケーブル

コネクタのピン配置は従来の40ピン・コネクタと同じ
80芯ケーブルの奇数番目（1，3，5…）に従来の信号が接続される
80芯ケーブルの偶数番目（2，4，6…）はすべてGround
ケーブル上で信号とGround（リターン）が隣り合う
隣り合う信号とリターンはツイストされる

システム構成の例

ATA (IDE)，Ultra DMAとも，ホスト側のインターフェースはチップセットの中に組み込まれています（図1-11）．マルチワードDMAモード2対応のPCIチップセット，Ultra DMA/33対応のPCIチップセットの例をそれぞれ示します．

〈図1-11〉システム構成の例

(a) SiS5511/5512/5513 (マルチワードDMAモード2をサポートするPCIチップセット)

2次キャッシュ
SRAMパイプ
ラインバースト

CPU Pentium相当
Intel/AMD
/Cyrix

ホスト・バス

SiS5591

AGP
グラフィック・
ボード

ホストPCIブリッジ
(ノース・ブリッジ)

メイン・メモリ
DRAM

IDE (ATA)
インターフェース

PCIバス

SiS5595

PCI-ISAブリッジ
(サウス・ブリッジ)

ISAバス

完全に独立な2チャネルIDEインターフェース
PCI バス・マスタ転送
PIOモード0～4, マルチワードDMAモード0～2, Ultra DMA/33対応

SiS5591ブロック図

ホスト・
インター
フェース

キャッシュ・
コント
ローラ

DRAM
コント
ローラ

ローカル・
データ・
バッファ

AGP
インター
フェース

CPI
インターフェース

IDE
インター
フェース
(チャネル0)

IDA [15:0] IDE
データ・バス
ICHRDYA IORDY
IDSA [2:0] A IDE
アドレス
IDECS [1:0] A#
チップ・セレクト
DIORA# IOR-
IDIOWA IOW-
IDACKA# DMACK-
IIRQA INTRQ
IDREQA DMARQ

IDE
インター
フェース
(チャネル1)

IDB [15:0] IDE
データ・バス
ICHRDYB IORDY
IDSA [2:0] B IDE
アドレス
IDECS [1:0] B#
チップ・セレクト
DIORB# IOR-
DIOWB IOW-
IDACKB# DMACK-
IIRQB INTRQ
IDREQB DMARQ

(b) SiS5591/5595 (Ultra DMA/33をサポートするPCIチップセット)

第2章　ハードディスクにCD-ROMを接続するために作られた規格

ATAPI

宮崎　仁

Small Form Factor Committee Specification of
Revision 2.6 Proposed
January 22, 1996
Status: Review Copy

ATA Packet Interface for CD-ROMs　SFF-8020i

〈名称〉

AT Attachment Packet Interface

〈発行日〉

1993年（Enhanced IDE）

1994年（SFF-8020i Rev. 1.2）

1996年（SFF-8020i Rev. 2.6）

1998年（ANSI NCITS 317-1998, AT Attachment with Packet Interface Extension, ATA/ATAPI-4）

〈発行者〉

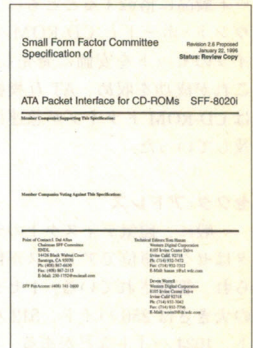
Western Digital Corporation（Enhanced IDE）

Small Form Factor Comittiee （SFF-8020i）

American National Standards Institute（ATA/ATAPI）

〈仕様書〉

ATA Packet Interface for CD-ROMs SFF-8020i

AT Attachment with Packet Interface Extension ATA/ATAPI-4

この規格でパソコンにCD-ROMが標準で装備されるようになった

ATAPIはAT互換機のIDE（ATA）ハードディスク・インターフェースに，CD-ROMドライブを接続するために作られた規格です．Western Digital社がEnhanced IDE（1993年）によってIDE仕様を拡張したときに，その拡張機能の一つとして作ったものです．

1990年代の初めのAT互換機は，IDE内蔵ハードディスクが普及して，大容量のプログラムやデータを保存できるようになってきました．また，CPUとして80386が使われるようになり，処理速度が高速になるとともに，大きなメモリ空間を管理できるようになりました．DOSで直接利用できるメモリ空間は640Kバイトに制限されていましたが，EMSやXMSなどの仕組みを用いて，640Kバイトを超えるプログラムやデータを扱う仕組みも工夫されました．

このようなハードウェア，ソフトウェアの進化によって，従来のテキスト・データだけでなく，音声や画像などのデータをディジタル化して統一的に処理するマルチメディアのアプリケーションが急速に増えてきました．そして，プログラムやデータを交換，流通させるための安価で大容量の外部記憶媒体として，CD-ROMが普及を始めました．初期のCD-ROMドライブは，マルチメディア（とくにゲーム）用の特別な拡張装置として位置づけられたこともあって，**サウンド・ボード上の専用インターフェース**に接続するタイプのものが普及しました．AT互換機は画像を扱うためのグラフィック機能は一応標準で装備していましたが，

EMS

Expanded Memory Specificationの略．バンク切り替え方式を用いて，DOSがサポートする640Kバイトのメモリ空間（アドレス00000h～9FFFFh）を拡張するための規格．1985年にLotus社とIntel社によって最初の仕様が発表され，その後Microsoft社が加わった．3社の頭文字を取ってLIM仕様とも呼ばれる．

XMS

eXtended Memory Specificationの略．DOSでは直接利用できなかった640Kバイト以上（アドレスA0000h～）のメモリ領域を，DOSから利用できるようにするための規格．1988年にIntel社，Lotus社，Microsoft社およびAST Reseach社によって提唱された．

サウンド・ボード上の専用インターフェース

AT互換機のサウンド機能としては，Creative Labs社のサウンドブラスターが広く普及してデファクト・スタンダードとなった．同社では独自のCD-ROMインターフェースを開発してサウンドボード製品に搭載するとともに，サウンド・ボードとCD-ROMドライブのセットを安価に発売した．これが成功を収め，AT互換機にはCD-ROMドライブが急速に普及していった．

セクタ・アドレス

一般に，磁気ディスク上のデータはセクタ単位でアドレスが付けられ，管理されている．1セクタの大きさは256バイト，512バイト，1024バイトなどがある．

ANSI

American National Standards Instituteの略．アメリカを代表する標準化団体であり，日本ではJISC（日本工業標準調査会）に相当する．

ANSIの規格はアメリカの国内規格であり，国外には直接の制約は及ばない．だが，実質的には国際規格として利用されているものも少なくない．

音声を扱うためのサウンド機能はまったく装備していなかったため，マルチメディアを実現するためにはサウンド・ボードの追加が必須だったからです．

次いで，SCSIで接続するタイプの汎用CD-ROMドライブも普及し始めましたが，CD-ROMを内蔵ハードディスクのようにパソコンの標準装備として普及させるためにはコストの安いIDE（ATA）インターフェースで接続することが必要でした．しかし，IDE（ATA）インターフェースのプロトコルは完全にハードディスク専用に作られており，もともとSCSIのように汎用性を意識したものではありません．たとえば，ドライブに対するデータ入出力は，ホストCPUがドライブ上の**セクタ・アドレス**を指定して直接データを読み書きするように作られています．そのため，CD-ROMのように異なるデータ・フォーマットをもつ記憶媒体を直接アクセスすることができません．

そこで，従来のIDEを拡張してCD-ROMを直接アクセスする方法が考えられました．ちょうどその頃，IDEで接続できるハードディスクの最大容量を拡大するために，IDEの仕様を拡張する必要に迫られていました．また，IDEに接続できるドライブの台数は2台までに制限されていたので，新たにCD-ROMを接続するためにはドライブの台数を増やすことも必要でした．IDEを開発したWestern Digital社では，それらの拡張を一まとめにして，1993年にEnhanced IDEとして発表しました．その中で，CD-ROMを接続するための拡張プロトコルの部分は，ATAPI（ATA Packet Interface）と名付けられました．

Enhanced IDEはその後**ANSI**で標準化されて，ATA-2（1996年）およびATA-3（1997年）となりました．しかし，このときはATAPIの部分はANSI規格には採用されませんでした．この間は，1993年にWestern Digital社が発表した仕様と，それを基にハードディスク業界の標準化団体であるSFF（Small Form Factor）委員会で規格化されたSFF8020i「ATA Packet Interface for CD-ROMs」が使われていました．なお，SFF-8020iは内容的には一つの規格ですが，SFF-8021～SFF-8028の8個の規格に分割して編集されています．通常は，このSFF-8021～SFF-8028を一まとめにして，SFF-8020iと呼んでいます．1998年にANSIで標準化された最新のATA規格にはATAPI（SFF-8021i相当）も統合され，規格名もATA/ATAPI-4となりました．

ハードウェアの変更が必要なく，ドライバで対応するようにしている

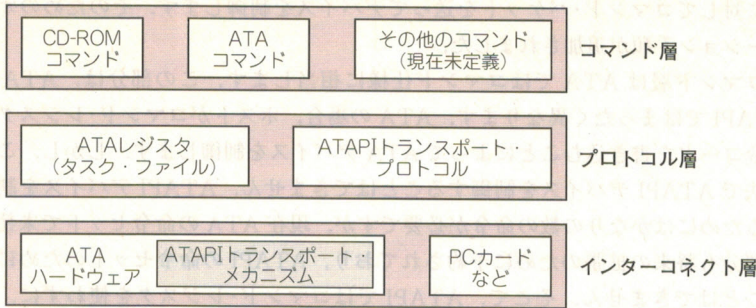
ATAPI用のドライバ

ATAPIデバイスの認識や初期化，コマンドのやり取りなどを行うためのドライバを組み込んでおけば，アプリケーションからはほかのドライブと同様にアクセスすることができる．

ATAPI（SFF-8020i）はATAインターフェースを利用してCD-ROMドライブを接続するための規格として作られています．ATAPIは従来のATAと互換性をもち，共存が可能です．そのため，ATAPIではATAのハード面には原則として変更を加えていません．従来のATAのホストをATAPI対応に変更するには，ハードウェアの改造は必要なく，**ATAPI用のドライバ**を組み込むだけです．

また，ATAPI対応のホストに従来のATAデバイス（ハードディスク）を接続する場合，デバイスにはなんの変更も必要ありません．同じインターフェースにATAデバイスとATAPIデバイス（CD-ROM）を接続しても，互いに干渉することはありません．しかも，ホストはATAデバイスとATAPIデバイスを完全に区別して扱うことができます．

ATAPIの仕様は，すでに存在していたSCSIのCD-ROMインターフェース仕様から影響を受けており，さらに，当時ANSIで規格案の作成が行われていたSCSI-3からも大きな影響を受けています．その結果として，インターフェースの階層化の導入や，SCSIとのコマンドの共通化が図られています．

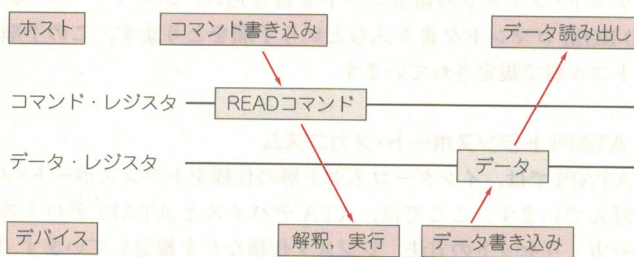
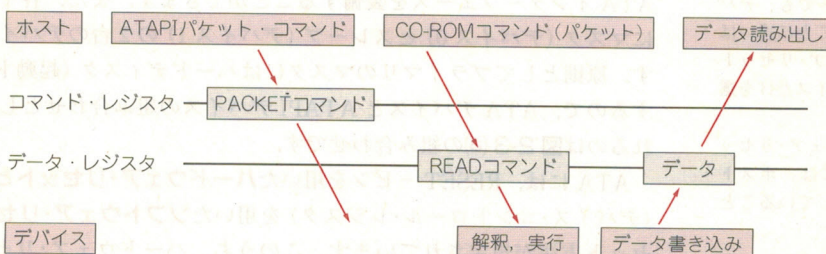
〈図2-1〉インターフェースの階層化

①インターフェースの階層化

ATAPIでは，ATAインターフェースをインターコネクト層，プロトコル層，コマンド層の三つの階層に分け，それぞれの階層に合わせてATAPIの規格を作っています(**図2-1**)．この階層化の概念は従来のATAにはなかったもので，SCSI-3が提唱した概念を取り入れたものです．

インターコネクト(相互接続)層はハードウェア・レベルの接続を定めた階層です．ATAでは物理的仕様，電気的仕様，信号線仕様からレジスタ仕様までを含んでいます．この階層では，ATAPIはATAと基本的に同一です．ただし，ATAデバイスとATAPIデバイスを干渉なく共存させながら，ホストからはATAデバイスとATAPIデバイスを完全に区別して扱えるように，いくつかの規則が定められています．また，レジスタの名称や内容も再定義されています．ATAPIでは，これを**ATAPIトランスポート・メカニズム**(TM)と呼んでいます．

プロトコル層はATAではオペレーション手順に相当します．ATAPIではこの部分の規格をATAPIプロトコルと呼んでいます．従来のATAとの互換性を確保するため，ATAPIプロトコルでもオペレーション手順はATAと基本的に

ATAPIトランスポート・メカニズム
ATAPIのプロトコル層やコマンド層はソフトウェア的な規約だが，インターコネクト層はよりハードウェアに近い部分の規約．そこで，メカニズムという言葉を出してきたと思われる．

〈図2-2〉データ・レジスタを通して命令を伝える

(a) ATAコマンドの伝達と実行(READコマンド)

(b) ATAPIコマンドの伝達と実行(CD-ROM READコマンド)

データ・レジスタ

ATAでは，ホストがデータ・レジスタに書き込んだデータはドライブに記録されます．また，ドライブに記録されていたデータをデータ・レジスタから読み出すことができます．

ATAPIでも，データ・レジスタはデータの書き込み/読み出しのために使います．そのほかに，コマンドの受け渡しにもデータ・レジスタを利用するわけです．

DVD-ROM

大容量ディジタル記録媒体である DVD（Digital Versatile Disc）の中で，読み出し専用（Read Only）のものを指す．片面1層記録方式で4.7 Gバイト，片面2層記録方式で8.5 Gバイト，両面記録方式で9.4 Gバイトの容量をもつ．

パソコン用のDVD-ROMドライブもすでに製品が出回り，CD-ROMドライブのかわりにDVD-ROMドライブを標準搭載したパソコンも発売されている．DVD-ROMドライブはCD-ROMドライブに対して上位互換性をもち，従来のCD-ROMや音楽CDを読み出すことができる．

ハードウェア・リセット

外部から電気信号を与えてデバイスを初期化すること．装置の電源投入時や，リセット・ボタンを押したときにはハードウェア・リセットがかかる．

ホストCPUが暴走したような場合はソフトウェア・リセットが効かないので，ハードウェア・リセットを使わなければならない．

ソフトウェア・リセット

レジスタにコマンドを書き込んでデバイスを初期化すること．

ハードウェア・リセットでもソフトウェア・リセットでも，デバイスが初期化されることに違いはないが，ソフトウェア・リセットの場合は特定のデバイスだけを選択して初期化できる．

ただし，ソフトウェア・リセットを実行するためには，ホストCPUが正常に動作していることが必要である．

同一です．ただし，次に述べるように，ATAPIではホストからATAPIデバイスに対してコマンド・パケットを送ってデバイスを制御します．そのためのオペレーション手順が追加されました．

コマンド層はATAではコマンド仕様に相当します．この部分は，ATAとATAPIではまったく異なります．ATAの場合，ホストがコマンド・レジスタに命令コードを書き込むことによってATAデバイスを制御します．しかし，この方法でATAPIデバイスを制御することはできません．ATAPIデバイスを制御するためにはかなりの数の命令が必要ですが，現在ATAの命令セットで未使用の部分も将来の拡張のために予約されており，ATAPIの命令セットのために使うことはできません．そこで，ATAPIではコマンド・レジスタを使わずに，**データ・レジスタ**を通してホストからデバイスに命令を伝える方法が考えられました（**図2-2**）．一方，従来のATAコマンドの大部分を占めるハードディスク専用のコマンドは，ATAPIデバイスには無視されます．

ATAPIでは，ホストはコマンドとしてデータ・レジスタに所定のフォーマットのデータ列（コマンド・パケット）を書き込みます．コマンド・パケットには，命令コードや必要なパラメータが含まれています．ATAPIデバイスは，コマンド・パケットを解釈して命令コードやパラメータを取り出して実行します．ATAPI（ATAパケット・インターフェース）という名称は，このやり方（パケット方式）から付けられたものです．

現在のATAPIでは，CD-ROMドライブを制御するのに必要な命令セットのパケットのフォーマットを定めています．ATAPIでは，これをATAPI CD-ROMコマンドと呼んでいます．ただし，パケット方式自体には汎用性があり，テープ・ストリーマや**DVD-ROM**，その他のストレージ・デバイス向けに，将来命令セットを追加することは可能です．

従来のATAの命令セットには，ホストがCD-ROMコマンドをデータ・レジスタに書き込むのに適した命令がありません．そこで，ATAPIではATAの命令セットにATAPIパケット・コマンドという命令を追加しました．ホストがATAPIデバイスに対して命令を伝えるには，まずコマンド・レジスタにATAPIパケット・コマンドの命令コードを書き込み，次いでデータ・レジスタに所定のCD-ROMコマンドを書き込むという手順をとります．この手順はATAPIのプロトコル層で規定されています．

② ATAPIトランスポート・メカニズム

ATAPIでは，インターコネクト層の仕様をトランスポート・メカニズム（TM）と呼んでいます．ここでは，ATAデバイスとATAPIデバイスの接続の組み合わせ方，リセットの方法，レジスタ仕様などを規定しています（**図2-3**）．

Enhanced IDEでは，1台のホストにプライマリとセカンダリの2系統のATAインターフェースを装備することができます．また，各インターフェースにマスタ（デバイス0）とスレーブ（デバイス1）の2台のデバイスを接続できます．原則としてプライマリのマスタにはハードディスク（起動ドライブ）を接続するので，ATAデバイスとATAPIデバイスの組み合わせとして一般に考えられるのは**図2-3**ⓐの組み合わせです．

ATAには，RESET－ピンを用いた**ハードウェア・リセット**と，SRSTビット（デバイス・コントロール・レジスタ）を用いた**ソフトウェア・リセット**の二つのリセット方法が規定されています．このうち，ハードウェア・リセットはATAPIでもまったく同じように働きますが，SRSTビットによるソフトウェア・リセッ

トはATAPIデバイスは無視します．そのかわり，ATAPIデバイスだけをリセットするためのATAPIソフトリセット・コマンドが追加されています．ハードウェア・リセットが発生するのは，パワーオン時や電源瞬断時など，一般にシステム全体をリセットしたい場合です．それに対してソフトウェア・リセットは，特定のデバイスだけをリセットしたい場合にも用いられることが多いので，このような仕組みになっています．

ATAPIデバイスのレジスタは，ATAのレジスタを利用しており，新たなレジスタは追加されていません．ホスト側でアドレス割り付けの変更は必要ありません．ただし，レジスタの機能はATAPIの必要に合わせて変更されています（**表2-1**）．

ATAPIデバイス・コントロール・レジスタはATAのデバイス・コントロール・レジスタに相当します．ただし，SRSTビットをアサートしても，ATAPIデバイスはリセットされません．

データ・レジスタはATAのデータ・レジスタに相当します．ただし，ATAPIではホストからデバイスにコマンド・パケットを送る目的でも使われます．

コマンド・レジスタは，ATAのコマンド・レジスタに相当します．

ATAPIデバイス（CD-ROMドライブ）はCHS（シリンダ/ヘッド/セクタ）パラメータを使用しません．したがって，ATAのセクタ・カウント・レジスタ，セクタ・ナンバ・レジスタ，シリンダ・ロー/ハイ・レジスタおよびデバイス/ヘッド・レジスタの下位4ビットは，ATAPIデバイスには必要ありません．

ATAのセクタ・ナンバ・レジスタは，ATAPIでは未使用（予約）となっています．セクタ・カウント・レジスタは，ATAPI割り込み要因レジスタ（読み出しのみ）として使われています．シリンダ・ロー/ハイ・レジスタは，ATAPIバイト・カウント・レジスタとして使われています．

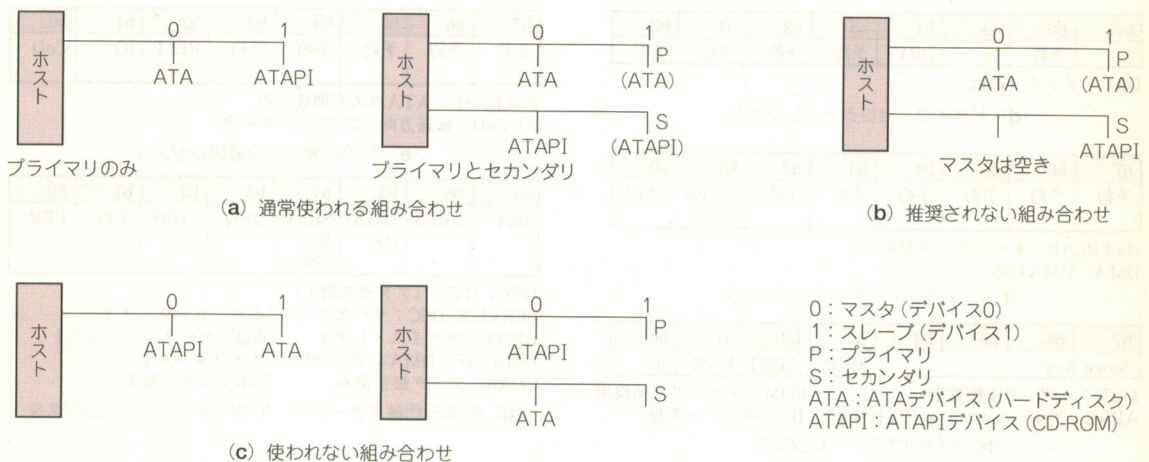
ATAのデバイス/ヘッド・レジスタは，ATAPIでは単にドライブ・セレクト・レジスタとして使われ，ATAでヘッド番号に使われている下位4ビットおよびLBA選択に使われているビット6は，ATAPIでは未使用（予約）となっています．

ATAPIフィーチャ・レジスタ，ATAPI代替ステータス・レジスタ，ATAPIステータス・レジスタ，ATAPIエラー・レジスタは，それぞれATAのフィーチャ・レジスタ，代替ステータス・レジスタ，ステータス・レジスタ，エラー・レジスタに相当します．基本的にはATAと同様の機能をもちますが，一部のビットは

コマンド・パケット

ATAPIでは，ホストからデバイスにコマンドを書き込む場合，定められた書式のデータ列をデータ・レジスタに書き込む．この，定められた書式のデータ列をコマンド・パケットと呼ぶ．

パケットという言葉はもともとは小包という意味で，技術用語としてはデータ通信で使われはじめた．データ通信におけるパケットとは，送りたいデータにヘッダ情報やアドレス情報，エラー制御情報などを付加して定められた書式のデータ列としたもののことを言う．送りたい品物を包装し，荷札を付けて小包を作るのに似ているため，パケットと呼ばれるようになった．

〈図2-3〉ATAデバイスとATAPIデバイスの組み合わせ

ATAPIに合わせて機能が変更，追加されています．

③ ATAPIプロトコル

ATAPIパケット・コマンド
コマンド・パケットのことではなく，これからコマンド・パケットを送るという合図のためのコマンドである．このATAPIパケット・コマンドは，従来のATAコマンドと同様に，コマンド・レジスタを通して送られる．

プロトコル層では，おもに**ATAPIパケット・コマンド**のオペレーション手順を規定しています．ATAPIパケット・コマンドは，従来のATAの命令セットに追加されたATAPIのための新しいコマンドです．

従来のATAコマンドは，ホストが命令コードをコマンド・レジスタに書き込むと，あらかじめDEVビット（デバイス・コントロール・レジスタ）で選択されたデバイスが命令コードを解釈して実行します．実行に必要なパラメータは，あらかじめ所定のレジスタ（セクタ・カウント・レジスタ，セクタ・ナンバ・レジスタ，

〈表2-1〉ATAPIのレジスタ仕様

アドレス（注1～2）					レジスタ		備考
CS3FX	CS1FX	DA2	DA1	DA0	ライト	リード	
コントロール・ブロック・レジスタ							
L	H	H	H	L	ATAPIデバイス・コントロール	ATAPI代替ステータス	
L	H	H	H	H	使用しない	使用しない	
コマンド・ブロック・レジスタ							
H	L	L	L	L	データ	←	16ビット幅
H	L	L	L	H	ATAPIフィーチャ	ATAPIエラー	
H	L	L	H	L	未使用	ATAPI割り込み要因	
H	L	L	H	H	未使用（予約）	未使用（予約）	
H	L	H	L	L	ATAPIバイト・カウント（b7-0）	←	
H	L	H	L	H	ATAPIバイト・カウント（b15-8）	←	
H	L	H	H	L	ドライブ・セレクト	←	
H	L	H	H	H	ATAコマンド	ATAPIステータス	

注1：最近のATAの仕様では，CS3FXはCS1-，CS1FXはCS0-と呼ばれる
注2：CS1FX，CS3FXは負論理のため，L＝アサート，H＝ネゲート

（a）レジスター覧

b7	b6	b5	b4	b3	b2	b1	b0
予約	予約	予約	予約	1	SRST	nIEN	0

SRST：ソフトウェア・リセット
nIEN：割り込み許可（負論理）

（b）ATAPIデバイス・コントロール・レジスタ

ATAPIバイト・カウント（b15-8）								ATAPIバイト・カウント（b7-0）							
b7	b6	b5	b4	b3	b2	b1	b0	b7	b6	b5	b4	b3	b2	b1	b0
転送バイト数															

（c）ATAPIバイト・カウント・レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
1	予約	1	DRV	予約	予約	予約	予約

DRV：ドライブ選択

（d）ドライブ・セレクト・レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
予約	予約	予約	予約	予約	RELEASE	IO	CoD

RELEASE：ATAバスを開放した
IO/CoD：転送方向，コマンド/データ

（e）ATAPI割り込み要因レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
予約	予約	予約	予約	予約	予約	OVERLAP	DMA

OVERLAP：オーバラップ対応
DMA：DMA対応

（f）ATAPIフィーチャ・レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
BSY	DRDY	DMA/DF	SERVICE/DSC	DRQ	CORR	予約	ERR

BSY：ビジー（アクセス禁止）
SERVICE/DSC：サービス/デバイス・シーク・エラー
DRDY：デバイス・レディ　DRQ：データ・リクエスト
DMA/DF：DMAレディ/デバイス・フォールト
CORR：データ修正済み　ERR：エラー発生

（g）ATAPI代替ステータス，ATAPIステータス・レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
Sence Key				MCR	ABRT	EOM	ILI

MCR：メディア交換要求　EOM：メディア末尾検出
ABRT：アボート（コマンド実行中止）　ILI：不正データ長

（h）ATAPIエラー・レジスタ

シリンダ・ロー/ハイ・レジスタおよびデバイス/ヘッド・レジスタの下位4ビット）に書き込んでおきます．

コマンドの実行中は，選択されたデバイスがATAの信号線やレジスタを使用し，ホストとの間でデータやステータスをやり取りします．やり取りの手順はコマンドごとに決められています．決められた手順に従って実行を終了するまでそのデバイスがATAバスを占有し，他のデバイスは動作することができません．

たとえば**基本的なデータ転送**（Read Sector (s) コマンド，Write Sector (s) コマンド）の場合，デバイス側で1セクタ（512バイト）分の転送の準備ができたら，DRQビット（ステータス，代替ステータス・レジスタ）およびINTRQ信号線を使ってホストに転送を要求し，それを受けてホストがデータ・レジスタに対してデータの読み出し/書き込みを行います．転送すべきデータがなくなるまでその動作を繰り返して，コマンドの実行を終了します．

ATAPIパケット・コマンドは，従来のATAコマンドとまったく同じ手順でホストからコマンド・レジスタに書き込まれ，ATAPIデバイスによって実行されます（**図2-4**）．従来のATAコマンドと違うのは，デバイスの最初の転送要求（DRQ，INTRQ）に対して，ホストがデータ・レジスタにコマンド・パケットを書き込むことです．ATAPIデバイスは，このコマンド・パケットを解釈して実行します．実行に入れば，通常のATAコマンドと同様に，デバイスはDRQおよびINTRQでデータ転送を要求し，それを受けてホストがデータ・レジスタに対してデータの読み出し/書き込みを行います．そして，通常のATAコマンドと同様の手順で実行を終了します．

コマンド・パケットはデータ・レジスタを通して送られるので，他のデバイスから見れば単にデータが転送されているように見えます．この方法によって，従来のATAデバイスにはまったく影響を与えずに，ATAPI専用の新しい命令セットを実行することができます．**パケット方式のATAPI命令セット**では，実行に必要なパラメータはパケットの中に含まれています．そのため，ATAのパラメータ設定用レジスタは使用しなくてすみます．ただし，一部のATAPIコマンドでは，転送するデータのバイト数を設定するためにATAPIバイト・カウント・レジスタを使用します．

さらに，ATAPIで追加された新しいオプション機能として，コマンドの**オーバラップ**があります（**図2-5**）．

ATAでは，ホストがデバイスにコマンドを送ってからそのコマンドの実行を終了するまで，一連の動作として続けて行われます．その間，ATAデバイスはATAバスを占有するため，同じATAポートに接続されたデバイスは動作することができません．しかし，CD-ROMはハードディスクよりも物理的なアクセスに時間がかかるので，一方のデバイスが長時間ATAバスを占有しているとむだな待ち時間が長くなり，処理の効率が低下します．そこで，低速なATAPIデバイスの実行中に，いったんATAバスを解放して，他のデバイスを並列動作させることができる仕組みとしてオーバラップが採用されました．

オーバラップをサポートするATAPIデバイスは，コマンド・パケットを受け取るといったんATAバスを解放し，デバイス内部だけでコマンドの実行を続けます．他方のデバイスからは完全に実行を終了したように見えるので，ホストは他方のデバイスに対してコマンドを実行させることができます．このとき，他方のデバイスは通常のATAコマンドとまったく同じ手順で動作できるので，従来のATAデバイスやオーバラップ非対応のATAPIデバイスでもかまいません．

いったんATAバスを解放したオーバラップ対応のATAPIデバイスは，データ

基本的なデータ転送

セクタ単位でデータを読み出す（Read Sector (s) コマンド）または書き込む（Write Sector (s) コマンド）だけのコマンドである．

パケット方式のATAPI命令セット

このようなコマンド・パケットの形をしたATAPIコマンドは，表2-2（p. 49）に示すような系統的な命令セットとしてまとめられている．現在のATAPIで規定されている命令セットは，CD-ROMを対象としたもので，CD-ROMコマンドと呼ばれる．

オーバラップ

1台のATAPIデバイスが動作している期間に重ねて，ほかのデバイスを動作させること．

ATAではこのオーバラップができないため，高速のドライブと低速のドライブを1本のケーブルに接続すると，待ち時間の分だけ高速のドライブの動作も遅くなってしまう．

ATAPIのオーバラップ機能は，この問題を解決するために採用された．

〈図 2-4〉ATAPI パケット・コマンドとコマンド・パケット

(a) ATAPIパケット・コマンド書き込みまで

基本的なREADコマンドの例を示す

ホスト　割り込み待ち　コマンド転送　割り込み待ち　データ転送　割り込み待ち　データ転送　割り込み待ち　終了

書き込み
読み出し
レジスタ
BUSY
INTRQ
DRQ
CoD
IO
コマンド　ATAPIパケット・コマンドを実行中
データ　P…P　D…D　D…D
バイト・カウント　転送バイト数　転送バイト数
デバイス1（ATAPI CD-ROM）
バス使用中　解放

⑥：ATAPIパケット・コマンド書き込み
⑦：割り込み発生（または代替ステータス読み出し）
⑧：ステータス読み出し（DRQ＝1，CoD＝1，IO＝0）
⑨：コマンド・パケット書き込み（12バイト）
⑩：割り込み発生
⑪：ステータス読み出し（DRQ＝1，CoD＝1，IO＝0）
⑫：バイト・カウント読み出し
⑬：データ読み出し（指定されたバイト数）
⑭：ステータス読み出し（DRQ＝1，CoD＝1，IO＝0，ERR＝0）

(b) コマンド・パケット転送とデータ転送

〈図2-5〉オーバラップ・コマンド

(a) 実行時間がかかる命令

(b) コマンドのオーバラップ

転送の準備ができたら，ホストに割り込みをかけて再開を要求します．それを受けて，ホストはそのデバイスに実行再開コマンドを送り，データの転送を行います．

④ ATAコマンド

ATAPIデバイスに対するコマンドには，従来のATAコマンドとして与えられるものと，コマンド・パケットを用いた新しいATAPIの命令セットがあります．現在のATAPIはCD-ROMだけを対象としており，命令セットもCD-ROM用として作られています．そのため，ATAPIでは現在の命令セットをとくに**CD-ROMコマンド**と呼んでいます．

ATAPIデバイスは，従来のATAコマンドのいくつかはATAデバイスと同様に実行します．しかし，ATAコマンドの大部分はハードディスク特有のコマンドであり，ATAPIデバイスに対しては無意味ですから，それらのコマンドは無視します．

一方，コマンド・パケットを書き込むためのATAPIパケット・コマンドと，そのほかにいくつかの**ATAPI専用の新しいコマンド**がATAの命令セットに追加されています．これらは，ATA命令セットの予約部分を使って拡張されたもので，ATAデバイスからは未定義のATAコマンドに見えます．したがって，ATAデバイスはこれを無視します．

これによって，ATAデバイスとATAPIデバイスは干渉せずに共存できます．

ATAPIで拡張されたATAコマンドの一覧を**表2-2**に示します．

⑤ CD-ROMコマンド

パケット方式を採用したATAPIの命令セットは，CD-ROMを対象として作られたもので，CD-ROMコマンドと呼ばれています．

ATAPIでは，ホストはデータ・レジスタにCD-ROMコマンドを書き込み，ATAPIデバイス（CD-ROMドライブ）はそれをコマンドとして解釈して動作します．この，データ・レジスタを通してデバイスに命令を送るというやり方は，もともとSCSIではごく普通に行われていました．SCSIの場合，各デバイスは共用のデータ・バスで結ばれているだけで，命令を送るための特別のバスをほかにもっていないためです．

ATAPIのCD-ROMコマンドはSCSIのCD-ROMコマンドをモデルとしており，実際にかなりの類似点があります．しかし，それはATAPIとSCSIの相互接続や混用をめざしたものではありません．ATAPIとSCSIのコマンドは完全に同じではありませんし，仮に完全に同じだったとしても物理的，電気的条件がまったく異なります．さらに，ATAPIには，SCSIのもつ**フェーズやメッセージの概念**がありません．それでも，この類似性によってCD-ROMドライブやコントローラLSI，ドライバ・ソフトを開発する負担は軽くなっていると言えます．

CD-ROMコマンドは12バイトからなります（**表2-3**）．データ・レジスタを使って転送されますが，このときDMA転送は用いることができず，かならずPIO転送を用います．

1バイト目（バイト0）は命令コードです．256種類の命令を定義できますが，現在定義されているのは**表2-4**の25種類だけです．

2バイト目（バイト1）は予約で，将来の命令セットの拡張に備えたものです．

3バイト目（バイト2）以降はパラメータです．一般的なデータ転送コマンドでは，LBA（ロジカル・ブロック・アドレス）によってCD-ROM上のデータ先頭位置を指定し，転送するデータ長を指定してデータ転送を行います．SCSIのCD-

CD-ROMコマンド

コマンドはホストがドライブを制御したり，ドライブに対してデータの読み出し/書き込みを実行するために使われる．したがって，対象となるドライブの種類によって必要なコマンドが異なる．

SCSIの場合は，ハードディスク用のコマンド，CD-ROM用のコマンド，光ディスク（読み書き可能）用のコマンドなど，いろいろな機器に対してそれぞれ専用の命令セットが規定されている．

ATAPIの場合は，まだCD-ROM用の命令セットしか作られていないが，今後はさまざまな機器に対する命令セットが作られていく予定である．

ATAPI専用の新しいコマンド

表2-2に示すように，ATAPI Soft Reset，ATAPI Packet Command，ATAPI Identify Drive，Serviceの四つのコマンドが追加された．これらのコマンドをATAデバイスに書き込んだとしても，ATAデバイスはそれを無視する．

フェーズやメッセージの概念

SCSIでは，二つのデバイスの間でコマンドやデータのやり取りができるようになるまでに，バスフリー（バスが空いている状態），アービトレーション（バス要求の競合を調停する段階），セレクション/リセレクション（やり取りの相手を指名する段階）などのさまざまな段階を通過する必要がある．このような動作の各段階を，SCSIではフェーズと呼んでいる．

セレクション/リセレクションが終われば，二つのデバイスの間でコマンドやデータのやり取りが可能になる．しかし，いきなりコマンドを送って動作を始めるのではなく，コマンドを送る前に予備的な制御情報を交換する．これをメッセージと呼ぶ．

ATAPIでは，このようなフェーズを通過したり，メッセージを交換せずに，バスが空いてさえいればすぐにコマンドを送って動作を始めることができる．

〈表2-2〉ATAPIのATAコマンド一覧

コマンド名	コード	タイプ (注1)	ステータス・レジスタ					エラー・レジスタ					
			DRDY	DWF	DSC	CORR	ERR	BBK	UNC	IDNF	ABRT	TK0NF	AMNF
Execute Device Diagnostics	90h	M	○				○	(注2)	(注2)	(注2)	(注2)	(注2)	(注2)
Initialize Device Parameters	91h	-					○				○		
Read Verify Sector(s)(リトライあり)	40h	-					○				○		
Read Verify Sector(s)(リトライなし)	41h	-					○				○		
Seek	7xh	-					○				○		
Check Power Mode	E5h	M	○	○	○		○				○		
Idle	E3h	O	○	○	○		○				○		
Idle Immediate	E1h	M	○	○	○		○				○		
Media Eject	EDh	-	○		○		○				○		
NOP	00h	O	○				○				○		
Recalibrate	1xh	-					○				○		
Set Features	EFh	M	○	○	○		○				○		
Set Multiple Mode	C6h	-					○				○		
Sleep	E6h	M	○	○	○		○				○		
Standby	E2h	O	○	○	○		○				○		
Standby Immediate	E0h	M	○	○	○		○				○		
Identify Drive	ECh	-					○				○		
Read Sector(s)(リトライあり)	20h	-					○				○		
Read Sector(s)(リトライなし)	21h	-					○				○		
Read Buffer	E4h	-					○				○		
Read Long (リトライあり)	22h	-					○				○		
Read Long (リトライなし)	23h	-					○				○		
Read Multiple	C4h	-					○				○		
Write Sector(s)(リトライあり)	30h	-					○				○		
Write Sector(s)(リトライなし)	31h	-					○				○		
Download Microcode	92h	-	○	○			○				○		
Write Buffer	E8h	-					○				○		
Write Long (リトライあり)	32h	-					○				○		
Write Long (リトライなし)	33h	-					○				○		
Write Multiple	C5h	-					○				○		
Write Same	E9h	-					○				○		
Write Verify	3Ch	-					○				○		
Read DMA (リトライあり)	C8h	-					○				○		
Read DMA (リトライなし)	C9h	-					○				○		
Write DMA (リトライあり)	CAh	-					○				○		
Write DMA (リトライなし)	CBh	-					○				○		
Format Track	50h	-					○				○		
Acknowledge Media Change	DBh	-					○				○		
Boot - Post Boot	DCh	-					○				○		
Boot - Pre Boot	DDh	-					○				○		
Door Lock	DEh	-					○				○		
Door Unlock	DFh	-					○				○		
ATAPI Soft Reset (注3)	08h	M											
ATAPI Packet Command (注3)	A0h	M	○			○	○	(注4)	(注4)	(注4)	(注4)	(注4)	(注4)
ATAPI Identify Drive (注3)	A1h	M	○		○		○				○		
Service (注3)	A2h	M	○				○				○		
無効コマンド・コード			○	○	○		○				○		

注1) M：必須，O：オプション，-：ATAPIデバイスは動作しない(原則としてアボート・エラーだけを返す)
注2) 通常のエラー表示とは異なる診断コードを返す．
注3) ATAPIで追加されたコマンド．
注4) パケット・コマンドに対するステータスは，所定のフォーマットのデータ列(ステータス・パケット)として返す．

〈表 2-3〉 CD-ROM のコマンドのフォーマット

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	命令コード							
1	予約							
2	(MSB)		32ビットLBA					
3								
4								
5								(LSB)
6	予約							
7	(MSB)		データ長など(注1)					
8								(LSB)
9	予約							
10	予約							
11	予約							

注1) 次のようなものがある
転送データ長：ホスト-デバイス間で転送されるデータのバイト数
パラメータ・リスト長：ホストからデバイスに渡されるパラメータのバイト数
アロケーション長：ホストが受け入れることができる最大のバイト数

(a) 一般的なコマンドのフォーマット

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	12h(命令コード)							
1	予約							
2	予約							
3	予約							
4	アロケーション長							
5	予約							
6	予約							
7	予約							
8	予約							
9	予約							
10	予約							
11	予約							

ホストの問い合わせに対して，デバイス情報(INQUIRY DATA)を返す．

(b) INQUIRY

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	A6h(命令コード)							
1	予約							Immed
2	予約							
3	予約							
4	予約						LoUnlo	Start
5	予約							
6	予約							
7	予約							
8	スロット							
9	予約							
10	予約							
11	予約							

オプションのCHANGERコマンド
動作中のスロットのCDをアンロードし，別のスロットのCDに切り替える．

(c) LOAD/UNLOAD CD

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	BDh(命令コード)							
1	予約							
2	予約							
3	予約							
4	予約							
5	予約							
6	予約							
7	予約							
8	(MSB)		アロケーション長					
9								(LSB)
10	予約							
11	予約							

ホストの問い合わせに対して，ドライブの機構的ステータスを返す．

(d) MECHANISM STATUS

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	55h(命令コード)							
1	予約			1	予約			SP
2	予約							
3	予約							
4	予約							
5	予約							
6	予約							
7	(MSB)		パラメータ・リスト長					
8								(LSB)
9	予約							
10	予約							
11	予約							

ホストから渡されるパラメータに従って，デバイスのモードを設定する．

(e) MODE SELECT

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	5Ah(命令コード)							
1	予約							
2	PC		Page Code					
3	予約							
4	予約							
5	予約							
6	予約							
7	(MSB)		アロケーション長					
8								(LSB)
9	予約							
10	予約							
11	予約							

ホストの問い合わせに対して，現在のモードを返す．

(f) MODE SENSE

〈表2-3〉CD-ROMのコマンドのフォーマット（つづき）

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	4Bh（命令コード）							
1	予約							
2	予約							
3	予約							
4	予約							
5	予約							
6	予約							
7	予約							
8	予約							
9	予約							
10	予約							
11	予約							

オプションのPLAYコマンド
再生中のCDを一時停止/再開する．

（g）PAUSE/RESUME

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	45h（命令コード）							
1	予約							
2	(MSB)　開始アドレス(LBA)							
3								
4								
5								(LSB)
6	予約							
7	(MSB)　転送データ長							
8								(LSB)
9	予約							
10	予約							
11	予約							

オプションのPLAYコマンド
LBAで指定したアドレスから再生する．

（h）PLAY AUDIO

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	47h（命令コード）							
1	予約							
2	予約							
3	開始アドレス(M)							
4	開始アドレス(S)							
5	開始アドレス(F)							
6	終了アドレス(M)							
7	終了アドレス(S)							
8	終了アドレス(F)							
9	予約							
10	予約							
11	予約							

オプションのPLAYコマンド
MSFで指定したアドレス範囲を再生する．

（i）PLAY AUDIO MSF

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	BCh（命令コード）							
1	予約			Sector Type			MSF(0)	予約
2	(MSB)　開始アドレス(LBA)							
3								
4								
5								(LSB)
6	(MSB)　転送データ長							
7								
8								
9								(LSB)
10	SPEED	予約			Port2	Port1	Composite	Audio
11	予約							

LBAで指定したアドレスから再生する．

（j）PLAY CD

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	1Eh（命令コード）							
1	予約							
2	予約							
3	予約							
4	予約							
5	予約							
6	予約							
7	予約							
8	予約							
9	予約							
10	予約							
11	予約							

CDの取り出しを禁止/許可する．

（k）PREVENT/ALLOW MEDIUM REMOVAL

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	28h（命令コード）							
1	予約							
2	(MSB)　開始アドレス(LBA)							
3								
4								
5								(LSB)
6	予約							
7	(MSB)　転送データ長							
8								(LSB)
9	予約							
10	予約							
11	予約							

LBAで指定した開始アドレスから順にデータを読み出す．

（l）READ（10）

〈表 2-3〉 CD-ROM のコマンドのフォーマット（つづき）

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	A8h（命令コード）							
1	予約							
2	(MSB)		開始アドレス(LBA)					
3								
4								
5								(LSB)
6	(MSB)		転送データ長					
7								
8								
9								(LSB)
10	予約							
11	予約							

LBAで指定した開始アドレスから順にデータを読み出す．

(m) READ (12)

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	25h（命令コード）							
1	予約							
2	予約							
3	予約							
4	予約							
5	予約							
6	予約							
7	予約							
8	予約							
9	予約							
10	予約							
11	予約							

ホストの問い合わせに対して，CD-ROMの容量を返す．

(n) READ CD-ROM CAPACITY

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	BEh（命令コード）							
1	予約			Sector Type			予約	
2	(MSB)		開始アドレス(LBA)					
3								
4								
5								(LSB)
6	(MSB)		転送データ長					
7								
8								(LSB)
9	Flag							
10	予約					Sub-Channel Selection		
11	予約							

LBAで指定した開始アドレスから順にデータを読み出す．

(o) READ CD

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	B9h（命令コード）							
1	予約			Sector Type			予約	
2	予約							
3	開始アドレス(M)							
4	開始アドレス(S)							
5	開始アドレス(F)							
6	終了アドレス(M)							
7	終了アドレス(S)							
8	終了アドレス(F)							
9	Flag							
10	予約					Sub-Channel Selection		
11	予約							

MSFで指定したアドレス範囲のデータを読み出す．

(p) READ CD MSF

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	44h（命令コード）							
1	予約						MSF	予約
2	(MSB)		開始アドレス(LBA)					
3								
4								
5								(LSB)
6	予約							
7	(MSB)		アロケーション長					
8								(LSB)
9	予約							
10	予約							
11	予約							

LBAで指定した開始アドレスのヘッダを読み出す．

(q) READ HEADER

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	42h（命令コード）							
1	予約						MSF	予約
2	予約	SubQ	予約					
3	Sub-Channel Data Format							
4	予約							
5	予約							
6	Track Number							
7	(MSB)		アロケーション長					
8								(LSB)
9	予約							
10	予約							
11	予約							

ホストの問い合わせに対して，サブチャネルのデータを返す．

(r) READ SUB-CHANNEL

〈表 2-3〉CD-ROM のコマンドのフォーマット（つづき）

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	43h（命令コード）							
1	予約						MSF	予約
2	予約					Format		
3	Sub-Channel Data Format							
4	予約							
5	予約							
6	予約							
7	（MSB）　アロケーション長							
8								（LSB）
9	Format			予約				
10	予約							
11	予約							

ホストの問い合わせに対して，TOC（Table of Contents）のデータを返す．

（s）READ TOC

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	03h（命令コード）							
1	予約							
2	予約							
3	予約							
4	アロケーション長							
5	予約							
6	予約							
7	予約							
8	予約							
9	予約							
10	予約							
11	予約							

ホストの問い合わせに対して，SENSE DATAを返す．

（t）REQUEST SENSE

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	BAh（命令コード）							
1	予約			DIRECT	予約			
2	（MSB）SCAN開始アドレス（LBA，時間，トラックなど）							
3								
4								
5								（LSB）
6	予約							
7	予約							
8	予約							
9	Type		予約					
10	予約							
11	予約							

指定された開始アドレスから，前方または後方をスキャンする．

（u）SCAN

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	2Bh（命令コード）							
1	予約							
2	（MSB）アドレス（LBA）							
3								
4								
5								（LSB）
6	予約							
7	予約							
8	予約							
9	予約							
10	予約							
11	予約							

LBAで指定されたアドレスをシークする．

（v）SEEK

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	BBh（命令コード）							
1	予約							
2	（MSB）読み出し速度（Kバイト/s）							
3								（LSB）
4	（MSB）予約（書き込み速度）							
5								（LSB）
6	予約							
7	予約							
8	予約							
9	予約							
10	予約							
11	予約							

CDの読み出し速度を設定する．

（w）SET CD SPEED

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	4Eh（命令コード）							
1	予約							
2	予約							
3	予約							
4	予約							
5	予約							
6	予約							
7	予約							
8	予約							
9	予約							
10	予約							
11	予約							

CD-ROMの再生を停止する．

（x）STOP PLAY/SCAN CD-ROM

〈表 2-3〉 CD-ROM のコマンドのフォーマット（つづき）

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	1Bh（命令コード）							
1	予約							Immed
2	予約							
3	予約							
4	予約						LoEj	Start
5	予約							
6	予約							
7	予約							
8	予約							
9	予約							
10	予約							
11	予約							

デバイスのメディアへのアクセスを許可/禁止する.

(**y**) START/STOP UNIT

バイト	b7	b6	b5	b4	b3	b2	b1	b0
0	00h（命令コード）							
1	予約							
2	予約							
3	予約							
4	予約							
5	予約							
6	予約							
7	予約							
8	予約							
9	予約							
10	予約							
11	予約							

デバイスが動作可であるかどうか確認する.

(**z**) TEST UNIT READY

〈表 2-4〉 ATAPI の CD-ROM のコマンド一覧

コマンド名	コード	タイプ（注1〜3）
INQUIRY	12h	M
LOAD/UNLOAD CD	A6h	OC
MECHANISM STATUS	BDh	M
MODE SELECT (10)	55h	M
MODE SENSE (10)	5Ah	M
RAUSE/RESUME	4Bh	OP
RLAY AUDIO (10)	45h	OP
PLAY AUDIO MSF	47h	OP
PLAY CD	BCh	O
PREVENT/ALLOW MEDIUM REMOVAL	1Eh	M
READ (10)	28h	M
READ (12)	A8h	M
READ CD-ROM CAPACITY	25h	M
READ CD	BEh	M
READ CD MSF	B9h	M
READ HEADER	44h	M
READ SUB-CHANNEL	42h	M
READ TOC	43h	M
REQUEST SENSE	03h	M
SCAN	BAh	O
SEEK	2Bh	M
SET CD SPEED	BBh	O
STOP PLAY/SCAN	4Eh	M
START STOP UNIT	1Bh	M
TEST UNIT READY	00h	M
予約	BFh	

注1） M：必須，O：オプション，OC：オプションのCHANGERコマンド，OP：オプションのPLAYコマンド

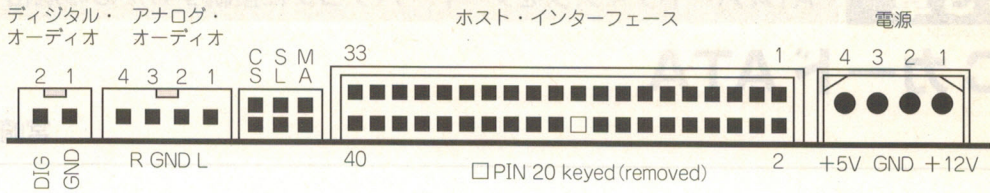
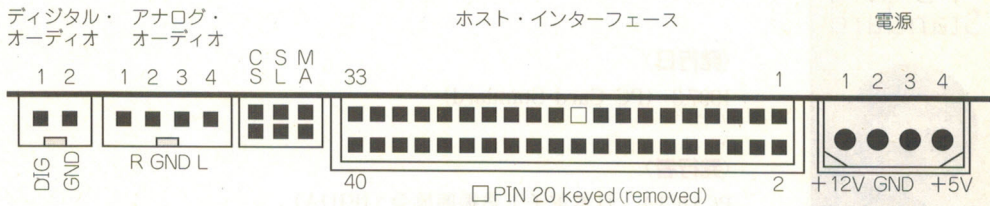
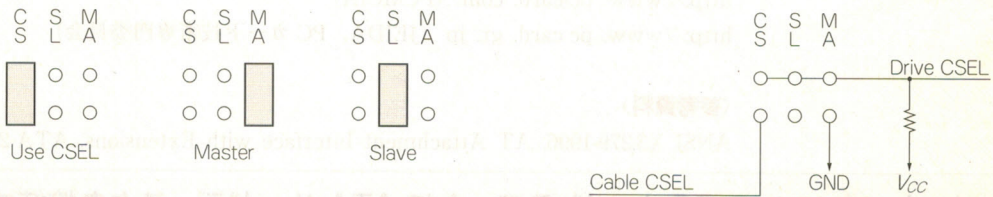
注2） CHANGER機能対応のATAPIデバイスは，すべてのCHANGERコマンドをサポートする.

注3） PLAY機能対応のATAPIデバイスは，すべてのPLAYコマンドをサポートする.

ROM コマンドと同じく，4 バイト（32 ビット）の LBA を採用しているので，扱える最大容量は $2^{32} \times 512 \fallingdotseq 4.3$ T バイトとなります.

⑥コネクタの配置

ATAPI では，CD-ROM ドライブのコネクタの配置を**図 2-6** のように規定しています．ホスト・インターフェース（ATA の 40 ピン・コネクタ）と，電源コネクタ（ATA の 4 ピン・コネクタ）だけが必須で，ディジタル・オーディオ，アナ

〈図2-6〉CD-ROMのコネクタ・インターフェース

(a) 基板の上面にコネクタがある場合

(b) 基板の下面にコネクタがある場合

(c) マスタとスレーブの切り替え

ログ・オーディオ，マスタ/スレーブ選択ジャンパはオプションです．

コネクタが基板の上面に取りつけられている場合（図2-6(a)）と，下面に取りつけられている場合（図2-6(b)）で，一部のコネクタは向きが変わります．しかし，どのコネクタも**逆挿し防止のキー**が付いているので，ユーザによる誤挿入の危険はあまり問題ないと考えられます．

ディジタル・オーディオ・インターフェースのフォーマットは，**IEC-958規格**に従います．IEC-958はEIAJ規格をもとに作られたもので，EIAJのCP-1201とほぼ同じものです（トランジスタ技術SPECIAL No. 63参照）．ただし，電気的仕様やコネクタはIEC（EIAJ）規格とは異なります．信号レベルは5V-CMOSです．コネクタはヘッダ・タイプの簡易な2ピン・コネクタで，Molex社の70553Gまたは同等品が指定されています．

アナログ・オーディオ・インターフェースの信号レベルは1.0Vrmsを超えないことが必要です．コネクタはヘッダ・タイプの簡易な4ピン・コネクタで，Molex社の70553Gまたは同等品が指定されています．

マスタ（デバイス0）とスレーブ（デバイス1）の切り替えは，ジャンパまたはCSEL（ケーブル・セレクト）信号を用いて行うことができます（図2-6(c)）．コネクタはヘッダ・タイプの簡易な6ピン・コネクタで，Molex社の70203または同等品が指定されています．

逆挿し防止のキー

たとえば，40ピン・コネクタは20番のピンを切断し，その部分のホールを埋めて逆挿しできないようになっている．電源コネクタは2ヶ所の隅を斜めに欠いて上下非対称の形状になっている．

IEC-958規格

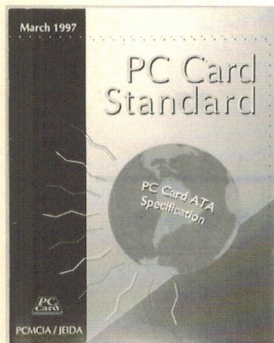
IECはInternational Electrotechnical Commission（国際電気標準会議）の略で，電気関連の国際規格を制定する国際標準化団体である．1908年に設立された歴史の長い組織であり，現在はISO（国際標準化機構）の電気，電子部門の役割りを担っている．

IECではさまざまな規格を扱っているが，その中には発送電の規格，放送局の規格，電気器具の安全性，環境問題などがある．

IEC-958は放送局と民生用の両方を対象としたディジタル・オーディオ・インターフェースの規格である．

第3章 ATAハードディスクをノート・パソコンに接続するための規格

PCカードATA

宮崎 仁

〈名称〉
PC Card ATA

〈発行日〉
1997.3 (PC Card Standard)

〈発行者〉
PCMCIA, 日本電子工業振興協会 (JEIDA)

〈情報入手先〉
http://www. pc-card. com (PCMCIA)
http://www. pc-card. gr. jp (JEIDA, PCカード技術専門委員会)

〈参考資料〉
ANSI X3.279-1996, AT Attachment Interface with Extensions, ATA-2

ノート・パソコンのPCカード・スロットにATAハードディスクを接続する

PCカード・スロット
PCカード規格(PC Card Standard)に準拠したカード・スロット. PCカード規格は, JEIDA(日本電子工業振興協会)とPCMCIA(Personal Computer Memory Card International Association)が定めたもの.

不揮発性のフラッシュ・メモリ
メモリは電源をOFFにすると内容が消えてしまう揮発性のメモリと, 電源をOFFにしても内容を保持する不揮発性メモリに分類できる. 代表的な不揮発性メモリがROM(Read Only Memory)である. ROMのうち電気的に消去/再書き込み可能なものをEEPROM(Electricaly Erasable and Progra mmable ROM)と呼ぶが, その中で, ブロック単位で一括消去するタイプのものをとくにフラッシュ・メモリと呼ぶ.
フラッシュ・メモリはDRAM以上に記憶素子を高密度化することが可能である.

PCカードATAは, **PCカード・スロット**を使ってATA(IDE)と同等のインターフェースを実現するために作られた規格です. ATAポートをもたないノートパソコンなどでも, ATAハードディスクと論理的に互換性のある大容量記憶メディア(ATAカード)を利用できます. 一般的に用いられているATAカードには, PCカード(Type III)サイズの内蔵ハードディスクや, **不揮発性のフラッシュ・メモリ**を使ったフラッシュATAカードがあります.

PCカードの規格は, もともと外部記憶用のメモリ・カードから発展してきました(トランジスタ技術SPECIAL No. 63参照). ところが, パソコンのBIOSやOSは外部記憶媒体としてはフロッピディスクやハードディスクのような磁気ディスクをおもに想定しており, 外部記憶媒体としてメモリ・カードを直接扱うことができませんでした. そこで, メモリ・カードを使うときは, 専用のドライバ(RAMディスク・ドライバなど)を組み込んで, メモリ・カードをディスクに見せかけてアクセスする方法を使っていました.

やがて, PCカードの規格にI/Oカードが追加され, モデムやSCSI, LANインターフェースなどのさまざまな周辺機能をもったPCカードが作られるようになりました. SCSIカードを用いれば, ノート・パソコンに外付けハードディスクを接続できます. さらに一歩進めれば, SCSIカードに大容量のフラッシュ・メモリを搭載して, SCSIハードディスク互換カードを作ることも考えられます. しかし, この方法では1枚のPCカードに, PCカードとSCSIの2種類のインターフェースを持たせることになり, むだなコストがかかります.

そこで, PCカードの信号線定義の一部を変更することによって, ATA(IDE)

のインターフェースに見せかける方法が工夫されました．もともとATA（IDE）の信号はISAのサブセットに近く，またPCカード（とくにI/Oカード）の信号もISAによく似ているので，これは容易でした．これをPCカードの規格に取り入れたのが，PCカードATAです．PCカードATAを用いれば，ATAハードディスク互換カードを低コストで実現することができます．

PCカードATAは，1992年の**PCMCIA** Rel. 2.01から規格に取り入れられました．日本ではやや遅れて，1993年のJEIDA Ver. 4.1に採用されました．この頃のPCカードの規格は日本（JEIDA）とアメリカ（PCMCIA）に分かれていて，日本ではまだAT互換機が本格的に普及していなかったこともあり，アメリカが先行して採用しました．1995年からは，日米共通の規格としてPC Card Standardが発行されるようになりました．

PCMCIA
Personal Computer Memory Card International Associationの略．メモリ・カードの標準化を目的として1989年に設立されたアメリカの標準化団体．
メモリ・カードの標準化はもともと日本で始まり，JEIDA（日本電子工業振興協会）によって最初の規格が作られた．PCMCIAが設立されてからは，JEIDAとPCMCIAが協力して規格が作られるようになった．

PCカードATAとトゥルーIDE

一方，PCカードATAとは別に，PCカードの68ピン・コネクタを利用して接続するATAハードディスク・ドライブやハードディスク互換カードも作られています．これは，**ATA規格の付属書**（Annex）で規定されている方法で，一部のメーカでは**トゥルーIDE**と呼んでいます．

PCカードATAとトゥルーIDEのおもな違いは二つあります．PCカードATAは，ホスト側から見てPCカードの規格に従って動作します．すなわち，初期状態ではメモリ・カードとして動作し，規格に従ってコンフィギュレーションを実行することにより，PCカードATAとして動作するようになります．それに対して，トゥルーIDEはコネクタにPCカードの68ピン・コネクタを利用しているだけで，動作はATA（IDE）そのものです．PCカードとしてコンフィギュレーションを行う必要はありません．

また，PCカードATAは，内部レジスタに**ホスト・アドレス**を割り当てるためのアドレス・デコーダを含んでおり，ホストからはアドレス空間の一部に見えます．それに対して，トゥルーIDEはアドレス・デコーダをもたず，外付けのデコーダを用いて内部レジスタにアドレスを割り当てる必要があります．

ホスト側でPCカード規格のカード・スロットをサポートしていれば，ATAカード（PCカードATA仕様に従ったカード）をそのまま挿入して利用できます．もちろん，ほかのPCカードと差し替えて使うこともできます．ノート・パソコンなど汎用の携帯型コンピュータでは，ほかのPCカードと共存できるPCカードATAが広く使われています．

いっぽう，トゥルーIDEカードは見かけはPCカードですが，実体はATA（IDE）そのものです．従来のATA（IDE）ポートのコネクタを68ピンにすれば，トゥルーIDE用のポートを実現できます．ホスト側で一般的なPCカード規格をサポートする必要がない場合は，トゥルーIDE用のポートを作るほうが簡単です．トゥルーIDEは産業用機器などで利用されています．

ATA規格の付属書
ATAの規格書（ANSI X3.221-1994, X3.279-1996, X3.298-1997）の本文の後には，Annexと呼ばれる付属書が付加されている．
Annexの部分にはinformativeと表示されており，規格ではなくて単なる情報であることを示している．

トゥルーIDE
真のIDEということ．
PCカードATAのインターフェースはPCカードとしての仕様を満たすように作られており，ATA（IDE）そのものとは異なる．
トゥルーIDEはコネクタとしてPCカードの68ピン・コネクタを利用するが，それ以外は電気的にも論理的にもATA（IDE）そのものである．

ホスト・アドレス
ホストCPUから見たATA（IDE）レジスタのアドレス．これが決まらないと，ホストCPUからATA（IDE）レジスタをリード/ライトできない．

規格内容はATA規格とPCカード規格の折衷

PCカードATAは，ATAの規格とPCカードの規格をそれぞれ拡張して組み合わせることによって実現されています．従来のPCカードとの互換性のため，物理的仕様，電気的仕様と**コンフィギュレーション仕様**はPCカードに従います．また，論理的仕様の大部分はATAに従います．従来の規格と互換の部分は，

ATAとPCカードの規格書を参照する必要があります．PCカードATAのためにとくに拡張された部分が，**PCカード規格**（PC Card Standard）のVol. 8「PCカードATA」としてまとめられています．

また，ATA規格の付属書（Annex）に，68ピン・インターフェースの信号線定義が記載されています．この仕様はATAバスの信号線をPCカードの68ピン・コネクタに割り当てたもので，PCカードATAとは異なるものです．これは，トゥルーIDEと呼ばれます．

以下では，PCカードATAの概要を解説します．トゥルーIDEはコネクタ以外は従来のATA（IDE）と同じですから，第1章（p. 6）を参照してください．

①信号線の定義

PCカードの規格では，すべてのPCカードは初期状態ではメモリ・カードとして動作します．コンフィギュレーションを実行することによって，I/OカードやATAカードとして動作するように信号線の定義が変わります．

ATAの信号線はほぼ**ISAのサブセット**といえるものであり，またI/Oカードの信号線はISAによく似ています．そのため，ATAカードの信号線はI/Oカードの信号線からATAに不要なものを省略しただけで，大きな変更はありません．

表3-1に，PCカードATAの信号線を示します．なお，参考までにトゥルーIDEとの違いを**図3-1**に示します．

②カードのコンフィギュレーション（図3-2）

すべてのPCカードは，コンフィギュレーションのためのアトリビュート・メモリ空間をもちます．ホストはアトリビュート・メモリ空間からカード属性情報（CIS）を読み出すことができます．その情報に従って，やはりアトリビュート・メモリ空間にあるカード・コンフィギュレーション・レジスタ（CCR）を設定すれば，I/OカードやATAカードとして動作できるようになります．

また，カード・コンフィギュレーション・レジスタのSRESETビットを使って，PCカードを初期化することができます（ソフトウェア・リセット）．

③ ATAレジスタ

ホスト側から見て，ATAカードを従来のATA内蔵ハードディスクと同じように扱えるためには，従来のATAとレジスタ配置やI/Oアドレスが同じであることが必要です．ATAカードは，ATAと同じコントロール・ブロック・レジスタ，コマンド・ブロック・レジスタを備えていなければなりません（**表3-2**）．ホストは，これらのレジスタを経由して，ATAカードに内蔵された記憶媒体（フラッシュ・メモリや1.8インチの小型ハードディスク・ドライブ）にアクセスします．

ATAの規格ではレジスタの種類や配置は決められていますが，ホストのI/O空間との関係（具体的なI/Oアドレス）は決められていません．同様に，トゥルーIDEでもホストのI/O空間との関係は決められていません．通常のAT互換機は，内部システム・バス（ISA）に**ATAコントローラ**（実体はバス・バッファとアドレス・デコーダ）が接続され，ATAコントローラを通してドライブ側のATAレジスタを読み書きできます（**図3-3**）．

PCカードATAの場合，内部の周辺機能のレジスタをアクセスするには，PCカード内部のI/O空間をホストのI/O空間に割り付けて，PCカードのアドレス

コンフィギュレーション仕様

PCカード・スロットに挿入したPCカードをシステムが認識し，PCカードを利用可能にするための手順．PCカード規格にその仕様が定められている．

PCカード規格

1994年まではJEIDA/PCMCIA仕様と呼ばれていた．1995年2月に，PC Card Standardの名称と統一ロゴが発表された．

Vol. 1 概要
Vol. 2 電気的仕様
Vol. 3 物理的仕様
Vol. 4 メタ・フォーマット仕様
Vol. 5 カード・サービス仕様
Vol. 6 ソケット・サービス仕様
Vol. 7 メディア記録フォーマット仕様
Vol. 8 PCカードATA仕様
Vol. 9 XIP仕様
Vol. 10 ガイドライン
Vol. 11 PCMCIA拡張仕様
Vol. 12 JEIDA拡張仕様
Vol. 13 ホスト・システム仕様
の13分冊で構成される．

ISAのサブセット

ISAの信号線のうち，アドレス信号線などを省略したものに，ATA固有の信号線を付加したものと見なすことができる．

ATAコントローラ

ATA（IDE）はもともとホスト側のコントローラ・ボードが不要であり，低コストにできることが最大の特長である．コントローラ機能はすべてハードディスク・ドライブ側に搭載される．

ホスト側のインターフェース機能はアドレスをデコードするぐらいで，ほとんどISAバスに直結するのと変わらない．

〈表 3-1〉PC カード ATA の信号線

ピン番号	信号名			方向	ピン番号	機能	参考
	メモリ・カード	I/Oカード	PCカードATA			PCカードATA	トゥルーIDE
1	GND	←	GND	DC	long	グラウンド	Ground
2	D3	←	D3	i/o		データ・バス	DD3
3	D4	←	D4	i/o		データ・バス	DD4
4	D5	←	D5	i/o		データ・バス	DD5
5	D6	←	D6	i/o		データ・バス	DD6
6	D7	←	D7	i/o		データ・バス	DD7
7	CE1＃	←	CE1＃	in		カード・イネーブル	CS0−
8	A10	←	(A10)	in		アドレス・バス(オプション)	
9	OE＃	←	OE＃	in		アウトプット・イネーブル	SELATA−
10	A11	←	(A11)	in		アドレス・バス(オプション)	
11	A9	←	A9	in		アドレス・バス	CS1−(注4)
12	A8	←	A8	in		アドレス・バス	
13	A13	←	(A13)	in		アドレス・バス(オプション)	
14	A14	←	(A14)	in		アドレス・バス(オプション)	
15	WE＃	←	WE＃	in		ライト・イネーブル	
16	READY	IREQ＃	READY：IREQ＃	out		レディ：割り込み要求 (注1)	INTRQ
17	V_{CC}	←	V_{CC}	DCin	long	電源	V_{CC}
18	$V_{PP}1$	←	$V_{PP}1$またはNC	DCin/nc		プログラミング電源またはNC (注2)	
19	A16	←	(A16)	in		アドレス・バス(オプション)	
20	A15	←	(A15)	in		アドレス・バス(オプション)	
21	A12	←	(A12)	in		アドレス・バス(オプション)	
22	A7	←	A7	in		アドレス・バス	
23	A6	←	A6	in		アドレス・バス	
24	A5	←	A5	in		アドレス・バス	
25	A4	←	A4	in		アドレス・バス	
26	A3	←	A3	in		アドレス・バス	
27	A2	←	A2	in		アドレス・バス	DA2
28	A1	←	A1	in		アドレス・バス	DA1
29	A0	←	A0	in		アドレス・バス	DA0
30	D0	←	D0	i/o		データ・バス	DD0
31	D1	←	D1	i/o		データ・バス	DD1
32	D2	←	D2	i/o		データ・バス	DD2
33	WP	IOIS16＃	WP ： IOIS16＃	out		ライト・プロテクト：16ビットI/Oポート (注1)	IOCS16−
34	GND	←	GND	DC	long	グラウンド	Ground
long	GND	←	GND	DC	long	グラウンド	Ground
36	CD1＃	←	CD1＃	out	short	カード検出	CD1−
37	D11	←	D11	i/o		データ・バス	DD11
38	D12	←	D12	i/o		データ・バス	DD12
39	D13	←	D13	i/o		データ・バス	DD13
40	D14	←	D14	i/o		データ・バス	DD14
41	D15	←	D15	i/o		データ・バス	DD15
42	CE2＃	←	CE2＃	in		カード・イネーブル	CS1−(注4)
43	VS1＃	←	VS1＃	out		電圧検出	
44	RFU	IORD＃	IORD＃	in		I/Oリード	DIOR−
45	RFU	IOWR＃	IOWR＃	in		I/Oリード	DIOW−
46	A17	←	(A17)	in		アドレス・バス(オプション)	
47	A18	←	(A18)	in		アドレス・バス(オプション)	
48	A19	←	(A19)	in		アドレス・バス(オプション)	
49	A20	←	(A20)	in		アドレス・バス(オプション)	
50	A21	←	(A21)	in		アドレス・バス(オプション)	

信号線を使って I/O アドレスを指定します(**図 3-4**). そのため, 通常の AT 互換機と同じ I/O アドレスで ATA レジスタを読み書きできるように, PC カード内部の I/O アドレスが割り付けられています(**表 3-3**).

PC カードのコンフィギュレーションを実行すると, カード内部のアドレス・デコーダが設定され, レジスタが所定の I/O アドレスに割り付けられます. **プライマリ・チャネル**と**セカンダリ・チャネル**で I/O アドレスが異なるため, コンフィギュレーション時にどちらかを選択できます.

また, AT 互換機でないノート・パソコンでも容易に ATA カードを利用できるように, 汎用のアドレス割り付けを選択することもできます. この場合, メモリ空間または I/O 空間の連続した 16 バイトにレジスタを割り付けることができます.

プライマリ・チャネル
1 次側チャネル. たいていの場合, 昔の AT 互換機(Enhanced IDE によって拡張される以前)で使っていた IDE チャネルと同じ I/O アドレスと割り込み番号が割り当てられる.

セカンダリ・チャネル
2 次側チャネル. たいていの場合, Enhanced IDE で拡張された I/O アドレスと割り込み番号が割り当てられる.

④ ATA カードのリセット

PC カード ATA では, PC カード・レベルのリセットと, ATA レベルのリセットという二つのレベルでリセット機能を考える必要があります(**図 3-5**).

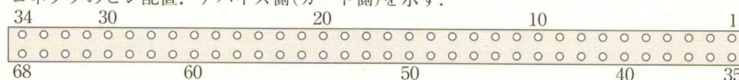
〈表 3-1〉 PC カード ATA の信号線(つづき)

ピン番号	信号名 メモリ・カード	I/Oカード	PCカードATA	方向	ピン番号	機能 PCカードATA	参考 トゥルーIDE
51	V_{CC}	←	V_{CC}	DCin	long	電源	V_{CC}
52	$V_{PP}2$	←	$V_{PP}2$またはNC	DCin/nc		プログラミング電源またはNC (注2)	
53	A22	←	(A22)	in		アドレス・バス(オプション)	
54	A23	←	(A23)	in		アドレス・バス(オプション)	
55	A24	←	(A24)	in		アドレス・バス(オプション)	M/S- (注5)
56	A25	←	(A25)	in		アドレス・バス(オプション)	CSEL (注5)
57	VS2#	←	VS2#	out		電圧検出	
58	RESET	←	RESET	in		リセット	RESET- (注6)
59	WAIT#	←	WAIT#	out		ウェイト	IORDY
60	RFU	INPACK#	INPACK#	out		入力ポート・アクノリッジ	DMARQ
61	REG#	←	REG#	in		レジスタ・セレクト	DMACK-
62	BVD2	SPKR#	H固定または(BVD2 : SPKR#)	out		バッテリ電圧検出 : オーディオ出力(オプション) (注1,3)	DASP-
63	BVD1	STSCHG#	H固定または(BVD1 : STSCHG#)	out		バッテリ電圧検出 : ステータス変化(オプション) (注1,3)	PDIAG-
64	D8	←	D8	i/o		データ・バス	DD8
65	D9	←	D9	i/o		データ・バス	DD9
66	D10	←	D10	i/o		データ・バス	DD10
67	CD2#	←	CD2#	out	short	カード検出	CD2-
68	GND	←	GND	DC	long	グラウンド	GND

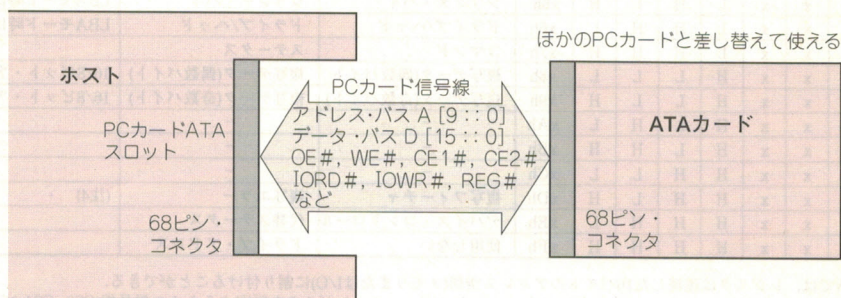
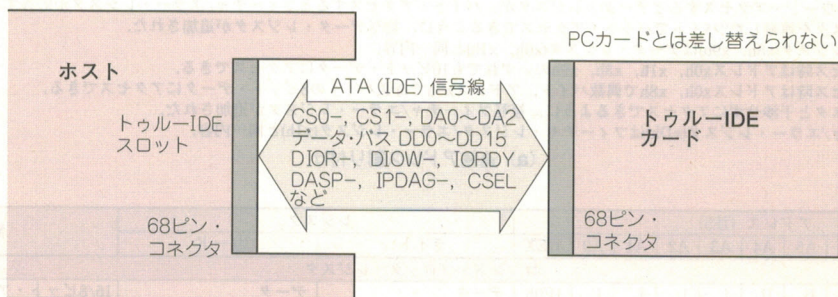
信号名の後の#は負論理を示す
( )内はオプション
信号の方向
in : カードへの入力
out : カードからの出力
i/o : 双方向
nc : 無接続
DC : 直流(方向なし)
DCin : 直流(カードへの入力)
ピンの長さ
short : 3.50mm
無印 : 4.25mm
long : 5.00mm

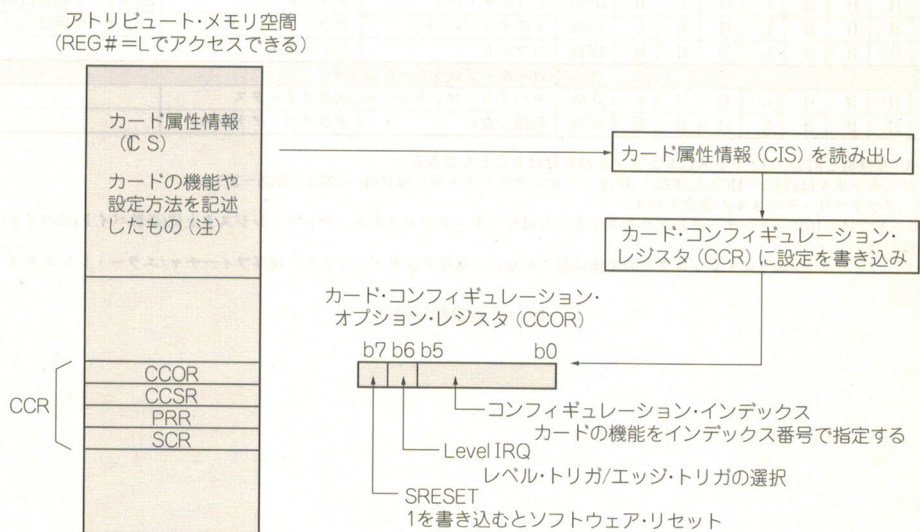
注1) WP:IOIS16#は, 初期状態(コンフィギュレーション前)にはWPと定義され, PCカードATAモード(コンフィギュレーション後)ではIOIS16#と定義される. 他も同様
注2) V_{pp} [2 : : 1]はホスト側から供給される+12V電源で, カードのプログラミング電源として利用できる. 必要ない場合はNC(無接続)とする.
注3) BVD2 : SPKR#, BVD1 : STSCHG#として使用できる(オプション). 使用しないときはロジックHに固定する.
注4) CS1-は, 11ピンと42ピンのどちらに割り当てても良い. ただし, どちらか一方でなければいけない.
注5) M/S-とCSEL-はオプション. どちらか一方を選んでサポートすることができる. どちらも使わなくても良い.
注6) PCカードATAは正論理(アクティブH)のリセット, トゥルーIDEは負論理(アクティブL)のリセット

コネクタのピン配置. デバイス側(カード側)を示す.

34 30 20 10 1
68 60 50 40 35

PCカード・レベルのリセットは，カードを完全に初期化してしまうので，リセット後はメモリ・カードとして動作します．再度コンフィギュレーションを実行し，ATAカードとして設定を行うことが必要です．PCカード・レベルの**リセット**としては，パワーオン・リセット，RESET信号線によるハードウェア・リセット，SRESETビットによるソフトウェア・リセットがあります．

リセット
カードの機能を初期状態に戻すこと．

〈図3-1〉PCカードATAとトゥルーIDE

(a) PCカードATA

(b) トゥルーIDE

〈図3-2〉カードのコンフィギュレーション

〈表3-2〉レジスタ仕様

アドレス(注1)											レジスタ		備　考
A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	HEX	ライト	リード	
x	x	x	x	x	x	L	L	L	L	x0h	データ(偶数バイト)	データ(偶数バイト)	16/8ビット・アクセス(注2，3)
x	x	x	x	x	x	L	L	L	H	x1h	データ(奇数バイト)	データ(奇数バイト)	16/8ビット・アクセス(注2，3)
x	x	x	x	x	x	L	L	L	H	x1h	フィーチャ	エラー	(注2,4)
x	x	x	x	x	x	L	L	H	L	x2h	セクタ・カウント	セクタ・カウント	
x	x	x	x	x	x	L	L	H	H	x3h	セクタ・ナンバ	セクタ・ナンバ	LBAモード時はLBAビット7－0
x	x	x	x	x	x	L	H	L	L	x4h	シリンダ・ロー	シリンダ・ロー	LBAモード時はLBAビット15－8
x	x	x	x	x	x	L	H	L	H	x5h	シリンダ・ハイ	シリンダ・ハイ	LBAモード時はLBAビット23－16
x	x	x	x	x	x	L	H	H	L	x6h	ドライブ/ヘッド	ドライブ/ヘッド	LBAモード時はLBAビット27－24
x	x	x	x	x	x	L	H	H	H	x7h	コマンド	ステータス	
x	x	x	x	x	x	H	L	L	L	x8h	複写データ(偶数バイト	複写データ(偶数バイト)	16/8ビット・アクセス (注3)
x	x	x	x	x	x	H	L	L	H	x9h	複写データ(奇数バイト)	複写データ(奇数バイト)	16/8ビット・アクセス (注3)
x	x	x	x	x	x	H	L	H	L	xAh	－	－	
x	x	x	x	x	x	H	L	H	H	xBh	－	－	
x	x	x	x	x	x	H	H	L	L	xCh	－	－	
x	x	x	x	x	x	H	H	L	H	xDh	複写フィーチャ	複写エラー	(注4)
x	x	x	x	x	x	H	H	H	L	xEh	デバイス・コントロール	代替ステータス	
x	x	x	x	x	x	H	H	H	H	xFh	使用しない	ドライブ・アドレス	

注1)　PCカードATAでは，レジスタは連続した16バイトのアドレス空間(メモリまたはI/O)に割り付けることができる．
ATAとは異なり，コントロール・ブロック・レジスタとコマンド・ブロック・レジスタを区別するための信号線(CS0-,CS1-)をもたない．
注2)　データ・レジスタは16ビット幅．PCカードATAではワード・アクセスまたはバイト・アクセスが可能．
PCカードのアドレスはバイト単位のため，アドレスx1hにデータ・レジスタ上位(奇数バイト)とフィーチャ/エラー・レジスタが重なる．
アドレスx1hをワード・アクセスするとデータ・レジスタが，バイト・アクセスするとフィーチャ/エラー・レジスタが応答する．
注3)　データ・レジスタを連続した2バイトでバイト・アクセスできるように，複写データ・レジスタが追加された．
複写データ・レジスタ(x8h，x9h)はデータ・レジスタ(x0h，x1h)と同一内容．
ワード・アクセス時はアドレスx0h，x1h，x8h，x9hのいずれでも16ビット・データにアクセスできる．
バイト・アクセス時はアドレスx0h，x8hで偶数バイト，アドレスx9hで奇数バイトの8ビット・データにアクセスできる．
注4)　データ・レジスタと干渉せずにアクセスできるように，複写フィーチャ/エラー・レジスタが追加された．
複写フィーチャ/エラー・レジスタ(xDh)はフィーチャ・レジスタ/エラー・レジスタ(x1h)と同一内容．

(a) 連続アドレス割り付け

アドレス(注5)											レジスタ		備　考
A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	HEX	ライト	リード	
コマンド・ブロック・レジスタ													
L	H	H	H	H	H	L	L	L	L	1F0h	データ	データ	16/8ビット・アクセス (注6)
L	H	H	H	H	H	L	L	L	H	1F1h	フィーチャ	エラー	
L	H	H	H	H	H	L	L	H	L	1F2h	セクタ・カウント	セクタ・カウント	
L	H	H	H	H	H	L	L	H	H	1F3h	セクタ・ナンバ	セクタ・ナンバ	LBAモード時はLBAビット7－0
L	H	H	H	H	H	L	H	L	L	1F4h	シリンダ・ロー	シリンダ・ロー	LBAモード時はLBAビット15－8
L	H	H	H	H	H	L	H	L	H	1F5h	シリンダ・ハイ	シリンダ・ハイ	LBAモード時はLBAビット23－16
L	H	H	H	H	H	L	H	H	L	1F6h	ドライブ/ヘッド	ドライブ/ヘッド	LBAモード時はLBAビット27－24
L	H	H	H	H	H	L	H	H	H	1F7h	コマンド	ステータス	
コントロール・ブロック・レジスタ													
H	H	H	H	H	H	L	H	H	L	3F6h	デバイス・コントロール	代替ステータス	
H	H	H	H	H	H	L	H	H	H	3F7h	使用しない	ドライブ・アドレス	

注5)　標準的なAT互換機と同じI/Oアドレスにレジスタを割り付けることもできる．
プライマリ・チャネルは1F0h～1F7hと3F6h～3F7h，セカンダリ・チャネルは170h～177hと376h～377h．
この表は，プライマリ・チャネルの場合を示す．
注6)　AT互換モードでは，16ビット・データにアクセスするときはワード・アクセスのみ．データ・レジスタ上位(奇数バイト)にバイト・アクセスはしない．
したがって，フィーチャ/エラー・レジスタとの干渉は起こらない．複写データ・レジスタ，複写フィーチャ/エラー・レジスタは使わない

(b) AT互換割り付け

〈表3-2〉レジスタ仕様（つづき）

レジスタ	アクセス方法	CE2#	CE1#	A0	HEX	データ・バス	
データ/複写データ	ワード・アクセス	L	L	X	x0h,x1h,x8h,x9h,1F0h,170h	D15-D0	注7
	バイト・アクセス(偶数バイト)	H	L	L	x0h,x8h,1F0h,170h	D7-D0	注8,9
	バイト・アクセス(奇数バイト)	H	L	H	x9h	D7-D0	注8,9
	奇数バイト・オンリ・アクセス	L	H	X	x8h,x9h	D15-D8	注10
フィーチャ/複写フィーチャ	バイト・アクセス(奇数バイト)	H	L	H	x1h,xDh,1F1h,171h	D7-D0	注9
	奇数バイト・オンリ・アクセス	L	H	X	x0h,x1h	D15-D8	注10
	ワード・アクセス	L	L	X	xCh,xDh	D15-D8	注11
エラー/複写エラー	バイト・アクセス(奇数バイト)	H	L	H	x1h,xDh,1F1h,171h	D7-D0	注9
	奇数バイト・オンリ・アクセス	L	H	X	x0h,x1h	D15-D8	注10
	ワード・アクセス	L	L	X	xCh,xDh	D15-D8	注11

注7）PCカードではCE1#,CE2#を使ってワード・アクセス，偶数バイト・アクセス，奇数バイト・アクセスを切り替えられる．
CE2#=CE1#=Lはワード・アクセス．偶数バイトと奇数バイトに同時にアクセスできる．
A0=L(偶数アドレス)を指定しても，A0=H(奇数アドレス)を指定しても，偶数バイトと奇数バイトが同時に応答する．
このとき，データ・バス上位(D15-D8)が奇数バイト，データ・バス下位(D7-D0)が偶数バイトとなる．
アドレスx0h，x1hのどちらを指定しても，データ・バス(D15-D0)には16ビット幅のデータ・レジスタが見える．
アドレスx8h，x9hのどちらを指定しても，データ・バス(D15-D0)には16ビット幅の複写データ・レジスタが見える．
注8）CE2#=H，CE1#=Lはバイト・アクセス．A0=Lなら偶数バイト，A0=Hなら奇数バイトがデータ・バス下位(D7-D0)に見える．
アドレスx0hでは，データ・レジスタの偶数バイト(下位バイト)がデータ・バス下位(D7-D0)に見える．
アドレスx8hでは，複写データ・レジスタの偶数バイト(下位バイト)がデータ・バス下位(D7-D0)に見える．
アドレスx9hでは，複写データ・レジスタの奇数バイト(上位バイト)がデータ・バス下位(D7-D0)に見える．
注9）バイト・アクセスの場合，アドレスx0hではデータ・レジスタ，x1hではフィーチャ/エラー・レジスタが応答する．
アドレスx1hでは，フィーチャ/エラー・レジスタがデータ・バス下位(D7-D0)に見える．データ・レジスタは見えない．
アドレスxDhでは，複写フィーチャ/エラー・レジスタがデータ・バス下位(D7-D0)に見える．
連続したアドレスでデータ・レジスタにバイト・アクセスしたい場合は，複写データ・レジスタ(アドレスx8h，x9h)を用いる．
注10）CE2#=L，CE1#=Hは奇数バイト・オンリ・アクセス．データ・バス上位(D15-D8)に奇数バイトが見える．
注11）ワード・アクセスでフィーチャ/エラー・レジスタにアクセスしたいときは，複写フィーチャ/エラー・レジスタを用いる．
アドレスxCh，xDhのどちらを指定しても，データ・バス上位(D15-D8)に複写フィーチャ/エラー・レジスタが見える．

(c) ワード・アクセスとバイト・アクセス

b7	b6	b5	b4	b3	b2	b1	b0
x	x	x	x	1	SRST	nIEN	0

SRST：ソフトウェア・リセット
nIEN：割り込み許可(負論理)

(d) デバイス・コントロール・レジスタ

b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
奇数バイト(16ビット時)								偶数バイト (16ビット時)							
								データ・バイト (8ビット時)							

(e) データ・レジスタ/複写データ・レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
コマンド・コード (表1-4参照)							

(f) コマンド・レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
セクタ番号 (CHSモード)							
LBAビット7-0 (LBAモード)							

(g) セクタ・ナンバ・レジスタ

シリンダ・ハイ・レジスタ								シリンダ・ロー・レジスタ							
b7	b6	b5	b4	b3	b2	b1	b0	b7	b6	b5	b4	b3	b2	b1	b0
シリンダ番号 (CHSモード)															
LBAビット23-8 (LBAモード)															

(h) シリンダ・ロー/ハイ・レジスタス

b7	b6	b5	b4	b3	b2	b1	b0
予約	L	予約	DRV	ヘッド番号 (CHSモード)			
				LBAビット27-24 (LBAモード)			

L：LBAモード選択　DRV：ドライブ・アドレス

(i) ドライブ/ヘッド・レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
セクタ数							

(j) セクタ・カウント・レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
使い方はコマンドによって異なる							

(k) フィーチャ・レジスタ/複写フィーチャ・レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
BSY	DRDY	DWF	DSC	DRQ	CORR	IDX	ERR

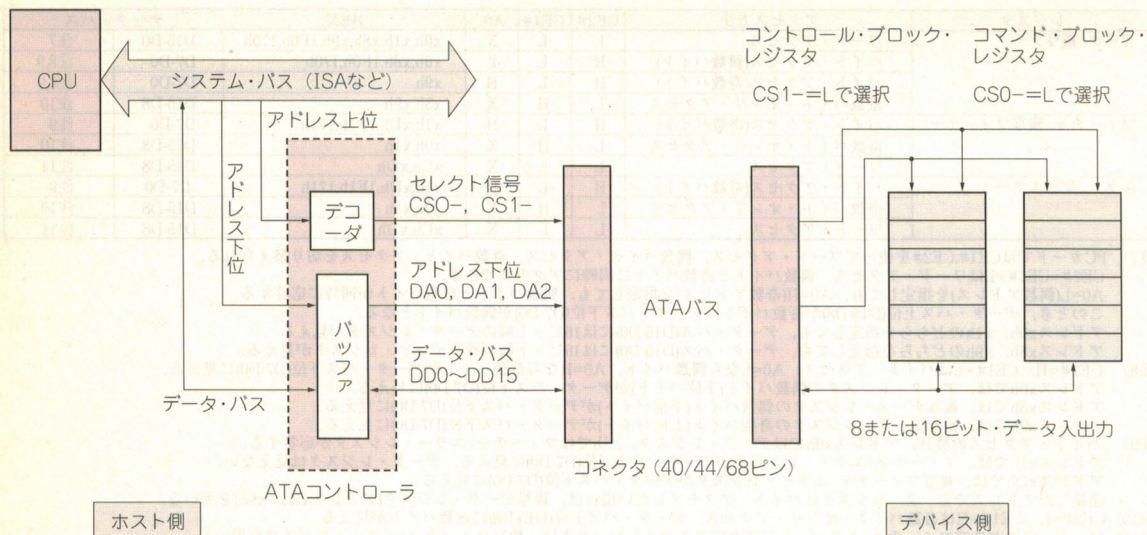
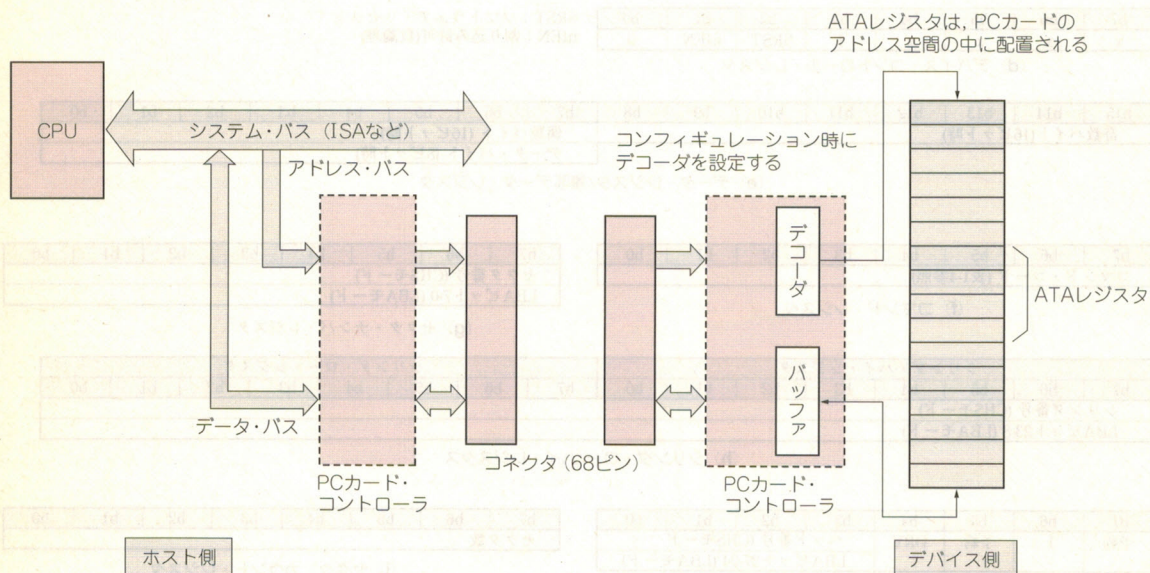
BSY: ビジー(アクセス禁止)
DRDY: デバイス・レディ
DWF: デバイス・フォールト
DSC: デバイス・シーク・エラー
DRQ: データ・リクエスト
CORR: データ修正済み
IDX: インデックス検出
ERR: エラー発生

(l) 代替ステータス、ステータス・レジスタ

b7	b6	b5	b4	b3	b2	b1	b0
BBK	UNC	MC	IDNF	MCR	ABRT	TK0NF	AMNF

BBK: バッド・ブロック検出
UNC: 修正不可能なデータ・エラー
MC: メディア交換検出
IDNF: ID検出失敗
MCR: メディア交換要求
ABRT: アボート(コマンド実行中止)
TK0NF: トラック0検出失敗
AMNF: アドレス・マーク検出失敗

(m) エラー・レジスタ/複写エラー・レジスタ

〈図 3-3〉ATA レジスタのアドレス

〈図 3-4〉PC カード ATA の場合

ATA レベルのリセットは，PC カードの機能には影響を与えず，ATA の機能だけを初期化します．ATA レジスタの SRST ビットを使います．

● システム構成の例

フラッシュ ATA カードは，PC カード ATA に準拠した ATA カード・コントローラと，記憶媒体であるフラッシュ・メモリを組み合わせれば実現できます．SanDisk 社のフラッシュ・チップセットを用いた例を示します（**図 3-6**）．

SanDisk 社（初期の社名は SunDisk 社）はフラッシュ・メモリと応用製品の専業メーカで，フラッシュ・メモリ，ATA カード・コントローラなどの LSI 製品と，自社ブランドおよび OEM のカード製品を製造しています．PC カード ATA の

〈表 3-3〉レジスタ・アドレスの割り付け

A[10::0]の11ビット・アドレス空間にレジスタ・ブロックを割り付ける標準的な例を示す．
メモリ・マップ方式（OE#，WE#でアクセス)とI/Oマップ方式（IORD#，IOWR#でアクセス)を選択できる．

インデックス(注1)	マッピング	アドレス(注2)	ドライブ番号	用　途	備　考
0h	メモリ	00h～0Fh,400h～7FFh	0（マスタ）	汎用(注3)	オプション
1h	I/O	xx0h～xxFh	0（マスタ）	汎用(注3)	必須
2h	I/O	1F0h～1F7h(コマンド・ブロック)，3F6h～3F7h(コントロール・ブロック) または5F0h～5F7h(コマンド・ブロック)，7F6h～7F7h(コントロール・ブロック)	0（マスタ）	AT互換機プライマリ・マスタ(注4,5)	必須
2h	I/O	1F0h～1F7h(コマンド・ブロック)，3F6h～3F7h(コントロール・ブロック) または5F0h～5F7h(コマンド・ブロック)，7F6h～7F7h(コントロール・ブロック)	1（スレーブ）	AT互換機プライマリ・スレーブ(注4,5)	オプション
3h	I/O	170h～177h(コマンド・ブロック)，376h～377h(コントロール・ブロック) または570h～577h(コマンド・ブロック)，776h～777h(コントロール・ブロック)	0（マスタ）	AT互換機セカンダリ・マスタ(注4,5)	必須
3h	I/O	170h～177h(コマンド・ブロック)，376h～377h(コントロール・ブロック) または570h～577h(コマンド・ブロック)，776h～777h(コントロール・ブロック)	1（スレーブ）	AT互換機セカンダリ・スレーブ(注4,5)	オプション

注1) PCカードのコンフィギュレーション時に使用するインデックス番号．この番号の付け方は一例であり，実際の製品では任意に定義できる．
注2) PCカードATAの標準のアドレス信号線はA[9::0]の10本．1F0h～1F7hのイメージが5F0h～5F7hに見える．
注3) 汎用の場合は，連続した16ビットのアドレス空間を占有する(表3-2(a)参照)．
注4) 同じチャネルのマスタ(ドライブ0)とスレーブ(ドライブ1)は，同一のアドレスを共有する(ATAの仕様)．
注5) 標準的なAT互換機では，プライマリが1F0h～1F7hと3F6h～3F7h，セカンダリが170h～177hと376h～377h，割り込みチャネルがIRQ14．

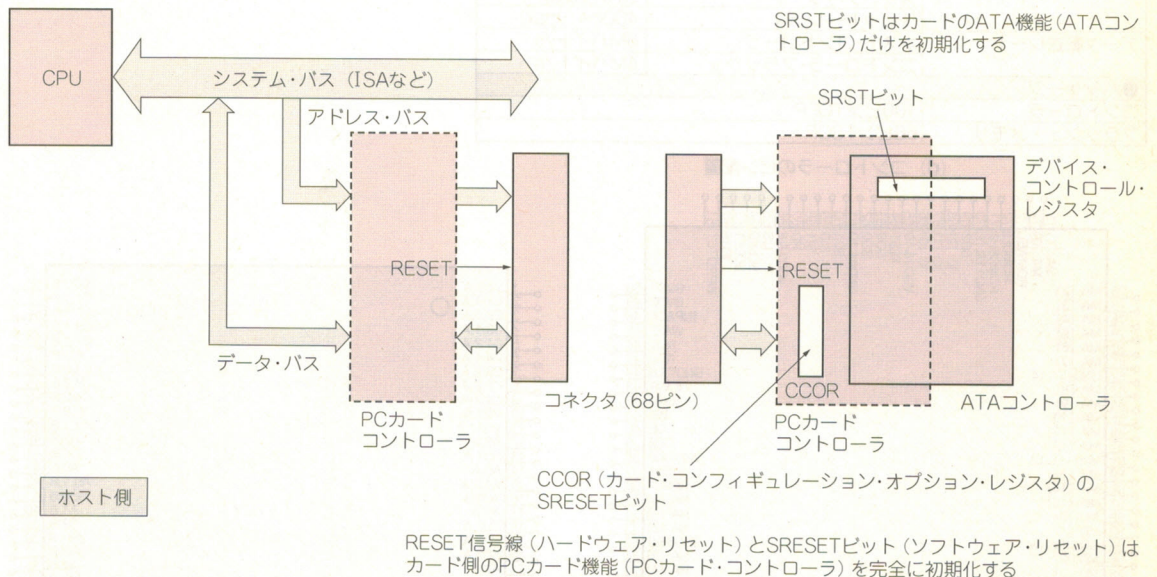
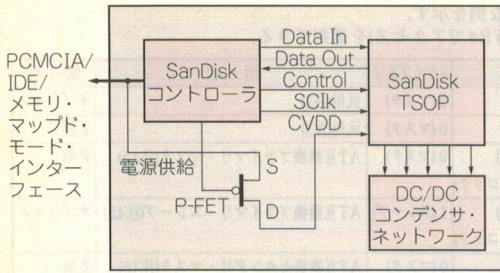
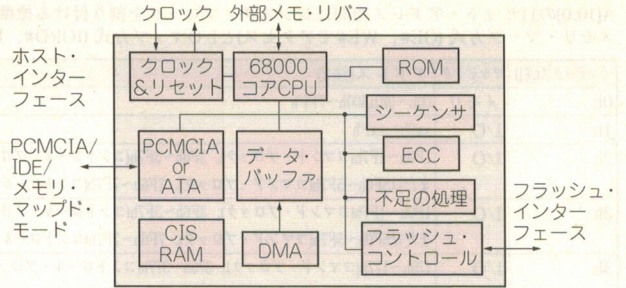
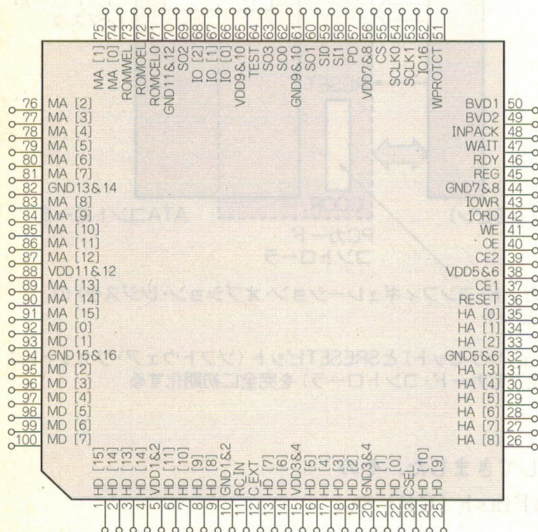
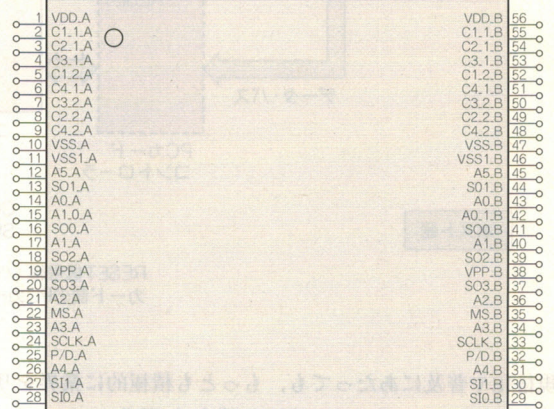
〈図 3-5〉ATA カードのリセット

規格化や普及にあたっても，もっとも積極的に業界をリードしてきました．その後は，さらにカードのサイズを小型化したCompactFlash（CF）や，MultiMediaCard（MMC）を製品化しています．

図 3-6 のフラッシュ・チップセットは，PC カード ATA から MultiMediaCard まで使用可能な極小型のチップセットです．また，トゥルー IDE の機能もサポートしており，トゥルー IDE カードに使用することもできます．

〈図 3-6〉フラッシュ ATA カードの構成例

(a) システム構成例

(c) コントローラのブロック図

●特徴		
2チップで全機能を実現		
記憶容量4/816Mバイト		
PCカードATA互換		
メモリマップ，I/Oマップ，トゥルーIDEサポート		
5V/3.3V自動切り換え動作		
ローパワーCMOS		
スリープモード可		
●システム性能		
スタートアップ時間	スリープ→ライト	2.5ms (max)
	スリープ→リード	2ms (max)
	リセット→レディ	400ms (max)
データ転送レート	ホスト-コントローラ	6Mバイト/s
	コントローラ-フラッシュ	4Mバイト/s
●パッケージ		
コントローラ	100ピンTQFP	
フラッシュ・メモリ	56ピンTSOP	

(d) コントローラのピン配置

(d) コントローラのピン配置

(e) フラッシュ・メモリのピン配置

第4章　コンパクトフラッシュ，スマートメディア，ミニチュアカード，スモールPCカード，メモリースティック，マルチメディアカード

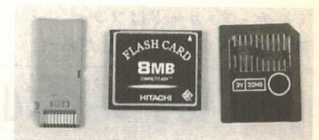
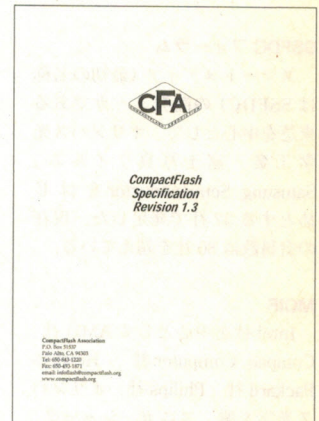
小型メモリ・カード各種

宮崎　仁

〈名称〉

コンパクトフラッシュ（CompactFlash, CF）
スマートメディア（SmartMedia, SSFDC）
ミニチュアカード（Miniature Card）
スモールPCカード（Small PC Card）
メモリースティック（Memory Stick）
マルチメディアカード（MultiMediaCard, MMC）

〈情報入手先〉

▶ コンパクトフラッシュ
http://www. compactflash. org/（CFA）
▶ スマートメディア
http://www. ssfdc. or. jp/（SSFDCフォーラム）
▶ ミニチュアカード
http://www. mcif. org/（MCIF，休止中）
http://www. pc-card. com/（PCMCIA）
▶ スモールPCカード
http://www. pc-card. com/（PCMCIA）
http://www. pc-card. gr. jp/（JEIDA）
▶ マルチメディアカード
http://www. mmca. org/（MMCA）

小型パソコンや携帯端末に使用することを前提としたカード規格

フラッシュ・メモリは電気的に書き換え可能で，書き込んだデータはいつまでも保存できます．しかも高集積化が容易で，大容量のものを低コストで作れることから，メモリ・カードやフラッシュATAカードなどの不揮発性記憶媒体として普及してきました．

1990年代の後半にはディジタル・カメラの本格的な普及が始まり，**パームトップ・パソコン**や**PDA**などの携帯情報機器も流行してきました．そのため，従来のPCカードよりも小型かつ安価なメモリ・カードを求める声が強くなってきました．そこで，新しい小型メモリ・カードの規格が各社から提案され，いくつかはすでに普及しています．

最初に登場したのが，1994年にSanDisk社が発表したコンパクトフラッシュ（CompactFlash）です．翌1995年には普及団体の**CFA**（CompactFlash Association）が設立されました．SanDisk社はフラッシュ・メモリ製品の専業メーカで，PCMCIAの創立メンバとしてメモリ・カードの標準化を積極的に進めてきました．その後，ATAハードディスク互換のフラッシュ・メモリ・カードを開発し，PCカードATAとして標準化を推進しました．さらに，より小型の

パームトップ・パソコン
手のひら（Palm）の上にのるような小型のパソコンのこと．ヒューレット・パッカード社のHP95LXや，IBM社のPalmTop PC110などがその先駆けである．

PDA
Personal Data Assistanceの略で，個人用の携帯情報端末機器の総称である．スケジュール管理，アドレス帳管理，メモ，通信などの機能を主体とする．
典型的なPDA製品としてはシャープのZaurusなどが先駆けであり，最近ではApple社のNewtonや3 Com社のPalm Pilotなどがある．

ATAハードディスク互換カードとしてコンパクトフラッシュを開発しました．

次いで，1995年に東芝がSSFDC（Solid State Floppy Disk Card）を製品化しました．翌1996年には普及団体のSSFDCフォーラムが設立され，またカードの愛称としてスマートメディア（SmartMedia）が採用されました．コンパクトフラッシュがATAハードディスク互換なのに対して，スマートメディアはメモリ・チップをカード型にしたような単純な構造が特徴です．そのかわり，メモリ容量やチップのアーキテクチャが限定されます．

1996年には，Intel社，AMD社，シャープ，富士通の4社がミニチュア・カード（Miniature Card）の仕様を発表し，普及団体のMCIF（Miniature Card Implementers Forum）が設立されました．また，1998年には小型メモリ・カードの標準仕様としてPCMACIAの認定を受けました．ミニチュア・カードは小型の汎用メモリ・カードで，DRAMカード，フラッシュ・メモリ・カード，マスクROMカードがあります．

さらに，1997年には松下電池工業のスモールPCカード，ソニーのメモリースティック，Siemens社のマルチメディアカード（MultiMediaCard）と，新しい規格が立て続けに発表されました．これによって，現在の小型メモリ・カードの規格がほぼ出そろったといえるでしょう．

現在，ディジタル・カメラの記憶媒体として先発のコンパクトフラッシュとスマートメディアが広く普及しています．これらはデファクト・スタンダードと呼んでもよいでしょう．ミニチュアカードは，Intelをはじめとするフラッシュ・メモリの大手メーカ4社が手を組んだということで注目を集めましたが，ディジタル・カメラなどの民生用途には普及が立ち遅れています．メモリースティックを採用しているのは今のところソニーだけですが，同社ではディジタル・カメラ，ボイスレコーダ，携帯情報機器，パソコンなどの幅広い製品にメモリースティックを標準機能として装備しています．

CFA

コンパクトフラッシュの開発メーカであるSanDisk社を中心として，Eastman Kodak社，Hewlett-Packard社，LG Semicon社，Motorola社，Polaroid社，Seagate Technology社，キヤノン，セイコーエプソン，NEC，松下などによって設立された．

SSFDCフォーラム

スマートメディア（最初の名称はSSFDC）の開発メーカである東芝を中心として，オリンパス光学工業，富士写真フイルム，Samsung Semiconductorをはじめとする37社で発足した．現在の会員数は80社を超えている．

MCIF

Intel社を中心としてAMD社，Compaq Computer社，Hewlett-Packard社，Philips社，オリンパス光学工業，コニカ，シャープ，富士通などによって設立された．

CFAやSSFDCフォーラムとも一部のメンバが重複しているが，好意的に解釈すれば，カメラなど民生機器向けのコンパクトフラッシュやスマートメディアに対して，ミニチュア・カードはコンピュータ向けだからということだろう．

切手サイズ小型メモリ・カードの各仕様

これらの小型メモリ・カードは，「切手サイズ」メモリ・カードなどと呼ばれてひとまとめに扱われ，たがいに競合するものと見なされています．しかし，実際はカードのサイズには開きがあり，またカードの機能やターゲットとするアプリケーションも異なっています．各カードの仕様および特徴を**表4-1**に示します．

①コンパクトフラッシュ

PCカード・サイズのフラッシュATAカードを小型化して，不要な信号線を省略したものといえます．68ピンのPCカードATAに対して，コンパクトフラッシュは50ピンとなっています．コンパクトフラッシュとPCカードATAの信号線の比較を**表4-2**に示します．

カードやコネクタの構造はPCカードと類似しています．後発のカードにくらべると，構造が複雑で外形寸法も比較的大きいため，コスト的にはやや不利です．そのかわり，大容量の製品が作れます．外形およびピン配置を**図4-1**に示します．

なお，もともとのコンパクトフラッシュはPCカードType Iと同じ厚さ3.3mmでしたが，1998年にPCカードType IIと同じ厚さ5mmの規格が追加されました．さらに，SCSIカードやLANカード，モデムカードなどのI/Oカードを実現できるように規格が拡張されました．

切手サイズ

A4サイズとかB5サイズというのは大きさが明確だが，切手にはいろいろなサイズがあるので，大きさは明確ではない．単に，小型であることの比喩として使われているにすぎない．

日本の標準的な切手のサイズ（25×21 mm程度）にくらべれば，どのカードもかなり大きい．だが，もしそんなに小さいカードを作ってしまったら，ラベルを書くのにとても不便だろうと思われる．

PCカードType I

PCカードは厚さによってType I（3.3 mm），Type II（5 mm），Type III（10.5 mm）の3種類に分けられる．大部分のメモリ・カードや背の高い部品を使用しないI/OカードはType Iで実現できる．

〈表4-2〉コンパクトフラッシュとPCカードATA

コンパクトフラッシュ(50ピン)						68ピン・カード		
PCカード メモリモード 信号名	PCカード I/Oモード 信号名	トゥルー IDEモード 信号名	ピン番号	方向	機能	PCカードATA 信号名	トゥルー IDE 信号名	ピン番号
GND	GND	GND	1,50	DC	グラウンド	GND	Ground	1,34,35,68
V_{CC}	V_{CC}	V_{CC}	13,38	DCin	電源	V_{CC}	V_{CC}	17,51
D0	D0	D0	21	i/o	データ・バス	D0	DD0	30
D1	D1	D1	22	i/o	データ・バス	D1	DD1	31
D2	D2	D2	23	i/o	データ・バス	D2	DD2	32
D3	D3	D3	2	i/o	データ・バス	D3	DD3	2
D4	D4	D4	3	i/o	データ・バス	D4	DD4	3
D5	D5	D5	4	i/o	データ・バス	D5	DD5	4
D6	D6	D6	5	i/o	データ・バス	D6	DD6	5
D7	D7	D7	6	i/o	データ・バス	D7	DD7	6
D8(注1)	D8(注1)	D8(注1)	47	i/o	データ・バス	D8	DD8	64
D9(注1)	D9(注1)	D9(注1)	48	i/o	データ・バス	D9	DD9	65
D10(注1)	D10(注1)	D10(注1)	49	i/o	データ・バス	D10	DD10	66
D11(注1)	D11(注1)	D11(注1)	27	i/o	データ・バス	D11	DD11	37
D12(注1)	D12(注1)	D12(注1)	28	i/o	データ・バス	D12	DD12	38
D13(注1)	D13(注1)	D13(注1)	29	i/o	データ・バス	D13	DD13	39
D14(注1)	D14(注1)	D14(注1)	30	i/o	データ・バス	D14	DD14	40
D15(注1)	D15(注1)	D15(注1)	31	i/o	データ・バス	D15	DD15	41
A0	A0	A0	20	in	アドレス・バス	A0	DA0	29
A1	A1	A1	19	in	アドレス・バス	A1	DA1	28
A2	A2	A2	18	in	アドレス・バス	A2	DA2	27
A3	A3	A3(注2)	17	in	アドレス・バス	A3		26
A4	A4	A4(注2)	16	in	アドレス・バス	A4		25
A5	A5	A5(注2)	15	in	アドレス・バス	A5		24
A6	A6	A6(注2)	14	in	アドレス・バス	A6		23
A7	A7	A7(注2)	12	in	アドレス・バス	A7		22
A8	A8	A8(注2)	11	in	アドレス・バス	A8		12
A9	A9	A9(注2)	10	in	アドレス・バス	A9	CS1－	11
A10	A10	A10(注2)	8	in	アドレス・バス	(A10)		8
－CE1	－CE1	－CS0	7	in	カード・イネーブルまたはレジスタ選択	CE1#	CS0－	7
－CE2(注1)	－CE2(注1)	－CE1(注1)	32	in	カード・イネーブルまたはレジスタ選択	CE2#	CS1－	42
－OE	－OE	－ATA SEL	9	in	アウトプット・イネーブル	OE#	SELATA－	9
－WE	－WE	－WE(注3)	36	in	ライト・イネーブル	WE#		15
－IORD(注4)	－IORD	－IORD	34	in	I/Oリード	IORD#	DIOR－	44
－IRWR(注4)	－IRWR	－IRWR	35	in	I/Oリード	IOWR#	DIOW－	45
RDY/－BSY	IREQ	INTRQ	37	out	レディ/ビジーまたは割り込み要求	READY：IREQ#	INTRQ	16
WP	－IOIS16	－IOCS16	24	out	ライト・プロテクトまたは16ビットI/O	WP：IOIS16#	IOCS16－	33
RESET	RESET	－RESET	41	in	リセット	RESET	RESET－	58
－WAIT	－WAIT	IORDY	42	out	ウェイトまたはI/Oレディ	WAIT#	IORDY	59
－INPACK(注4)	－INPACK	－INPACK	43	out	入力ポート・アクノリッジ	INPACK#	DMARQ	60
－REG	－REG	－REG(注3)	44	in	レジスタ・セレクト	REG#	DMACK－	61
BVD2	－SPKR	－DASP	45	i/o	バッテリ電圧検出またはオーディオ出力またはデバイス・アクティブ/デバイス1存在	H固定または(BVD2：SPKR#)	DASP－	62
BVD1	－STSCHG	－PDIAG	46	i/o	バッテリ電圧検出またはステータス変化または診断結果良好	H固定または(BVD1：STSCHG#)	PDIAG－	63
－CSEL(注4)	－CSEL(注4)	－CSEL	39	in	ケーブルセレクト	(A25)	CSEL	56
－VS1	－VS1	－VS1	33	out	電圧検出	VS1#		43
－VS2	－VS2	－VS2	40	out	電圧検出	VS2#		57
－CD1	－CD1	－CD1	25	out	カード検出	CD1#	CD1－	36
－CD2	－CD2	－CD2	26	out	カード検出	CD2#	CD2－	67
以下の16本はコンパクトフラッシュでは使用しない								
						$V_{PP}1$またはNC		18
						$V_{PP}2$またはNC		52
						(A11)		10
						(A12)		21
						(A13)		13
						(A14)		14
						(A15)		20
						(A16)		19
						(A17)		46
						(A18)		47
						(A19)		48
						(A20)		49
						(A21)		50
						(A22)		53
						(A23)		54
						(A24)	M/S－	55

コンパクトフラッシュ(50ピン)はPCカード(68ピン)よりピン数が18本少ない．
グラウンドを2本減らしている
その他の不要な信号線を16本減らしている
信号名の前の－は負論理(アクティブL)を示す

注1）8ビット・システムでは使用しない．16ビット・システムのみ使用する．
注2）トゥルーIDEモードでは使用しない．トゥルーIDE対応のホストは，この信号をホスト側でGNDに固定する．
注3）トゥルーIDEモードでは使用しない．トゥルーIDE対応のホストは，この信号をホスト側でV_{CC}に固定する．
注4）このモードでは使用しない．

もともとPCカードATAのピン定義は，通常のPCカードから上位アドレス・バスを省略しただけで，I/Oカードに必要なピンは揃っています(p. 55参照)．コンパクトフラッシュは，ピン定義の面からはI/Oカードを実現するのは容易でした．ただし，I/Oカードにはコイルやトランスなど背の高い部品を使うものが多く，I/Oカードを実現するためにはType IIへの拡張が必要でした．

コンパクトフラッシュの動作はPCカードATAと互換ですが，さらにトゥルーIDEモードもサポートしています．1枚のカードをPCカードATAとトゥルーIDEのどちらで使うこともできます．

ホスト側からは，ATAカード・コントローラを介して内部のメモリ・チップに

〈表4-1〉各カードの仕様および特徴

名　称	コンパクトフラッシュ	スマートメディア	ミニチュアカード
外形寸法（L×W×T）	タイプI：36.4×42.8×3.3 mm タイプII：36.4×42.8×5.0 mm	45×37×0.76 mm	33×38×3.5 mm
容積[注1]	タイプI：5.14 cm^3 タイプII：7.79 cm^3	1.27 cm^3	4.39 cm^3
容積比[注2]	タイプI：0.34 タイプII：0.51	0.08	0.29
ピン数	50ピン	22ピン	60ピン(信号) 3ピン(電源およびカード検出)
ピン形状	ピン(ホスト側)&ソケット(カード側) ツーピース・コネクタ	固定電極(カード側)	固定電極(カード側) 導電ゴムまたは金属接点(ホスト側)
ピン配列	1.27 mmピッチ，2列	2.54 mmピッチ，2列	1 mmピッチ，2列
使用できるカード	ATAカード（フラッシュまたはハードディスク） トゥルーIDEカード（フラッシュまたはハードディスク） I/Oカード	フラッシュメモリ・カード(NAND型，1チップ) フラッシュメモリ・カード(NAND型，2チップ) マスクROMカード	DRAMカード フラッシュメモリ・カード マスクROMカード
データ・インターフェース	パラレル，8または16ビット，PCカード準拠	パラレル，8ビット(アドレスと多重化)	パラレル，8または16ビット
アドレス空間	メモリ：2 Kバイト　I/O：2 Kバイト		メモリ：32 Mワード(64 Mバイト)
記憶媒体アドレス	ATAカード/トゥルーIDE：28ビットLBA（512バイト/セクタ）		25ビット・リニアアドレス（2バイト/ワード）
最大記憶容量[注3]	ATAカード/トゥルーIDE:約137Gバイト	128 Mバイト(1 Gビット×1チップ) 64 Mバイト(256 Mビット×2チップ)	64 Mバイト
割り込み	1チャネル	なし	なし
DMA	なし	なし	なし
電源電圧	5 V, 3.3 V, 5/3.3 V両用	5 V, 3.3 V, 5/3.3 V両用，マスクROMは3.3 Vのみ	5 V, 3.3 V, 5/3.3 V両用 x. xV(<3.3 V)にも対応可
カード側コントローラ	必要 PCカード・インターフェース機能 ATAデバイス機能（ATAカード/トゥルーIDE) メモリ・マネジメント機能	不要	必要 メモリ・マネジメント機能
その他の特徴	アドレス空間が狭い以外はほぼすべてのPCカード機能をサポート	もっとも薄い，カード構造はもっとも単純で低コスト 民生用，小型機器に最適	DRAM信号をサポート，増設メモリに使える
製品の容量例	8/16/32/64/192Mバイト・フラッシュATAカード（5/3.3 V両用） 170/340Mバイト・ハードディスク・ドライブ（3.3 V）	2/4Mバイト・フラッシュメモリ・カード(5 V) 2/4/8/16/32Mバイト・フラッシュメモリ・カード(3.3 V)	2/4/8Mバイト・フラッシュメモリ・カード(5/3.3 V両用) 4/8/16Mバイト・フラッシュメモリ・カード(5 V)

注1：容積は，単純に最大長(L)×最大幅(W)×最大厚(T)によって計算したもの．切り欠きなどは考慮しない．
注2：PCカード・タイプIに対する容積比．
注3：メモリ・チップの大容量化によって，カード製品の記憶容量は増え続けている．より大容量のカードを扱えるように仕様が変更される可能性がある．

インターフェースします．コントローラはPCカードATA用のものを利用できます．アプリケーションから利用しやすいことや，メモリ・チップの種類を選ばないことなどの利点があります．また，後発のカードがアドレス線の制限などから最大32M～64Mバイト程度の容量しか実現できないのに対して，コンパクトフラッシュの最大記憶容量は**ATAハードディスク**と同じ約8.4Gバイトで，現状ではほぼ無制限といえるでしょう．そのかわり，コントローラを搭載する分だけカードのコストは高くなります．

SanDisk社では，より小型で安価な後発の小型カードに対抗するため，さらに小型のMultiMediaCardを提唱しています．大型で大容量の用途にはコンパクト

ATAハードディスク

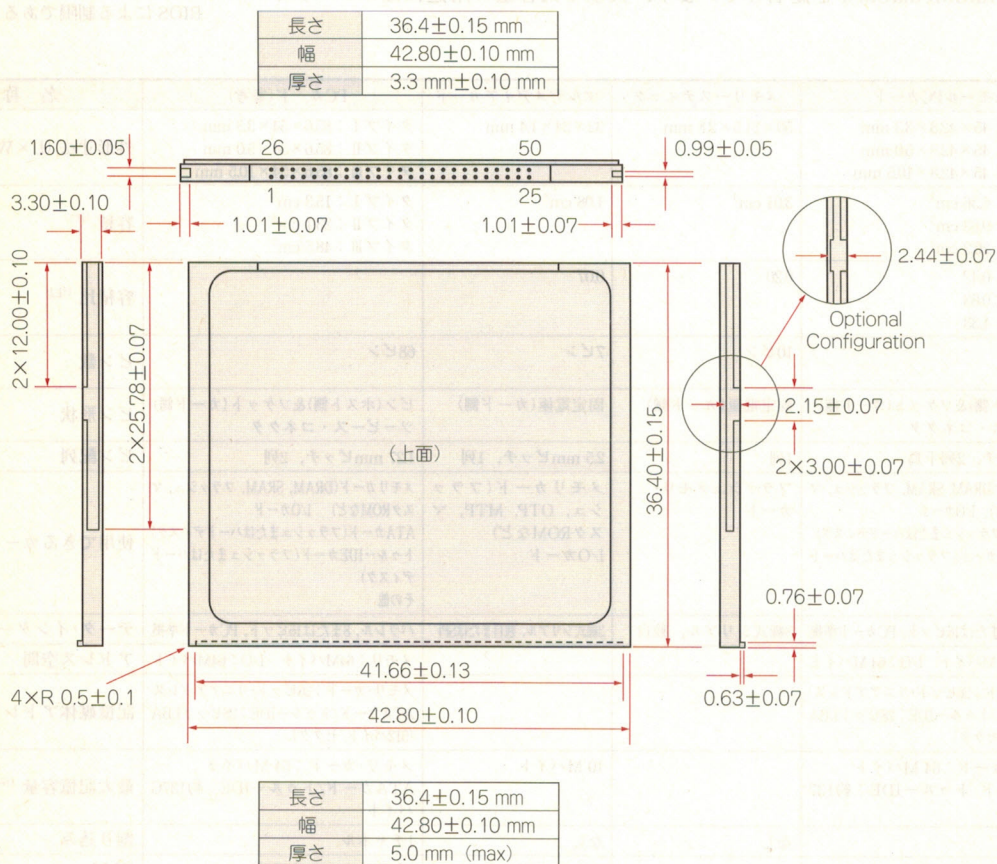
ATAはPC互換機でデファクト・スタンダードのハードディスク・インターフェース．もともとはWestern Digital社が開発したIDEと呼ばれる方式であり，それをANSIで標準化したものがATAと呼ばれる(p. 6参照)．

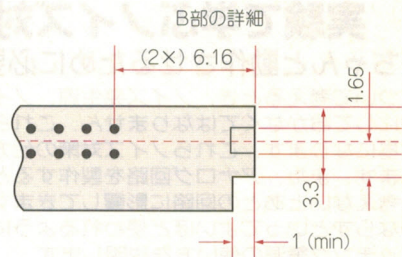
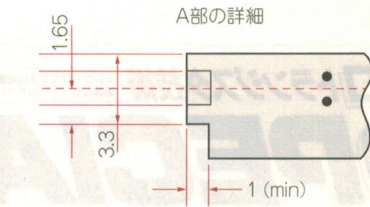
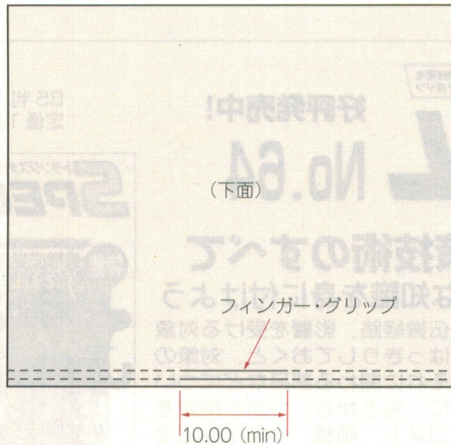
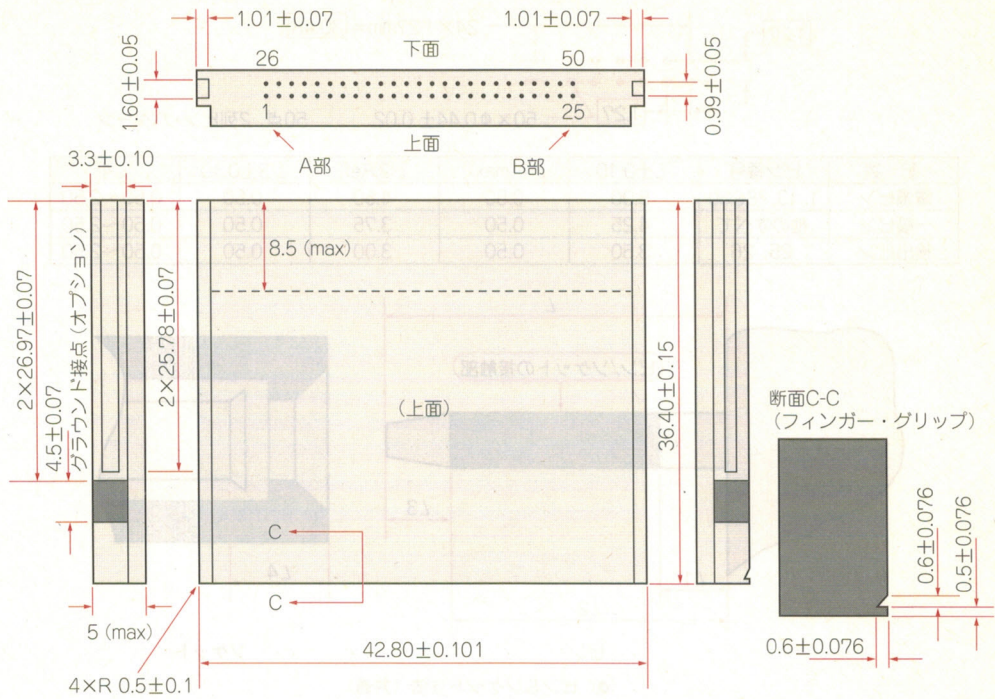
なお，最大容量が8.4Gバイトというのは，実はATAの仕様による制限ではなく，AT互換機のBIOSによる制限である．

スモールPCカード	メモリースティック	マルチメディアカード	PCカード(参考)	名　称
タイプⅠ：45×42.8×3.3 mm タイプⅡ：45×42.8×5.0 mm タイプⅢ：45×42.8×10.5 mm	50×21.5×2.8 mm	32×24×1.4 mm	タイプⅠ：85.6×54×3.3 mm タイプⅡ：85.6×54×5.0 mm タイプⅢ：85.6×54×10.5 mm	外形寸法(L×W×T)
タイプⅠ：6.36 cm^3 タイプⅡ：9.63 cm^3 タイプⅢ：20.2 cm^3	3.01 cm^3	1.08 cm^3	タイプⅠ：15.3 cm^3 タイプⅡ：23.1 cm^3 タイプⅢ：48.5 cm^3	容積(注1)
タイプⅠ：0.42 タイプⅡ：0.63 タイプⅢ：1.33	0.20	0.07		容積比(注2)
68ピン	10ピン	7ピン	68ピン	ピン数
ピン(ホスト側)&ソケット(カード側)ツーピース・コネクタ	固定電極(カード側)	固定電極(カード側)	ピン(ホスト側)&ソケット(カード側)ツーピース・コネクタ	ピン形状
1 mmピッチ，2列千鳥	1列	2.5 mmピッチ，1列	1.27 mmピッチ，2列	ピン配列
メモリカード(DRAM, SRAM, フラッシュ, マスクROMなど)，I/Oカード ATAカード(フラッシュまたはハードディスク) トゥルーIDEカード(フラッシュまたはハードディスク) その他	フラッシュメモリ・カード	メモリカード(フラッシュ，OTP，MTP，マスクROMなど) I/Oカード	メモリカード(DRAM, SRAM, フラッシュ, マスクROMなど)　I/Oカード ATAカード(フラッシュまたはハードディスク) トゥルーIDEカード(フラッシュまたはハードディスク) その他	使用できるカード
パラレル，8または16ビット，PCカード準拠	3線式シリアル，独自	3線式シリアル，独自またはSPI	パラレル，8または16ビット，PCカード準拠	データ・インターフェース
メモリ：64Mバイト　I/O：64Mバイト			メモリ：64Mバイト　I/O：64Mバイト	アドレス空間
メモリ・カード：26ビット・リニアアドレス ATAカード/トゥルーIDE：28ビットLBA(512バイト/セクタ)			メモリ・カード：26ビット・リニアアドレス ATAカード/トゥルーIDE：28ビットLBA(512バイト/セクタ)	記憶媒体アドレス
メモリ・カード：64Mバイト ATAカード/トゥルーIDE：約137Gバイト		10Mバイト	メモリ・カード：64Mバイト ATAカード/トゥルーIDE：約137Gバイト	最大記憶容量(注3)
1チャネル	なし	なし	1チャネル	割り込み
可(バス・マスタは不可)	なし	なし	可(バスマスタは不可)	DMA
5 V, 3.3 V, 5/3.3 V両用 x. xV(<3.3 V)にも対応可	2.7～3.6 V	2～3.6 V	5 V, 3.3 V, 5/3.3 V両用 x. xV(<3.3 V)にも対応可	電源電圧
必要 PCカード・インターフェース機能 ATAデバイス機能(ATAカード/トゥルーIDE) メモリ・マネジメント機能	必要 シリアル・インターフェース機能 メモリ・マネジメント機能	必要 シリアル・インターフェース機能 メモリ・マネジメント機能	必要 PCカード・インターフェース機能 ATAデバイス機能(ATAカード/トゥルーIDE) メモリ・マネジメント機能	カード側コントローラ
フルセットのPCカード機能をサポート PCカードの正式規格(PCMCIA/JEIDA)	ファイル管理，データ・フォーマットの仕様も規定 民生用，小型機器に最適	容積が最小 民生用，小型機器に最適		その他の特徴
48/64Mバイト・フラッシュATAカード 8Mバイト・フラッシュメモリ・カード	4/8Mバイト・フラッシュメモリ・カード(2.7～3.6 V)	2/4Mバイト・フラッシュメモリ・カード(2～3.6 V)		製品の容量例

フラッシュ，小型で小容量の用途には MultiMediaCard という住み分けをねらったものです．

コンパクトフラッシュの仕様書は CFA（CompactFlash Association）のサイト（http://www. compactflash. org/）でダウンロードできます．

〈図 4-1〉コンパクトフラッシュの外形とピン配置

長さ	36.4±0.15 mm
幅	42.80±0.10 mm
厚さ	3.3 mm±0.10 mm

長さ	36.4±0.15 mm
幅	42.80±0.10 mm
厚さ	5.0 mm（max）

（a）外形寸法（タイプⅠ）

〈図 4-1〉コンパクトフラッシュの外形とピン配置（つづき）

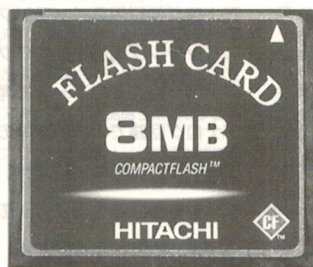
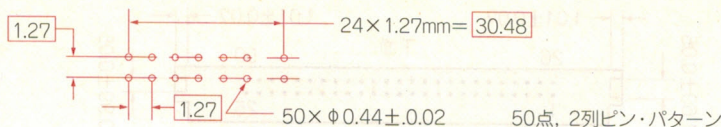
1.01±0.07　1.01±0.07
下面
26　50
1.60±0.05　0.99±0.05
1　25
上面
A部　B部
3.3±0.10
8.5 (max)
2×26.97±0.07
2×25.78±0.07
4.5±0.07
グラウンド接点（オプション）
(上面)
36.40±0.15
断面C-C
(フィンガー・グリップ)
C
C
0.6±0.076
0.5±0.076
0.6±0.076
5 (max)
42.80±0.101
4×R 0.5±0.1

(下面)
フィンガー・グリップ
10.00 (min)

A部の詳細
1.65
3.3
1 (min)

B部の詳細
(2×) 6.16
1.65
3.3
1 (min)

(単位：mm)

(b) 外形寸法（タイプII）

〈図 4-1〉 コンパクトフラッシュの外形とピン配置（つづき）

記 述	ピン番号	L±0.10	L1(max)	L2.Ref	L3±0.10	L4
電源ピン	1, 13, 38&50	5.00	0.50	4.50	0.50	0.50～2.50
一般ピン	他のすべて	4.25	0.50	3.75	0.50	0.50～2.50
検出ピン	25, 26	3.50	0.50	3.00	0.50	0.50～2.50

（c）ピン＆ソケット寸法（共通）

〈図4-1〉コンパクトフラッシュの外形とピン配置（つづき）

ピン番号	信号名	機　能
1	GND	グラウンド
2	D3	データ・バス
3	D4	データ・バス
4	D5	データ・バス
5	D6	データ・バス
6	D7	データ・バス
7	−CE1/−CE1/−CS0	カード・イネーブルまたはレジスタ選択
8	A10	アドレス・バス
9	−OE/−OE/−ATA SEL	アウトプット・イネーブル
10	A9	アドレス・バス
11	A8	アドレス・バス
12	A7	アドレス・バス
13	V_{CC}	電源
14	A6	アドレス・バス
15	A5	アドレス・バス
16	A4	アドレス・バス
17	A3	アドレス・バス
18	A2	アドレス・バス
19	A1	アドレス・バス
20	A0	アドレス・バス
21	D0	データ・バス
22	D1	データ・バス
23	D2	データ・バス
24	WP/−IOIS16/−IOCS16	ライト・プロテクトまたは16ビットI/O
25	−CD1	カード検出
26	−CD2	カード検出
27	D11	データ・バス
28	D12	データ・バス
29	D13	データ・バス
30	D14	データ・バス
31	D15	データ・バス
32	−CE2	カード・イネーブルまたはレジスタ選択
33	−VS1	電圧検出
34	−IORD	I/Oリード
35	−IOWR	I/Oリード
36	−WE	ライト・イネーブル
37	RDY/−BSY/IREQ/INTRQ	レディ /ビジーまたは割り込み要求
38	V_{CC}	電源
39	−CSEL	ケーブル・セレクト
40	−VS2	電圧検出
41	RESET	リセット
42	−WAIT/−WAIT/IORDY	ウェイトまたはI/Oレディ
43	−INPACK	入力ポート・アクノリッジ
44	−REG	レジスタ・セレクト
45	BVD2/−SPKR/−DASP	バッテリ電圧検出またはオーディオ出力またはデバイス・アクティブ/デバイス1存在
46	BVD1/−STSCHG/−PDIAG	バッテリ電圧検出またはステータス変化または診断結果良好
47	D8	データ・バス
48	D9	データ・バス
49	D10	データ・バス
50	GND	グラウンド

(d) ピン配置

②スマートメディア

PC カードをコントローラ部分とメモリ・チップ部分に分離して，メモリ・チップ部分だけを小型カードとして携帯可能にしたものといえます．PC カード側（親カード）をフロッピ・ディスク・ドライブに見立てて SSFD（Solid State Floppy Disk）と呼び，小型カード側（子カード）をフロッピ・ディスクに見立てて SSFDC（Solid State Floppy Disk Card）と呼びます．この名称は呼びにくいため，後にスマートメディアに名称が変更されました．

スマートメディアの構造は単純です．**接点**とメモリ・チップを基板にマウントして，プラスチック・ベースと貼り合わせただけです．カードにはコントローラを搭載せず，直接メモリ・チップをアクセスします．カードのコストが安く，きわめて薄型であることは，ディジタル・カメラなどの民生用途において大きな利点です．

そのかわり，インターフェース仕様がメモリ・チップのアーキテクチャに直接依存するという難点があります．使用できるメモリ・チップは，**NAND 型フラッシュ・メモリ**とマスク ROM です．また，メモリ・チップが 5 V から 3.3 V に世代交代したことから，スマートメディアにも 5 V カードと 3.3 V カードの 2 種類

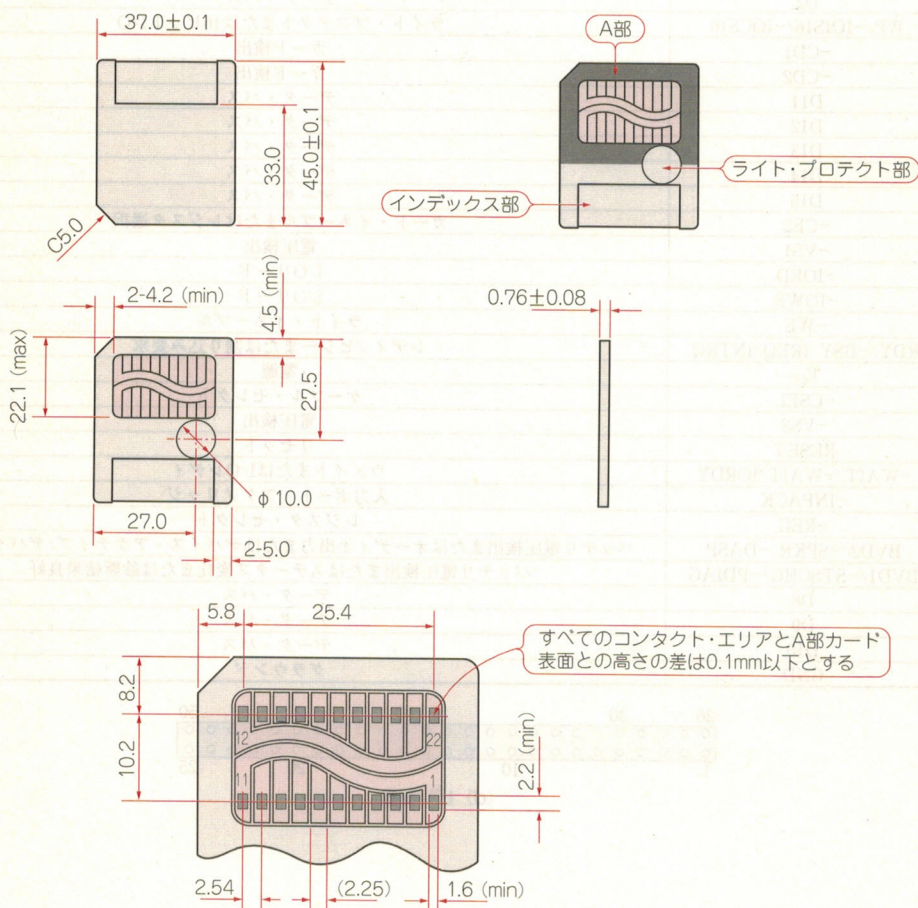
接点

スマートメディアでは，カード表面に広い面積の金属接点が露出している．この接点は，ヨーロッパでテレフォン・カードとして広く使用されている IC カードの接点と類似のものである．

日本でも，テレフォン・カードの偽造に悩む NTT は，IC カードの導入を進める方向である．

NAND 型フラッシュ・メモリ

フラッシュ・メモリのセル構造の一つ．バイト単位で書き込みができない．フラッシュ・メモリはもともとブロック単位でしか消去できないが，NAND 型は書き込みもブロック単位でしかできない．

〈図 4-2〉スマートメディアの外形とピン配置

(a) 外形寸法（5Vカード，指定なき寸法誤差は±0.2）

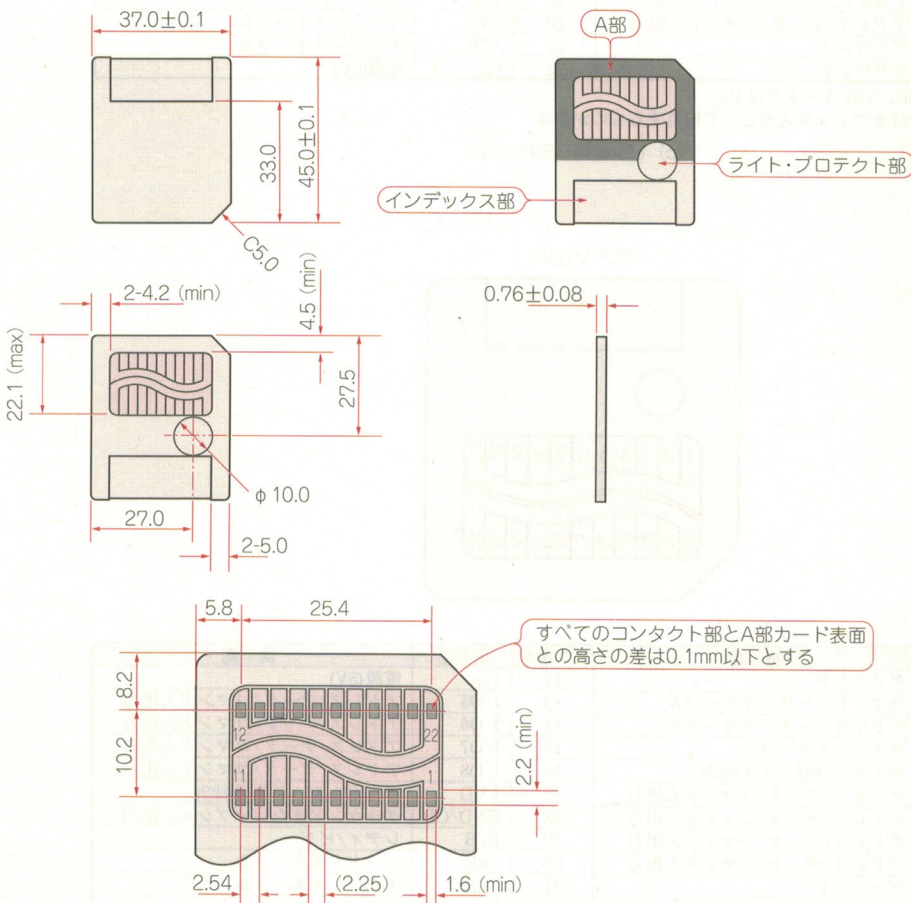
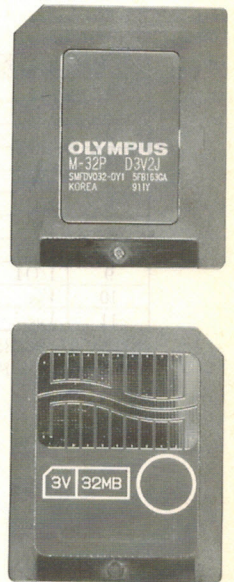
の仕様ができました(マスク ROM は 3.3 V のみ). さらに, メモリ・チップの接点が広く露出していることから静電気に強いとはいえず, 厳しい環境で使用するには適しません.

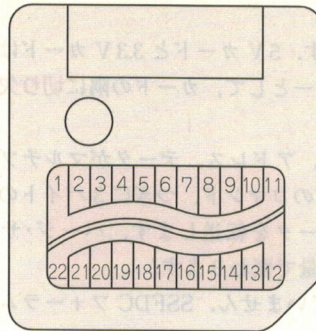
外形およびピン配置を**図 4-2** に示します. 5 V カードと 3.3 V カードはピン配置も異なっており, 誤挿入を防ぐためのキーとして, カードの隅に**切り欠き**が付けられています.

データ・バスは 8 ビット幅で, コマンド, アドレス, データがマルチプレクスされています. 最初にリード, ライトなどのコマンド, つぎに 3 バイトのアドレスを書き込み, その後でページ単位でデータを転送します. ページ・サイズは 256 バイトまたは 512 バイトで, カード容量で変わります.

スマートメディアの仕様書は公開されていません. SSFDC フォーラム会員になれば入手できます.

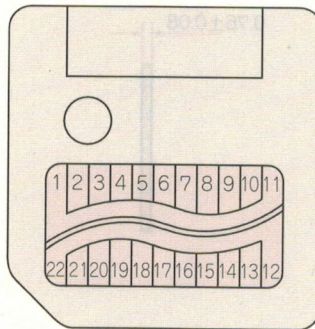
切り欠き
スマートメディアはカード側を斜めに切り欠いてあるので, 本体側でその部分に突起を設ければ誤挿入を防止できる.

〈図 4-2〉スマートメディアの外形とピン配置(つづき)

(b) 外形寸法(3.3Vカード, 指定なき寸法誤差は±0.2)

〈図 4-2〉スマートメディアの外形とピン配置（つづき）

(TOP VIEW)

ピン番号	信号名	機　能	ピン番号	信号名	機　能
1	V_{SS}	グラウンド	12	V_{CC}	電源(5V)
2	CLE	コマンドラッチ・イネーブル	13	I/O5	アドレス/データ/コマンド入出力
3	ALE	アドレスラッチ・イネーブル	14	I/O6	アドレス/データ/コマンド入出力
4	/WE	ライト・イネーブル	15	I/O7	アドレス/データ/コマンド入出力
5	/WP	ライト・プロテクト	16	I/O8	アドレス/データ/コマンド入出力
6	I/O1	アドレス/データ/コマンド入出力	17	LVD	ローボルテージ検出(注1)
7	I/O2	アドレス/データ/コマンド入出力	18	GND/OP	グラウンドまたはオプション(注2)
8	I/O3	アドレス/データ/コマンド入出力	19	R/B	レディ/ビジー
9	I/O4	アドレス/データ/コマンド入出力	20	/RE	リード・イネーブル
10	V_{SS}	グラウンド	21	/CE	チップ・イネーブル
11	V_{SS}	グラウンド	22	V_{CC}	電源(5V)

注1) 5Vカードでは NC，3.3Vカードでは V_{CC}
注2) 一部のカードではオプション入力として使用するものがある

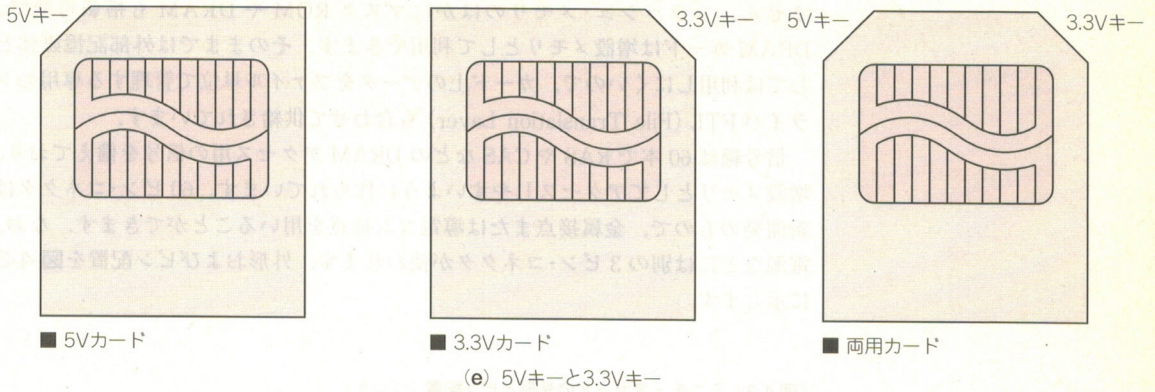
(c) ピン配置（5Vカード）

(TOP VIEW)

ピン番号	信号名	機　能	ピン番号	信号名	機　能
1	V_{SS}	グラウンド	12	V_{CC}	電源(5V)
2	CLE	コマンドラッチ・イネーブル	13	I/O5	アドレス/データ/コマンド入出力
3	ALE	アドレスラッチ・イネーブル	14	I/O6	アドレス/データ/コマンド入出力
4	/WE	ライト・イネーブル	15	I/O7	アドレス/データ/コマンド入出力
5	/WP	ライト・プロテクト(注1)	16	I/O8	アドレス/データ/コマンド入出力
6	I/O1	アドレス/データ/コマンド入出力	17	LVD	ローボルテージ検出(注2)
7	I/O2	アドレス/データ/コマンド入出力	18	GND/OP	グラウンドまたはオプション(注3)
8	I/O3	アドレス/データ/コマンド入出力	19	R/B	レディ/ビジー
9	I/O4	アドレス/データ/コマンド入出力	20	/RE	リード・イネーブル
10	V_{SS}	グラウンド	21	/CE	チップ・イネーブル
11	V_{SS}	グラウンド	22	V_{CC}	電源(5V)

注1) マスクROMカードではNC
注2) 5Vカードでは NC，3.3Vカードでは V_{CC}
注3) 一部のカードではオプション入力として使用するものがある

(d) ピン配置（3.3Vカード）

〈図 4-2〉スマートメディアの外形とピン配置（つづき）

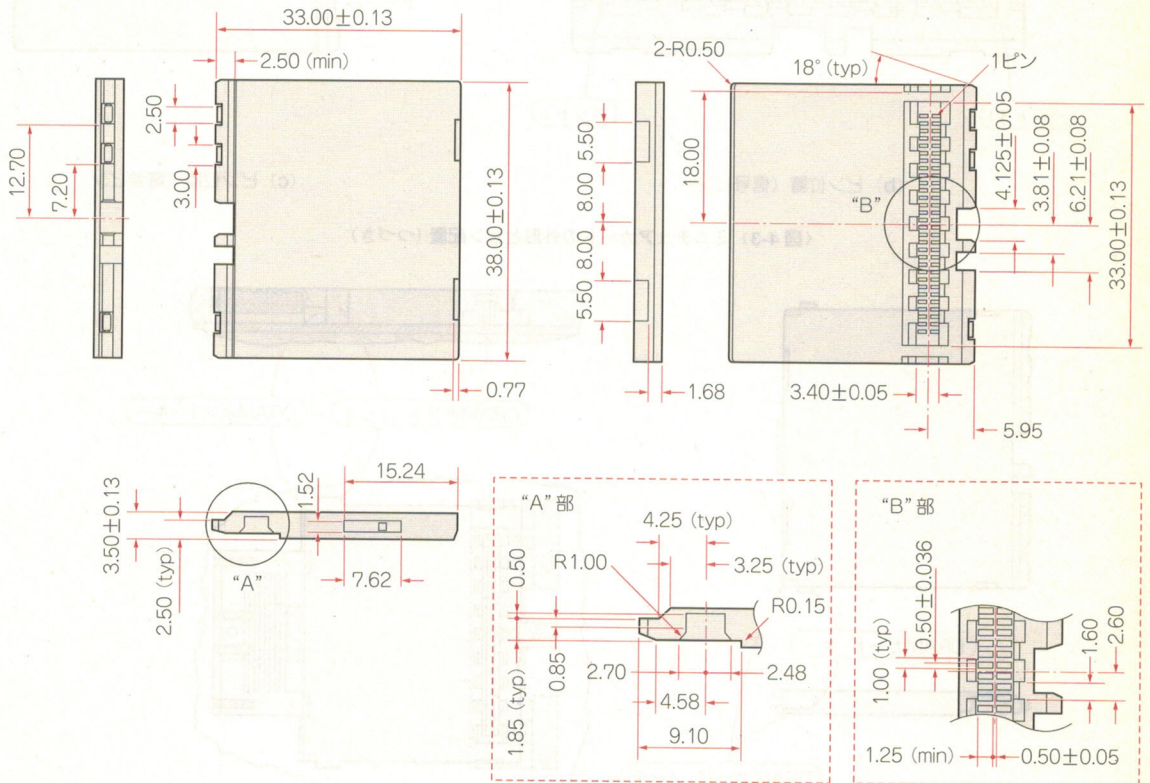
(e) 5Vキーと3.3Vキー

③ミニチュアカード

ミニチュアカードは汎用メモリ・カードとして新しく設計されたもので，16ビット幅のデータ・バスと64Mバイト（32Mワード）のリニアなアドレス空間をもちます．アドレス・バスは25ビットです．**NOR型フラッシュ・メモリ**を主力とするIntel社，AMD社，シャープ，富士通の大手メーカ4社が共同開発したもので，ランダム・アクセスが速く，バイト単位で書き込みできるというNOR型フラッシュ・メモリの特徴を生かした仕様となっています．

NOR型フラッシュ・メモリ

フラッシュ・メモリのセル構造の一つ．バイト単位で書き込みができる利点がある．

したがって，ランダム・アクセスには向いているが，ブロック単位の消去や書き込みのスピードが遅い．

〈図 4-3〉ミニチュアカードの外形とピン配置

(a) 外形寸法

カード側にメモリ・コントローラを搭載するため，メモリ・チップの種類を選びません．フラッシュ・メモリのほかにマスクROMやDRAMも搭載可能で，DRAMカードは増設メモリとして利用できます．そのままでは外部記憶媒体としては利用しにくいので，カード上のデータをファイル単位で管理する専用のドライバFTL（File Translation Layer）も合わせて供給されています．

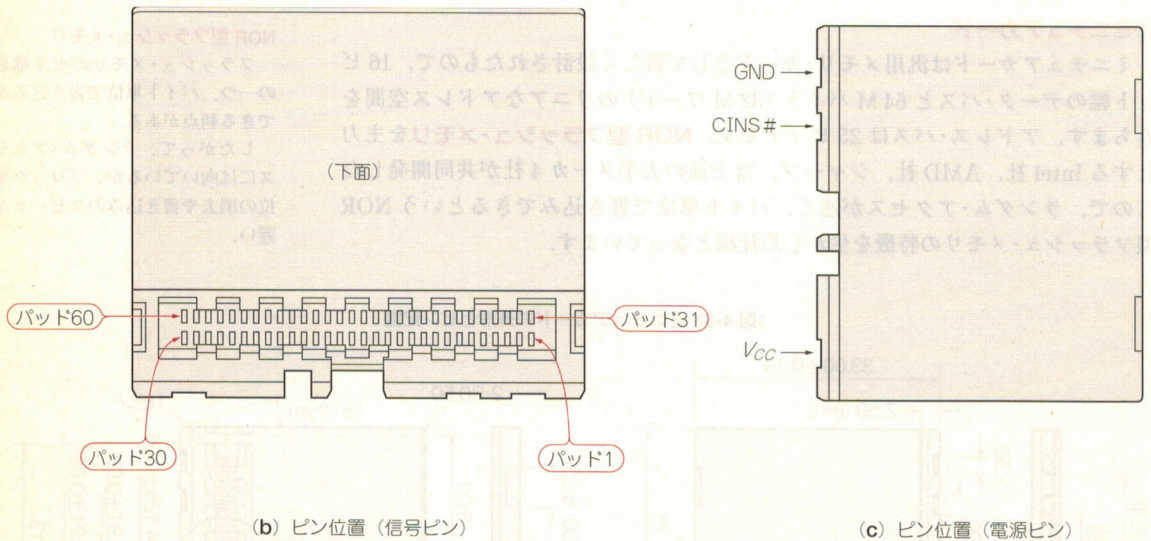
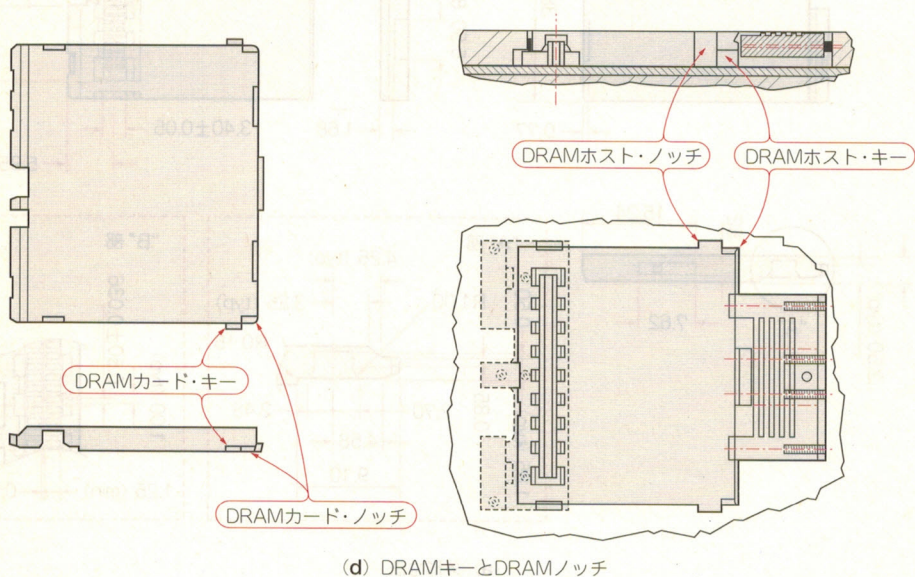
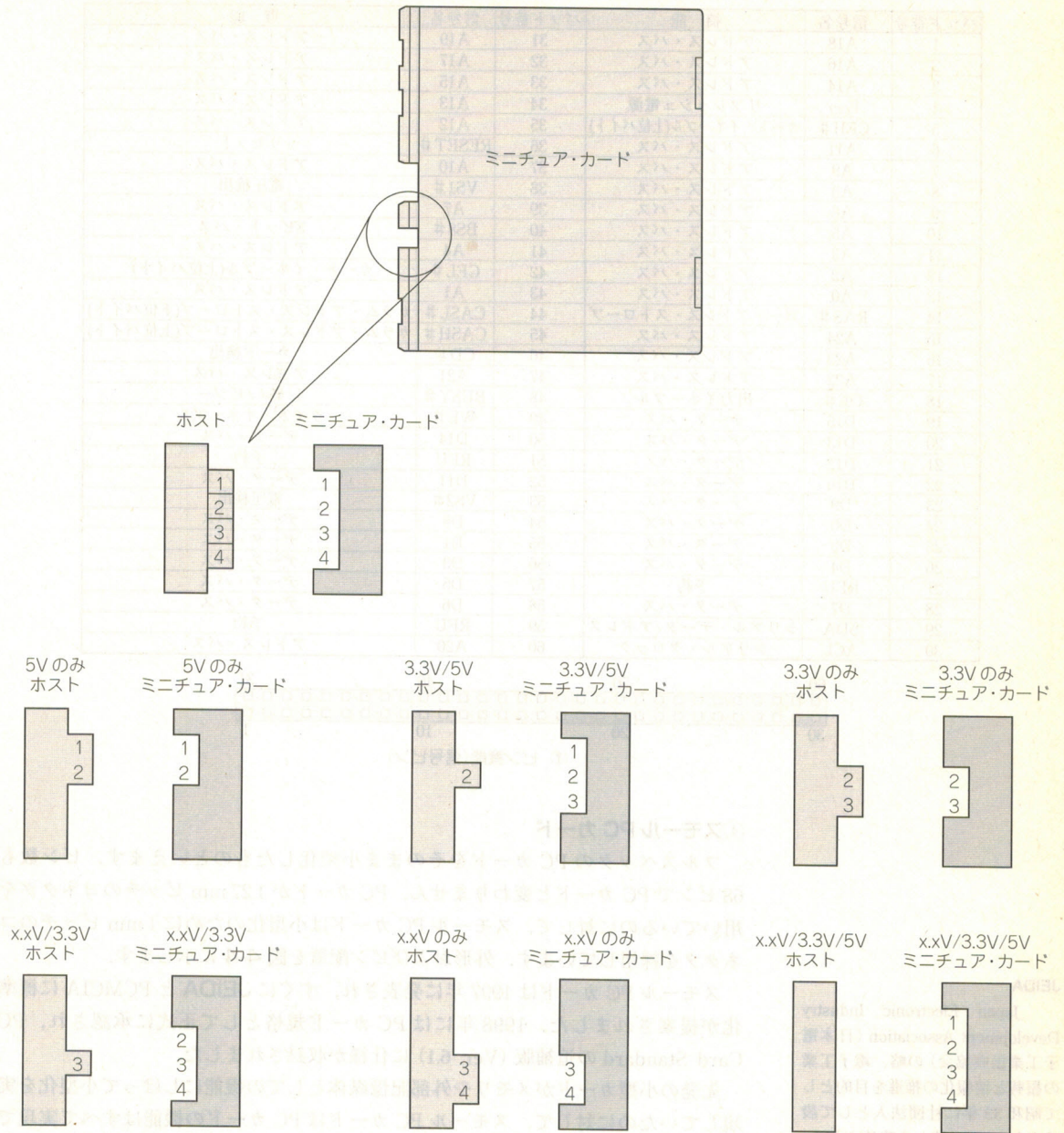
信号線は60本でRASやCASなどのDRAMアクセス用の信号を備えており，増設メモリとしてアクセスしやすいように作られています．60ピン・コネクタは新開発のもので，金属接点または導電ゴム接点を用いることができます．なお，電源などには別の3ピン・コネクタが使われます．外形およびピン配置を**図4-3**に示します．

〈図4-3〉ミニチュアカードの外形とピン配置（つづき）

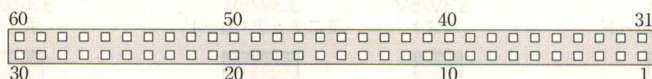
（b）ピン位置（信号ピン）

（c）ピン位置（電源ピン）

〈図4-3〉ミニチュアカードの外形とピン配置（つづき）

（d）DRAMキーとDRAMノッチ

〈図 4-3〉ミニチュアカードの外形とピン配置（つづき）

（e）電圧キー

〈図 4-3〉ミニチュアカードの外形とピン配置（つづき）

パッド番号	信号名	機能	パッド番号	信号名	機能
1	A18	アドレス・バス	31	A19	アドレス・バス
2	A16	アドレス・バス	32	A17	アドレス・バス
3	A14	アドレス・バス	33	A15	アドレス・バス
4	*Vccr*	リフレッシュ電源	34	A13	アドレス・バス
5	CEH#	カード・イネーブル(上位バイト)	35	A12	アドレス・バス
6	A11	アドレス・バス	36	RESET#	リセット
7	A9	アドレス・バス	37	A10	アドレス・バス
8	A8	アドレス・バス	38	VS1#	電圧検出
9	A6	アドレス・バス	39	A7	アドレス・バス
10	A5	アドレス・バス	40	BS8#	8ビット・バス
11	A3	アドレス・バス	41	A4	アドレス・バス
12	A2	アドレス・バス	42	CEL#	カード・イネーブル(上位バイト)
13	A0	アドレス・バス	43	A1	アドレス・バス
14	RAS#	ロー・アドレス・ストローブ	44	CASL#	カラム・アドレス・ストローブ(下位バイト)
15	A24	アドレス・バス	45	CASH#	カラム・アドレス・ストローブ(上位バイト)
16	A23	アドレス・バス	46	CD#	カード検出
17	A22	アドレス・バス	47	A21	アドレス・バス
18	OE#	出力イネーブル	48	BUSY#	レディ/ビジー
19	D15	データ・バス	49	WE#	ライト・イネーブル
20	D13	データ・バス	50	D14	データ・バス
21	D12	データ・バス	51	RFU	予約
22	D10	データ・バス	52	D11	データ・バス
23	D9	データ・バス	53	VS2#	電圧検出
24	D0	データ・バス	54	D8	データ・バス
25	D2	データ・バス	55	D1	データ・バス
26	D4	データ・バス	56	D3	データ・バス
27	RFU	予約	57	D5	データ・バス
28	D7	データ・バス	58	D6	データ・バス
29	SDA	シリアル・データ/アドレス	59	RFU	予約
30	ACL	シリアル・クロック	60	A20	アドレス・バス

(f) ピン機能(信号ピン)

④スモール PC カード

フルスペックの PC カードをそのまま小型化したものといえます．ピン数も 68 ピンで PC カードと変わりません．PC カードが 1.27 mm ピッチのコネクタを用いているのに対して，スモール PC カードは小型化のために 1 mm ピッチのコネクタを採用しています．外形およびピン配置を**図 4-4** に示します．

スモール PC カードは 1997 年に発表され，すぐに **JEIDA** と PCMCIA に標準化が提案されました．1998 年には PC カード規格として正式に承認され，PC Card Standard の追補版（Ver. 6.1）に仕様が収録されました．

先発の小型カードがメモリや外部記憶媒体としての機能にしぼって小型化を実現していたのに対して，スモール PC カードは PC カードの機能はすべて実現できます．現在は CardBus には対応していませんが，将来は拡張が可能です．ホスト側，カード側のコントローラは，現在の PC カード用のものがそのまま使えます．

そのかわり，カードの外形はもっとも大きく，コスト的にもやや不利です．ディジタル・カメラなどの民生用途よりも，パソコン用として将来は普及しそうです．また，現在の PC カードのように，SCSI カードや LAN カード，モデム・カードなどさまざまな I/O カードが登場すると思われます．

JEIDA

Japan Electronic Industry Development Association（日本電子工業振興協会）の略．電子工業の振興と情報化の推進を目的として昭和 33 年に社団法人として設立された．電子協とも略称される．

長年にわたって電子工業とコンピュータ関連の市場統計調査を発表しているのがもっとも目立つ活動である．そのほかに，ガイドラインや規格もいくつか制定している．PC カード規格は，JEIDA では規格ではなくて，ガイドラインとして扱われている．

最近では，JEIDA と EIAJ（日本電子機械工業会）を統合して強力な団体を作ろうという動きもあるようだ．

〈図4-4〉スモールPCカードの外形とピン配置

(a) 外形寸法（タイプⅠ）

〈図 4-4〉スモール PC カードの外形とピン配置（つづき）

(b) 外形寸法（タイプII）

(c) 外形寸法（タイプIII）

〈図 4-4〉スモール PC カードの外形とピン配置（つづき）

ピン/ソケット・コンタクト部

ピン　　ソケット・コンタクト

	L±0.10	L1(max)	L2 REF	L3(+0.15/−0.10)	L4
電源ピン	5.00	0.50	4.60	0.40	0.50〜2.50
一般ピン	4.25	0.50	3.85	0.40	0.50〜2.50
検出ピン	3.50	0.50	3.10	0.40	0.50〜2.50

33EQ SP＝L1
1.27±0.10
1.00±0.10
1.00±0.10
0.50±0.10

ピン配置（2列68ピン）

5Vキー
0.90±0.05　0.90±0.05
#1　#34　#35　#68
3.50±0.07　1.75±0.05　1.75±0.05
43.00±0.08
表面

低電圧キー
0.90±0.05　0.90±0.05
#1　#34　#35　#68
3.50±0.07　1.75±0.05　2.00±0.05
43.00±0.08
表面

（d）ピン＆ソケット寸法（共通）

〈図 4-4〉スモール PC カードの外形とピン配置（つづき）

ピン番号	信号名			機　能
	メモリ・カード	I/Oカード	ATAカード	
1	GND	GND	GND	グラウンド
2	D3	D3	D3	データ・バス
3	D4	D4	D4	データ・バス
4	D5	D5	D5	データ・バス
5	D6	D6	D6	データ・バス
6	D7	D7	D7	データ・バス
7	CE1#	CE1#	CE1#	カード・イネーブル
8	A10	A10	(A10)	アドレス・バス
9	OE#	OE#	OE#	アウトプット・イネーブル
10	A11	A11	(A11)	アドレス・バス
11	A9	A9	A9	アドレス・バス
12	A8	A8	A8	アドレス・バス
13	A13	A13	(A13)	アドレス・バス
14	A14	A14	(A14)	アドレス・バス
15	WE#	WE#	WE#	ライト・イネーブル
16	READY#	IREQ#	READY : IREQ#	レディ：割り込み要求
17	V_{cc}	V_{cc}	V_{cc}	電源
18	V_{pp1}	V_{pp1}	V_{pp1}またはNC	プログラミング電源またはNC
19	A16	A16	(A16)	アドレス・バス
20	A15	A15	(A15)	アドレス・バス
21	A12	A12	(A12)	アドレス・バス
22	A7	A7	A7	アドレス・バス
23	A6	A6	A6	アドレス・バス
24	A5	A5	A5	アドレス・バス
25	A4	A4	A4	アドレス・バス
26	A3	A3	A3	アドレス・バス
27	A2	A2	A2	アドレス・バス
28	A1	A1	A1	アドレス・バス
29	A0	A0	A0	アドレス・バス
30	D0	D0	D0	データ・バス
31	D1	D1	D1	データ・バス
32	D2	D2	D2	データ・バス
33	WP	IOIS16#	WP : IOIS16#	ライト・プロテクト：16ビットI/Oポート
34	GND	GND	GND	グラウンド
35	GND	GND	GND	グラウンド
36	CD1#	CD1#	CD1#	カード検出
37	D11	D11	D11	データ・バス
38	D12	D12	D12	データ・バス
39	D13	D13	D13	データ・バス
40	D14	D14	D14	データ・バス
41	D15	D15	D15	データ・バス
42	CE2#	CE2#	CE2#	カード・イネーブル
43	VS1#	VS1#	VS1#	電圧検出
44	RFU	IORD#	IORD#	I/Oリード
45	RFU	IOWR#	IOWR#	I/Oリード
46	A17	A17	(A17)	アドレス・バス
47	A18	A18	(A18)	アドレス・バス
48	A19	A19	(A19)	アドレス・バス
49	A20	A20	(A20)	アドレス・バス
50	A21	A21	(A21)	アドレス・バス
51	V_{cc}	V_{cc}	V_{cc}	電源
52	V_{pp2}	V_{pp2}	V_{pp2}またはNC	プログラミング電源またはNC
53	A22	A22	(A22)	アドレス・バス
54	A23	A23	(A23)	アドレス・バス
55	A24	A24	(A24)	アドレス・バス
56	A25	A25	(A25)	アドレス・バス
57	VS2#	VS2#	VS2#	電圧検出
58	RESET	RESET	RESET	リセット
59	WAIT#	WAIT#	WAIT#	ウェイト
60	RFU	INPACK#	INPACK#	入力ポート・アクノリッジ
61	REG#	REG#	REG#	レジスタ・セレクト
62	BVD2	SPKR#	BVD2 : SPKR#	バッテリ電圧検出：オーディオ出力
63	BVD1	STSCHG#	BVD2 : STSCHG#	バッテリ電圧検出：ステータス変化
64	D8	D8	D8	データ・バス
65	D9	D9	D9	データ・バス
66	D10	D10	D10	データ・バス
67	CD2#	CD2#	CD2#	カード検出
68	GND	GND	GND	グラウンド

⑤メモリースティック

音声データや画像データの記憶媒体に特化した小型メモリ・カードです．シリアル・インターフェースの採用によりピン数を10ピンに減らしたこと，データの記憶フォーマットを規格化したことが最大の特徴です．また，コネクタを小型化したことから，細くて長い独自の外形が可能になり，メモリースティックという愛称が付けられました．外形およびピン配置を**図4-5**に示します．

カード側にコントローラを搭載するため，メモリチップの種類を選びません．このコントローラは，**シリアル-パラレルの変換**も受け持ちます．

メモリースティックでは，データの記憶フォーマットを規定することによって再生の互換性を保証しています．オーディオ用やビデオ用のカセットテープでは記録フォーマットが規定されていますから，ある機器で録音，録画した情報を別の機器で問題なく再生できます．これと同じ考え方をメモリ・カードに取り入れたものです．メモリースティック以外の小型メモリ・カードは，機器によって異なるフォーマットが使われている場合があり，別の機器では再生できない可能性があります．民生機器のユーザにとっては，メモリースティックはもっとも使いやすいカードといえるでしょう．

データとしては現在のところ静止画像と音声が想定されており，記憶フォーマットもこの二つを対象として規定されています．将来カードの大容量化が進めば，動画像データの記憶フォーマットも作られるでしょう．いずれも，ファイルのフォーマットや管理方法とともに，データ圧縮の方法も規定されており，さらに**著作権保護**の方法も規定される予定です．

静止画像のデータ圧縮には**JPEG**を用い，ファイル・フォーマットは**Uni-Picture-Format**と同一の形式を採用しています．Uni-Picture-Formatは，IrDAで赤外線通信の標準ファイル転送プロトコルとして規格化されたIrTran-Pで採用している方式です．

音声データの圧縮方式としては，最近広く使われているMP3（MPEG Audio

シリアル-パラレルの変換

メモリ・チップは一般に1バイト/2バイト/4バイトなどのバス幅でパラレルにデータを入出力する．それに対して，メモリースティックは1ビット幅でシリアルにデータを入出力する．

そのため，コントローラにおいてシリアル・データとパラレル・データを相互に変換しなければならない．

著作権保護

マルチメディア機器でもっとも問題となっているのは，音声データや画像データをディジタル化して記録するため，品質を劣化させずに無限回のコピーが可能だという点である．

オリジナルのデータとまったく同じものをユーザ側でいくらでも複製できるとすれば，音楽やビデオの著作権はないも同然である．そのため，何らかの方法でユーザ側のディジタル・コピーを制限しなければならない．

CDやDVDでも，オリジナル・ソースから1世代目はコピーできるが，2世代目以降はコピーできないようにするなどの著作権保護の方法が使われている

〈図4-5〉メモリースティックの外形とピン配置

(a) 外形

(b) ブロック図

Rayer3）ではなく，新たに開発された**ATRAC3 方式**が使われます．また，新しい著作権保護の技術として，Magic Gate（メモリースティックと記録/再生機器の間で自動的に著作権の相互認証を行う技術）とOpenMG（パソコン上で保護すべきデータを暗号化し，不正コピーやネットワークなどへの流出を防ぐ技術）が発表されています．

これらの独自の圧縮技術や著作権保護技術を含めた技術情報は，基本的に公開されていないようです．メモリースティックや対応機器の製造を希望するメーカに対しては有償でライセンスが供与されます．

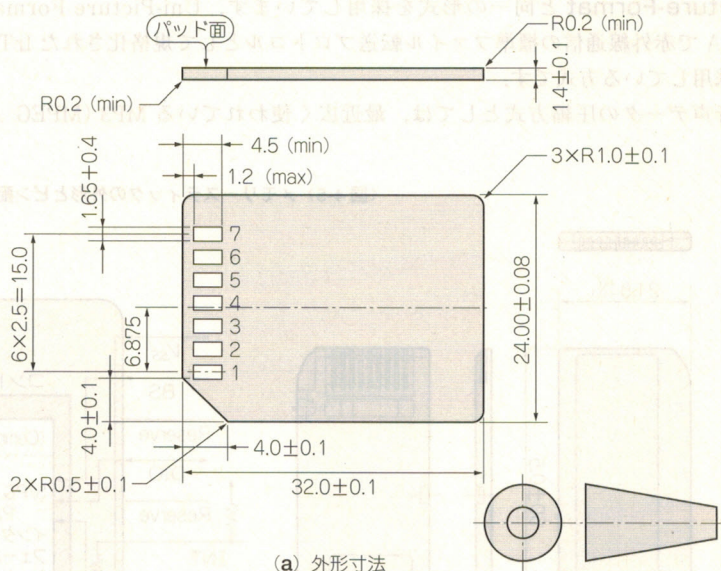
なお，メモリースティックは，ソニーとオリンパス光学工業，カシオ計算機，三洋電機，シャープ，富士通が協力して開発したもので，アイワも規格に賛同していると発表されています．

⑥マルチメディアカード

先発のどのカードよりも小型であり，さらに低コストと高い汎用性を追求したカードです．携帯電話やページャなどの小型機器にも利用できます．そのかわり，メモリ容量はあまり大きくできません．フラッシュ・メモリ，マスクROM，OTPROMなどのメモリ・カード，さらに各種のI/Oカードにも対応しています．外形およびピン配置を**図 4-6**に示します．

シリアル・インターフェースを採用してピン数を減らした点は，メモリースティックに似ています．マルチメディアカードのピン数は7ピンで，これまでで最

〈図 4-6〉マルチメディアカードの外形とピン配置

（a）外形寸法

ピン番号	信号名	機　能
1	RSV	予約
2	CMD	コマンド/レスポンス
3	V_{SS1}	グラウンド
4	V_{DD}	電源（2～3.6V）
5	CLK	クロック
6	V_{SS2}	グラウンド
7	DAT	データ

（b）ピン機能

JPEG

Joint Photographic Expert Groupの略．ディジタル画像データの圧縮方法の一つであり，とくに連続階調をもつ自然画像データの圧縮方法として最も広く用いられているものである．

JPEGは不可逆圧縮であり，圧縮後は元のデータを完全に復元することはできない．そのかわり，高い圧縮率が得られて，かつ複合化も高速にできる．

Joint Photographic Expert Groupという名称は，JPEGの標準化がISO/IECとCCITT（現ITU-T）の合同研究グループによって行われたことによる．したがって，JPEGの規格もISO/IEC10918:1992とITU-T勧告T-81の二つが作られている．

Uni-Picture-Format

IrDAでは，赤外線を利用した静止画伝送プロトコルとしてIrTran-Pの標準化を進めている．この標準化作業を担当しているのは，NTT，カシオ計算機，シャープ，ソニー，オカヤシステムウェアの5社である．

Uni-Picture-Formatは，IrTran-Pを用いて転送する画像の標準フォーマットである．IrTran-P規格のAppendixに収録されている．画像サイズは320×240～1280×960およびフリーサイズで，カラー形式はY/Cr/Cbである．

ATRAC3 方式

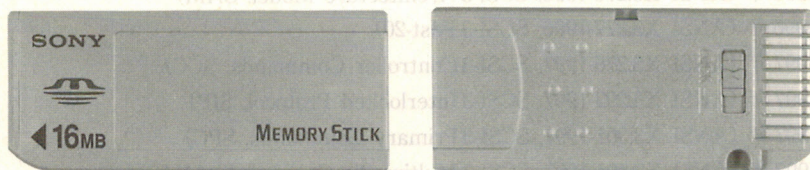
ソニーではMD（Mini Disc）の音声圧縮方式として独自開発のATRAC（Adaptive TRansform Acoustic Cording）方式を採用している．ATRAC方式は，聴感上聞こえにくい音をカットすることによって従来の音声圧縮方式より大幅に圧縮率を向上したもので，データ量の少ないMDでも一見CDに近い高音質を得られると主張している．

メモリースティックに採用が予定されているATRAC3方式（仮称）は，従来のATRAC方式を改良して圧縮率を約2倍に向上したものである．64 Mバイトのメモリースティックで，1時間以上の連続録音再生を可能にする．

小です．カードにコントローラを搭載するため，メモリ・チップの種類は選びません．

インターフェースはワンチップ・マイコンやシリアルEEPROMで用いられているSPIをベースに改良を加えたもので，SPIモードでのインターフェースも可能です．携帯電話やページャなどのローエンド機器でも，回路をほとんど追加せずにマルチメディアカードのスロットを装備できます．

さらに，このシリアル・インターフェースはバス構成になっており，ひとつのバスに最大30枚のカードを接続できます．マルチスロットをもつ機器を簡単に実現できます．これは，ほかのカードにはないマルチメディアカードだけの特徴です．

マルチメディアカードはSiemens社とSanDisk社が協力して開発したもので，Ericsson Mobile Communications社，Motorola社，Nokia社，Qualcomm社などの大手携帯電話メーカが規格に賛同しています．また，普及団体としてMultiMediaCard Association（MMCA）が作られています．マルチメディアカードの仕様書は公開されていませんが，MMCA会員になれば入手できます．

SPI
Serial Peripheral Interchangeの略．代表的な3線式シリアル・インターフェース（クロック，データイン，データアウト）の方式の一つ．Motorola社のシングルチップマイコン（68 HC11など）で用いられている．Philips社のI2C, National Semiconductor社のMicrowireなどとも類似点が多い．

第2-5章 コンピュータと周辺機器を接続するための高速インターフェース

SCSI

宮崎　仁

〈名称〉

Small Computer System Interface

〈発行日〉

1986年（ANSI X3.131-1986, Small Computer System Interface）
1991年（ANSI X3.131-1994, Small Computer System Interface-2）
1995年（ANSI X3.253-1995, SCSI-3 Parallel Interface, SPI）
1996年（ANSI X3.269-1996, SCSI-3 Fibre Channel Protocol, FCP）
1996年（ANSI X3.270-1996, SCSI-3 Architecture Model, SAM）
1996年（ANSI X3.277-1996, SCSI-3 Fast-20）
1997年（ANSI X3.276-1997, SCSI-3 Controller Commands, SCC）
1997年（ANSI X3.292-1997, SCSI-3 Interlocked Protocol, SIP）
1997年（ANSI X3.301-1997, SCSI-3 Primary Commands, SPC）
1997年（ANSI X3.304-1997, SCSI-3 Multimedia Commands, MMC）
1998年（ANSI NCITS 305-1998, SCSI-3 Enclosure Service Commands Set, SES）
1998年（ANSI NCITS 306-1998, SCSI-3 Block Commands, SBC）
1998年（ANSI NCITS 314-1998, SCSI-3 Medium Changer Commands, SMC）

〈発行者〉

American National Standards Institute

〈情報入手先〉

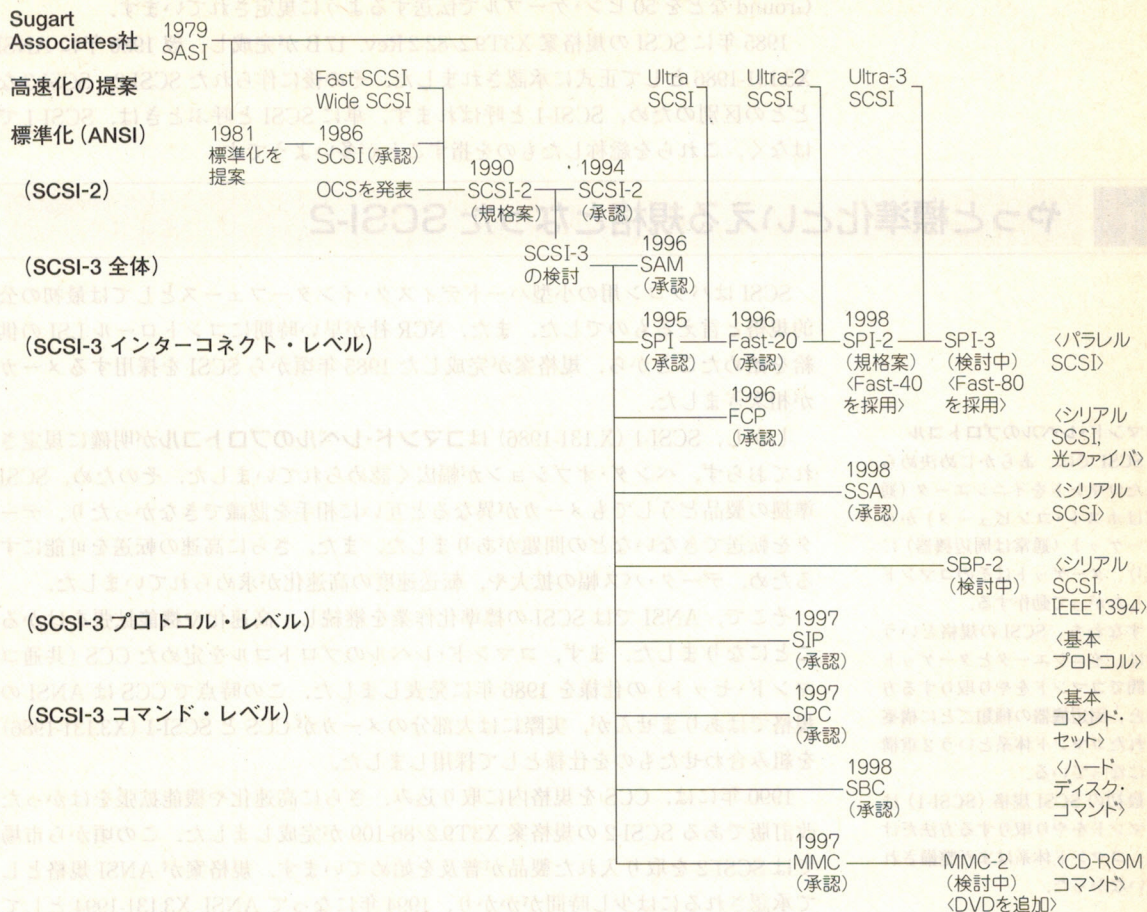
http://www.ansi.org（ANSI）
http://www.ncits.org（NCITS）
http://www.symbios.com/x3t10/（T10）
http://www.scsita.org（STA）

小型ハードディスクとSCSI

SCSIはコンピュータと周辺装置を接続するための高速インターフェース規格です．もともとはハードディスク・インターフェースから発展したものですが，コンピュータや周辺装置の内部アーキテクチャに依存しない汎用のインターフェースとして発展しています．AT互換機やMacintoshなどのパソコンをはじめ，ミニコン，ワークステーションでも広く採用されてきました（**図5-1**）．

SCSIの原型となったのは，1979年に**Shugart Associates社**から発表されたSASI（Shugart Associates System Interface）です．Shugart Associates社は小型ハードディスク装置のパイオニア的なメーカであり，初期の業界を先導する役割を果たしていました．SASIは同社のハードディスク製品だけでなく，デファクト・スタンダードとしてほかのメーカにも採用されました．

Shugart Associates社
1970年代に8インチ・ハードディスク・ドライブをはじめて製品化するなど，小型ハードディスク市場をリードしてきた最有力メーカだった．だが，1979年に創業者のAlan Shugartが会社を去ってからは次第に目立った活動をしなくなっていった．

〈図 5-1〉 SCSIの沿革

1981年には，当時の汎用コンピュータの有力メーカである**NCR社**がShugart Associates社と共同して，ハードディスク・インターフェースの標準化をANSI（American National Standards Institute）のX3委員会（現NCITS）に提案しました．これがSCSIの始まりです．これ以後，ハードディスク関連の標準化はおもにANSIのX3委員会を舞台として進められることになりました．また，NCR社の一部門から独立したSymbios社は，その後もSCSIを推進する中心メーカの役割を果たしています．

SCSIの仕様はSASIをベースとして拡張，発展させたものといえます．SASIは基本的に1台のコンピュータに最大2台のハードディスクを接続する専用インターフェースでしたが，SCSIはコンピュータ，ハードディスクを含む各種の装置を8台まで接続できる汎用の**バス型インターフェース**となりました．ケーブル長（バスの全長）は，シングル・エンド（不平衡）型で最大6m，差動（平衡）型で最大25mと規定されています．差動伝送を用いれば，コンピュータのすぐ近くにある装置（文字どおり周辺装置）だけでなく，隣室や上下階ぐらいなら必要に応じてケーブルを伸ばすことができます．

一方，コンピュータの筐体内でケーブルを接続することにより，内蔵ハードディスクのような内蔵周辺装置とのインターフェースにも用いられます．

データ・バスは8ビット幅で，9本のデータ線（8ビット・データ＋パリティ），

NCR社
世界的な有力コンピュータ・メーカの一つ．もともとの社名はNational Cash Register Co.（ナショナル金銭登録機会社）といい，金銭登録機（商店などで使われているいわゆる「レジ」）の製造から出発した．1950年代からコンピュータ事業に進出し，同様に事務機械製造から出発したIBM社としのぎを削ってきた．その後，1991年にAT&T社と合併し，1997年に分離独立した．

バス型インターフェース
複数のデバイスが1組の共用伝送路を使って交代で（もしくは同時多重的に）データのやり取りを行う方式．また，このような共用伝送路をバスと呼ぶ．
交通機関のバスのように，いろいろな乗客が乗り合わせることから名付けられた．

9本の制御信号線，各信号線のリターン，終端電源供給用のTERMPWR，Groundなどを50ピン・ケーブルで伝送するように規定されています．

1985年にSCSIの規格案X3T9.2/82-2 Rev. 17Bが完成し，翌1986年にANSI X3.131-1986として正式に承認されました．その後に作られたSCSI-2，SCSI-3などとの区別のため，SCSI-1と呼ばれます．単にSCSIと呼ぶときは，SCSI-1ではなく，これらを総称したものを指すことが多いようです．

やっと標準化といえる規格となったSCSI-2

SCSIはパソコン用の小型ハードディスク・インターフェースとしては最初の公的規格と言えるものでした．また，NCR社が早い時期にコントロールLSIの供給を始めたことから，規格案が完成した1985年頃からSCSIを採用するメーカが相次ぎました．

しかし，SCSI-1（X.131-1986）は**コマンド・レベルのプロトコル**が明確に規定されておらず，ベンダ・オプションが幅広く認められていました．そのため，SCSI準拠の製品どうしでもメーカが異なると互いに相手を認識できなかったり，データを転送できないなどの問題がありました．また，さらに高速の転送を可能にするため，データ・バス幅の拡大や，転送速度の高速化が求められていました．

そこで，ANSIではSCSIの標準化作業を継続し，高速化や機能拡張をはかることになりました．まず，コマンド・レベルのプロトコルを定めたCCS（共通コマンド・セット）の仕様を1986年に発表しました．この時点でCCSはANSIの規格ではありませんが，実際には大部分のメーカがCCSとSCSI-1（X3.131-1986）を組み合わせたものを仕様として採用しました．

1990年には，CCSを規格内に取り込み，さらに高速化や機能拡張をはかった改訂版であるSCSI-2の規格案X3T9.2/86-109が完成しました．この頃から市場ではSCSI-2を取り入れた製品が普及を始めています．規格案がANSI規格として承認されるには少し時間がかかり，1994年になってANSI X3.131-1994として正式に承認されました．

なお，同じ規格番号がつけられていることからわかるように，SCSI-2はSCSI-1の内容を包含する改訂版であり，旧規格のSCSI-1（X3.131-1986）は廃止されました．SCSI-1は過渡的な暫定規格で，SCSI-2によってSCSI規格はひとまず完成したといえるでしょう．

SCSI-2では物理的仕様，電気的仕様に加えて**ソフトウェア（コマンド）の仕様**

コマンド・レベルのプロトコル

SCSIでは，あらかじめ決められたコマンドをイニシエータ（通常はホスト・コンピュータ）からターゲット（通常は周辺機器）に送り，ターゲットはそのコマンドにしたがって動作する．

すなわち，SCSIの規格というのは，イニシエータとターゲットの間でコマンドをやり取りする方法と，周辺機器の種類ごとに構築されたコマンド体系という2重構造になっている．

最初のSCSI規格（SCSI-1）はコマンドをやり取りする方法だけで，コマンド体系はまだ整備されていなかった．

ソフトウェアの仕様

SCSIのコマンドは，ホスト（イニシエータ）側では単にソフトウェア的な命令セットとして定義され，ホストのハードウェアとは無関係である

コマンドを受け取った周辺機器が具体的にどのような動作をするかは，もちろん周辺機器のハードウェアに依存する．

〈写真5-1〉50ピンと68ピンのSCSIケーブル

が標準化されたことから，SCSI-2準拠の製品どうしなら機種やメーカが違っても接続できるようになりました．実際の製品レベルでは互換性は100%とはいえませんが，接続に関するトラブルは大幅に少なくなりました．

また，SISC-2では新たに採用された二つのオプションによって，データ転送速度を従来の2～4倍に高速化できます．

SCSI-1はバス幅8ビットで，**同期転送モード**を用いることによって約4Mバイト/sの最大データ転送速度が可能でした．SCSI-2でも基本的な転送方法は変わりませんが，タイミング条件の見直しにより，同期転送モードの最小サイクル時間（最小転送周期）が100nsに短縮されました．したがって，最大転送レートは10Mバイト/sとなります．

SCSI-2では，サイクル時間100ns以上200ns未満の同期転送をとくに**Fast SCSI**と呼んでいます．サイクル時間200ns以上（転送レート5Mバイト/s以下）の従来の同期転送モードももちろん利用できます．

また，サイクル時間の短縮とは別に，バス幅を16ビットまたは32ビットに拡大して高速化の効果をあげる**Wide SCSI**が追加されました．Wide SCSIは非同期転送モード，同期転送モード，Fast SCSIのいずれにも用いることができます．転送レートは，従来の同期転送モードのとき最大10Mバイト/s（バス幅16ビット）または20Mバイト/s（バス幅32ビット），Fast SCSIのとき最大20Mバイト/s（バス幅16ビット）または40Mバイト/s（バス幅32ビット）となります．

互換性を保つため，SCSI-2ではSCSI-1と同じバス幅8ビットの50ピン・ケーブルを標準仕様として採用しています．これを**Aケーブル**と呼んでいます．また，オプションとして68ピンの**Bケーブル**を新たに規定しました．Bケーブルには8ビットまたは24ビットの拡張データ・バスが含まれており，AケーブルとBケーブルを合わせて使うことによってWide SCSIを実現できます．このように，SCSI-2のWide SCSIにはケーブルやコネクタの追加が必要なため，実際の製品ではあまり使われていません．Fast SCSIとWide SCSIの組み合わせ（Fast Wide SCSI）も，SCSI-2の段階ではほとんど使われませんでした．

なお，同期転送モードやFast SCSI，Wide SCSIを使えるのは純粋のデータ転送だけで，コマンドやステータスなどの転送はバス幅8ビットの非同期転送モードで行います．このときの転送レートは最大で約1.5Mバイト/sです．

同期転送モード

連続して－ACKパルス，－REQパルスを送り，それに同期して一定周期でデータを転送する方式．非同期転送モード（－ACKと－REQを使って互いに確認しながら1バイトずつ転送する方式）にくらべて高速転送を実現しやすい．

Fast SCSI

通常の同期転送よりも高速に同期転送を行うので，Fast SCSIの呼び名がある．タイミングが高速なこと以外は通常の同期転送と変わらない．SCSI-2で採用された．

Wide SCSI

データ・バス幅を8ビットから16または32ビット幅に広げたことからWide SCSIの呼び名が付けられた．

Aケーブル

SCSI-1で採用された50ピン・ケーブルと同じもの．データ・バス幅は8ビット．SCSI-2でWide SCSIのために追加された68ピンのBケーブルと区別するため，標準の50ピン・ケーブルはAケーブルと呼ばれるようになった．

Bケーブル

SCSI-2でWide SCSIを実現するために追加された68ピン・ケーブル．24ビットのデータ・バスをもち，そのうち8ビットを使えば8＋8＝16ビット幅，24ビットすべてを使えば8＋24＝32ビット幅のWide SCSIができる．

シリアル・インターフェースにも対応しているSCSI-3

SCSI-2の仕様は1990年に一応完成しました．その後も，パソコンや周辺装置の高速化，大容量化やマルチメディアの普及が進むとともに，SCSIに対してもさらなる高速化や機能拡張の要求が強まってきました．

そこで，ANSIでは引き続き次世代SCSIの標準化の作業を行ってきました．SCSI-2は全体を一つの規格（X3.131-1994）としてまとめられましたが，この次世代SCSIはいくつかの個別規格の集まりとして作られ，それらを総称してSCSI-3と呼ばれます．SCSI-3の全体の構成はSCSI-3 Architecture Model（X3.270-1996）によって定義されています．

SCSI-3はSCSI-2の単なる拡張ではなく，新たに再構成されたものといえます．従来のSCSI-2のボトルネックを解消するとともに，将来の拡張にも備えた構成となっています．そのため，SCSI-2からは大幅に変更された部分もあります．たとえば，SCSI-2とはケーブルやコネクタなどが変更され，従来のSCSI-2デバ

〈写真 5-2〉変換アダプタ

イスとの相互接続には**変換アダプタ**が必要です．

また，SCSI-3 では物理的および電気的仕様が大幅に拡張され，SCSI-2 のような単一のインターフェースではなくなっています．SCSI-2 と同じパラレル・インターフェース（Parallel Interface）に加えて，光ファイバや電気的ケーブルを用いた三つのシリアル・インターフェース（Fibre Channel，Serial Bus，Serial Storage Architecture）が新たに追加されました．

1993 年頃から次々と SCSI-3 の新しい規格案が発表され，1995 年頃から正式の標準として承認されてきました．しかし，まだすべての規格案が完成したわけではなく，承認された分はさらにその一部にすぎません．

SCSI-3 の中では，従来の SCSI-2 の直接の拡張にあたるパラレル・インターフェースの規格が早くから整備されてきました．1995 年には物理的，電気的仕様を規定した ANSI X3.253-1995，SCSI-3 Parallel Interface（SPI），1996 年にはその高速オプションである ANSI X3.277-1996，SCSI-3 Fast-20，1997 年には基本伝送プロトコルを規定した ANSI X3.292-1997，SCSI-3 Interlocked Protocol（SIP）が正式に承認されています．

また，コマンド・レベルの規格として，1997 年には各デバイス共通の基本コマンド・セットを規定した ANSI X3.301-1997，SCSI-3 Primary Commands（SPC）と，**マルチメディア装置向けのコマンド**を規定した ANSI X3.304-1997，SCSI-3 Multimedia Commands（MMC），1998 年にはハードディスク装置向けのコマンドを規定した ANSI NCITS 306-1998，SCSI-3 Block Commands（SBC）と，CD-ROM などの交換式メディア装置向けのコマンドを規定した ANSI NCITS 314－1998，SCSI-3 Medium Changer Commands（SMC）が正式に承認されています．

さらに，これらの承認された規格以外にも，規格案の段階で製品に採用されているものがいくつかあります．

変換アダプタ

50 ピン－68 ピンの変換ケーブルを用いることが多い．SCSI-3 の標準の 68 ピン・コネクタ（P ケーブル）のうち 50 本は SCSI-2 の標準の 50 ピン・コネクタと互換の信号であり，その 50 本だけを SCSI-2 デバイスに接続すれば相互にやり取りが可能である．

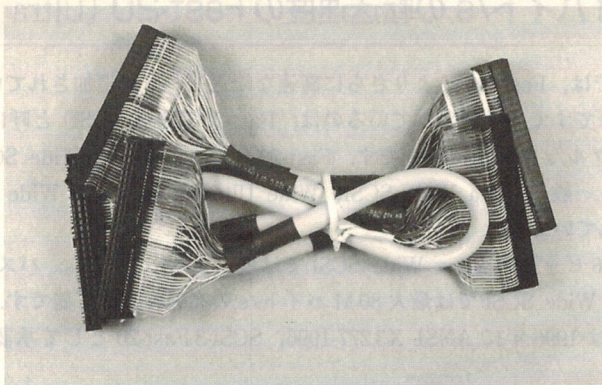
マルチメディア装置向けのコマンド

規格の名称はマルチメディア・コマンドとなっているが，具体的には CD-ROM ドライブのためのコマンドである．

16 ビット，32 ビット・バスに対応した SCSI-3 パラレル・インターフェース

SCSI-3 パラレル・インターフェース（ANSI X3.253-1995，SCSI-3 Parallel Interface，SPI）は，従来の SCSI-2 を直接拡張した規格といえます．かなり変更された部分もありますが，上位互換性は保たれており，相互接続も可能です．

SCSI-3 パラレル・インターフェースでは，標準ケーブルが SCSI-2 の 50 ピン（A ケーブル）から 68 ピン（P ケーブル）に変更され，データ線が 16 ビットに拡

〈写真 5-3〉パソコン内蔵機器用 SCSI ケーブル

張されました．これによって，バス幅 16 ビットの Wide SCSI を 1 本の **P ケーブル**で実現できるようになりました．このバス幅 16 ビットのモードは，名称は従来通り Wide SCSI と呼ばれていますが，実質上 SCSI-3 の標準転送モードと見なすことができます．それに対して，従来の 50 ピン・ケーブルを使ったバス幅 8 ビットのモードは **Narrow SCSI** と呼ばれることがあります．

バス幅が拡大されただけでなく，**SCSI-ID** も拡張されました．従来の SCSI-2 は，8 ビットのデータ線を使って各装置に 8 個の SCSI ID を割り当てていたため，接続できる装置は最大 8 台に制限されていました．しかし，SCSI-3 ではバス幅 16 ビットなら 16 個，バス幅 32 ビットなら 32 個の SCSI ID を割り当てられるようになりました．これによって，接続できる装置も最大 16 台または 32 台に増やすことができます．

SCSI-2 では Wide SCSI はあまり使われず，実際の製品の大部分は 8 ビットの Narrow SCSI でした．最初から 16 ビット・バスが標準だった IDE（ATA）にくらべて，SCSI はハンディを負っていたといえます．SCSI-3 になって，ようやくこのハンディが解消されました．

一方，従来の SCSI-2 との互換性にも配慮しています．**68 ピン−50 ピン変換ケーブル**を用いれば，16 ビット・バスをもつ SCSI-3 機器と，8 ビット・バスをもつ SCSI-2 機器を一つのバスに接続することが可能です．ただし，SCSI-3 機器と SCSI-2 機器を混用するときは，SCSI-ID は 8 個しか使えません．

なお，バス幅 32 ビットの Wide SCSI を実現するために，SCSI-3 では新たにオプションの **Q ケーブル**（68 ピン）が規定されました．この Q ケーブルは，SCSI-2 のオプションの B ケーブルとはピン数が同じだけで，信号線定義は異なります．

SCSI-3 パラレル・インターフェース（X3.253-1995）のデータ転送速度は，SCSI-2 と同様に，最大 5 M サイクル/s の標準の同期転送と最大 10 M サイクル/s の Fast SCSI が規定されています．バス幅 8 ビットのときの転送レートは SCSI-2 と同じですが，SCSI-3 の標準モードであるバス幅 16 ビットの Wide SCSI を用いれば，最大 10 M バイト/s（標準モード）と最大 20 M バイト/s（Fast モード）が得られます．Fast SCSI と Wide SCSI の組み合わせ（Fast Wide SCSI または Wide Fast SCSI）は，SCSI-2 ではあまり用いられませんでしたが，SCSI-3 になって広く用いられるようになりました．

さらに，オプションのバス幅 32 ビットの Wide SCSI では，最大 20 M バイト/s（標準モード）と最大 40 M バイト/s（Fast モード）の高速転送を実現できます．

P ケーブル

SCSI-3 で新たに標準として採用された 68 ピン・ケーブル．バス幅が 16 ビットに拡張されたのがおもな違いである．

SCSI-2 の標準の A ケーブル（50 ピン）やオプションの B ケーブル（68 ピン）と混同しないように，P ケーブルという名称が付けられた．

Narrow SCSI

SCSI-3 の標準仕様はあくまでも 8 ビット転送だが，実際には 16 ビットの Wide SCSI をサポートする機器が多数派になることを予想して，わざわざ「Narrow」という名前を付けたものである．

SCSI-ID

SCSI バスに接続されたデバイスが互いを区別するための番号．アービトレーション（バス使用権の調停を行う）およびセレクション/リセレクション（バス使用権を獲得したデバイスが相手デバイスを指名する）において使われる．

68 ピン−50 ピン変換ケーブル

SCSI-3 の標準の 68 ピン・コネクタ（P ケーブル）のうち，SCSI-2 と互換の 50 本分だけを 50 ピン・コネクタに接続するケーブル．SCSI-3 デバイスと SCSI-2 デバイスの相互接続に用いられる．

Q ケーブル

SCSI-3 で新たに採用されたオプションの 68 ピン・ケーブル．SCSI-2 の 68 ピン・ケーブル（B ケーブル）と区別するために，Q ケーブルの呼び名が付けられた．

40 Mバイト/s，80 Mバイト/sの転送速度のFast-20（Ultra SCSI）

SCSI-3では，Fast SCSIよりさらに高速な転送モードが追加されています．

規格としてすでに承認されているのは，Fast-20（Ultra SCSI）と呼ばれる最大20 Mサイクル/sの転送モードです．Fast-20（Ultra SCSI）とWide SCSIの組み合わせは，一般にUltra Wide SCSI，Wide Ultra SCSIまたはWide Fast-20などと呼ばれています．

バス幅16ビットのUltra Wide SCSIでは最大40 Mバイト/s，バス幅32ビットのUltra Wide SCSIでは最大80 Mバイト/sの高速転送が可能です．

Fast-20は1996年にANSI X3.277-1996，SCSI-3 Fast-20として承認されました．

低電圧差動型のUltra2 SCSI（Fast-40）

差動型

二つのディジタル信号を一組にして，ドライバ側では一方が“H”ならかならず他方が“L”というように相補型(コンプリメンタリ)動作を行う方式．レシーバ側では，二つの信号の差電圧を検出するように回路を構成すれば，差電圧が正か負かという正負信号として受信することができる．

信号波形の歪みや外来ノイズの影響を受けにくく，高速で信頼性の高い伝送ができる．

低電圧差動型

従来のSCSIの差動型は，差動信号の振幅が約2 VというEIA-485規格を採用していた．振幅が大きいのは外来ノイズに強い利点があるが，ドライバ負荷が重くなる欠点や，外部に放射するノイズが大きくなる欠点がある．

低電圧差動型は，差動信号の振幅が約250 ～ 450 mVと小さいEIA-644規格（LVDS）を採用している．

規格案の段階のものにはUltra2 SCSI（Fast-40）とUltra3 SCSI（Ultra 160/mまたはFast-80）があります．

Ultra2 SCSI（Fast-40）は伝送方式を**差動**（平衡）**型**に限定して，最大40 Mサイクル/sの高速転送を行います．バス幅16ビットのUltra2 Wide SCSI（Wide Ultra2 SCSI，Wide Fast-40）では最大80 Mバイト/sの高速転送が可能です．

また，Ultra2 SCSI（Fast-40）では従来の差動型に加えて，新たに**低電圧差動**（Low Voltage Differential）**型**の伝送方式を採用しました．

従来の差動型は信号振幅が比較的大きいため，ドライバの消費電力や放射ノイズが大きいなどの欠点がありました．そのため，シングル・エンド型よりも伝送特性は大幅に優れていますが，実際の製品ではあまり使われてきませんでした．低電圧差動型は，信号振幅を小さくすることによってこれらの欠点の解決をはかったもので，今後広く普及すると考えられています．低電圧差動型はLVDと呼ばれており，それに対して従来の差動型はHVD（High Voltage Differential）と呼ばれるようになりました．

Ultra2 SCSI（Fast-40）とLVDは，規格案の仕様が固まった1998年頃からすでに市場に出回り始めています．

Ultra2 SCSI（Fast-40）の仕様は，規格案X3T10/1142D，SCSI Parallel Interface-2（SPI-2）の中で規定されています．このSPI-2（X3T10/1142D）は従来のSPI（X3.253-1995）の内容をすべて含んだ拡張版であり，SPIを置き換える規格として作られています．正式に承認を受けた後の規格番号はANSI NCITS 302となります．

最大160 Mバイト/sの転送速度に対応したUltra3 SCSI（Fast-80）

Ultra3 SCSI（Fast-80）はLVDを用いて最大80 Mサイクル/sの高速転送を行うモードです．バス幅16ビットのUltra3 Wide SCSI（Wide Ultra3 SCSI，Wide Fast-80）では最大160 Mバイト/s高速転送が可能であり，Ultra 160/m SCSIとも呼ばれます．

Ultra3 SCSI（Fast-80）の仕様は，規格案X3T10/1302D，SCSI Parallel Interface-3（SPI-3）の中で規定されています．このSPI-3（X3T10/1302D）はSPI-2（X3T10/1142D）の内容をすべて含んだ拡張版であり，SPI-2を置き換える

規格として作られます．また，SPI-3ではHVDおよびバス幅32ビットのWide SCSIは廃止される予定です．SPI-3はまだ基本仕様の検討中であり，今後の変更も考えられます．

なお，Ultra SCSI，Ultra2 SCSI，Ultra3 SCSI，Ultra 160/m SCSIなどは，規格案となる以前に各メーカが提唱していた名称です．**ANSIの規格**（規格案）ではそれぞれFast-20，Fast-40，Fast-80と呼ばれるようになり，Ultraという呼び方は出てきません．しかし，市場ではUltra SCSI，Ultra2 SCSIなどの名称の方が通りがよく，広く使われています．

ANSIの規格
Ultra SCSIはANSI X3.277-1995でANSIの規格に採用されたが，規格の中ではFast-20と呼ばれている．同様に，Ultra2 SCSIはANSIの規格案X3T10/1142DでFast-40と呼ばれており，Ultra3 SCSIはANSIの規格案X3T10/1302DでFast-40と呼ばれている．

SCSI-3シリアル・インターフェース

現在のところ，SCSIパラレル・インターフェースの転送速度はUltra3 SCSI（Fast-80）でほぼ上限に達し，それ以上の大幅な高速化は難しいと言われています．これは，ドライバ/レシーバICの遅延時間やケーブル上の信号の**遅延時間のばらつき**（スキュー）によって，パラレルに伝送される複数ビットのデータや，タイミング信号が受信側に到達する時間がばらついてしまうためです．

それに対して，シリアル・インターフェースのほうが高速化できる可能性が大きく，将来の高速ハードディスク・インターフェースはシリアルが主流になると予想されています．また，電気的インターフェースよりも高速，長距離の伝送が可能な光インターフェースを利用するにも，シリアル・インターフェースは有利です．

シリアル・インターフェースの中でも，とくに**IEEE 1394**は周辺機器の高速インターフェース機器として将来がきわめて有望であると考えられています．IEEE 1394の転送速度は，現在は100Mビット/s（12.5Mバイト/s），200Mビット/s（25Mバイト/s），400Mビット/s（50Mバイト/s）の3段階であり，Wide Ultra2 SCSIやUltra3 SCSIよりも低速です．しかし，将来は800Mビット/s（100Mバイト/s），1.6Gビット/s（200Mバイト/s），3.2Gビット/s（400Mバイト/s）と高速化が進められる予定です．

そこで，SCSI-3では新たにシリアル・インターフェースの規格が加えられました．シリアル・インターフェースの規格をあらかじめSCSIの中に取り込んでしまうことによって，将来IEEE 1394などのシリアル・インターフェースに主流の座を奪われるのを防ぐことができます．物理的，電気的仕様や基本的な**伝送プロトコル**のレベルではパラレルとシリアルは異なった規格となっていますが，コマンド・レベルでは共通化され，パラレル・インターフェースでもシリアル・インターフェースでも共通のSCSIコマンドが利用できるようになっています．

SCSI-3のシリアル・インターフェースとしては，Fibre Channel，Serial Bus，Serial Storage Architectureの三つが現在考えられています．この中では，光ファイバを利用するFibre Channelの標準化が早くから進んでおり，すでに正式に承認されています．Serial Bus Protocol（SBP）は物理的，電気的仕様としてIEEE 1394を利用するものですが，標準化はやや遅れています．最初のSBPの規格案は撤回され，現在ではそれに代わる規格案として，X3T10/1155D，Serial Bus Protocol－2（SBP－2）が検討されています．

遅延時間のばらつき
たとえば，8ビットのパラレル・バスで8個のドライバ入力をまったく同時に変化させたとしても，それを受け取ったレシーバ出力の変化のタイミングはビットによってばらつく．ドライバ/レシーバの特性は8個が同じではなく，入出力間の遅延時間は少しずつ異なる．また，ケーブルの分布容量などの特性も8本が同じではなく，ケーブル上の伝播速度は少しずつ異なる．
このような信号間のタイミングのばらつきを一般にスキューと呼ぶ．

IEEE 1394
IEEE（Institute of Electrical and Electronics Engineers）で作られた高速シリアル・インターフェースの規格．もともとはApple社がハードディスク・インターフェースとして開発したFireWireが原型となっている．
現在はハードディスク向けよりも，ディジタル・ビデオ（DV）をはじめとするマルチメディア機器のためのインターフェースとして普及しはじめている．

伝送プロトコル
プロトコルという言葉はもともとはハードウェア，ソフトウェアを問わず，伝送や相互接続のための取り決めのことを言う．だが，ソフトウェア的な伝送の手順の取り決めをとくに伝送プロトコルと呼ぶ場合も多いようだ．

SCSI-2の概要

SCSI-2の規格書の構成は，まず最初に前書きや用語の定義があり，規格の主要部分は第5章～第18章です．

第5章～第8章はデバイスの種類によらない共通仕様の部分で，第5章は物理的仕様と電気的仕様，第6章は論理的仕様，第7章はSCSIコマンドとステータスの概要，第8章は全デバイス共通コマンドとなっています．

後半の第9章～第18章はデバイスごとの個別コマンド仕様の部分で，第9章はダイレクトアクセス・デバイス，第10章はシーケンシャルアクセス・デバイス，第11章はプリンタ・デバイス，第12章はプロセッサ・デバイス，第13章はライトワンス・デバイス，第14章はCD-ROMデバイス，第15章はスキャナ・デバイス，第16章は光メモリ・デバイス，第17章はメディアチェンジャ・デバイス，第18章は通信デバイスとなっています．

ここでは，前半の共通仕様の部分を中心に概要を紹介します．

SCSI-2のシステム構成

デイジーチェン接続
1台のデバイスからケーブルを出して次のデバイスに接続し，さらにそこからケーブルを出して次のデバイスを接続し，というように複数のデバイスをいもづる式に接続する方式．

論理ユニット
SCSIでは，周辺機器そのものとSCSIバスに接続するためのインターフェース（コントローラ）部分を分けて考えている．周辺機器の部分を一般化した概念が論理ユニットである．

バス使用権
SCSIではバスに接続された複数のデバイスが交代でバスを使用して伝送を行うことができる．バス上でのデータの衝突を防ぐため，どのデバイスがバスを使用できるかの使用権を設定して，使用権を獲得したデバイスだけがバスを使用できる方式を採用している．

SCSI-2は双方向データ・バスをもち，最大8台のデバイスを**デイジーチェン接続**できます．デイジーチェン接続を可能にするため，多くのSCSI製品がSCSIコネクタを2個ずつ装備しています（**図5-2**）．

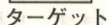
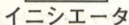
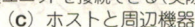
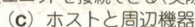
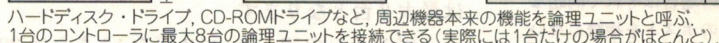
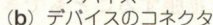
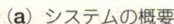
デバイスとしてはホスト・コンピュータおよび各種の周辺機器が想定されています．ホスト・コンピュータを複数接続することも可能で，コンピュータ間の通信にSCSIを利用できます．周辺機器は外付けだけでなく，ホスト・コンピュータに内蔵することもできます．

ホスト・コンピュータはホスト・アダプタ，周辺機器はコントローラを介してSCSIバスに接続されます．一つのバスにはホスト・アダプタとコントローラを合わせて最大8台を接続できます．

さらに，コントローラには最大8台の**論理ユニット**（周辺機器）を接続できます．これは複数の周辺機器でSCSIコントローラを共有できるように考えられたものですが，実際の製品では大部分が周辺機器にコントローラを内蔵しています．したがって，SCSIで接続できる機器の台数は，通常は最大8台と考えてよいでしょう．

デバイスがデータ転送を行うには，所定のアービトレーションによって**バス使用権**を獲得しなければなりません．バス使用権を獲得したデバイスがイニシエータとなり，相手方となるデバイス（ターゲット）を指名します．イニシエータはターゲットにコマンドを送り，そのコマンドに従ってイニシエータとターゲットの間でデータ転送が行われます．さらに，ターゲットは転送結果のステータスをイニシエータに返します．

通常はホスト・コンピュータがイニシエータとなり，ハードディスクやCD-ROMなどの周辺機器をターゲットとしてデータ転送を行います．しかし，ホスト・コンピュータにターゲットの機能をもたせて，コンピュータ同士の通信を行うこともできます．また，イニシエータの機能をもった周辺機器を作ることもできます．

なお，システム構成が単純で，イニシエータとなりうるデバイスが1台しかない場合などは，アービトレーションを省略することもできます．

〈図 5-2〉SCSIの物理的仕様

基本のSCSIバスは9本(8ビット+パリティ)のデータ線と，9本の制御信号線からなります．これをAケーブルと呼びます．この18本の信号線だけで，SCSIのすべての動作(Wide SCSIを除く)を行うことができます．

信号線の本数を減らすために，SCSIではデータ線を多目的に利用します．転送を行うデバイスを指定するときに，データ線を利用して**デバイスID**を送ります．コマンドやステータスもほとんどはデータ線を通してやり取りされます．アドレスを指定してデータにアクセスするときは，アドレスもコマンドの一部としてデータ線を通して送られます．

デバイスIDを表すために，パリティを除く8本のデータ線の1本ずつが，ID=0からID=7までのデバイスIDに割り当てられます．バスに接続されたデバイス(ホスト・アダプタおよびコントローラ)には，この8個のIDを重複しないように割り当てることが必要です．このため，SCSI-2に接続できるデバイスは最大8台となります．

オプションでデータ・バス幅を16または32ビットに拡張することもできます(Wide SCSI)．そのためには，Bケーブルと呼ばれる別のケーブルが必要です．この拡張分はデバイスIDに用いることはできません．

データ転送には，非同期転送と同期転送の二つの方法があります．コマンドやステータスは非同期で転送され，データ転送もデフォルトでは非同期です．同期転送は，多量のデータを高速に転送するのに適した方法で，**オプション**となっています．1本のバスに同期転送に対応したデバイスと非対応のデバイスを混在させることも可能ですが，イニシエータとターゲットの両方が同期転送対応でなければ同期転送は行われません．

SCSI-2は，電気的にもシングル・エンド型と差動型(平衡型)の2種類の仕様に分かれています．差動型の方が伝送特性がよく，長距離の伝送が可能です．しかし，実際の製品の大部分はシングル・エンド型を採用しています．シングル・エンド型と差動型は信号レベルも信号線定義も異なるため，1本のバスにシングル・エンド型のデバイスと差動型のデバイスを混在させることはできません．

デバイスID
SCSIバスに接続されたデバイスを区別するために付けられた0～7の番号．SCSI IDともいう．ID=7が優先度最大である．
SCSI対応のホスト・アダプタ(パソコン側のインターフェース・ボード)や周辺機器の多くは，ロータリ・スイッチを使ってデバイスIDを手動で重複しないように設定する．ただし，ホスト・アダプタは一般にバスを使用する頻度がもっとも高いため，ID=7(優先度最大)に固定した製品が多い．
SCSIバスに接続されるホストが1台だけの場合はそれで問題ないが，複数のホストを接続したいときは，デバイスIDを手動で設定可能な製品を探す必要がある．

オプション
最初にSCSI規格が作られた頃(1980年代中ごろ)には，同期転送は技術的にかなり難しかったため,オプション扱いになっていた．実際に同期転送をサポートするSCSI用LSIはかなり高価であり，非同期専用のSCSI製品も多かった．
最近では，ほとんどすべてのSCSI製品が同期転送をサポートしているので，実質的には標準仕様となっている．

SCSI-2の物理的仕様

ケーブルとコネクタが規定されています．

●ケーブル

SCSI-2では，50ピンのAケーブル(標準)と68ピンのBケーブル(オプション)の2種類が定義されています．AケーブルはSCSI-1で規定されていたケーブルと同じで，BケーブルはSCSI-2で新たに採用されたものです．50(68)芯のフラット・ケーブルまたは25(34)対の**ツイスト・ペア・ケーブル**を用います．ケーブルの特性インピーダンスは90～140Ω，ケーブルのサイズは28AWG以上と定められています．ただし，Fast SCSIに用いるケーブルは，さらに厳しい仕様が要求されます(**表5-1**)．

一方，初期のSCSIではケーブルの特性インピーダンスの規定がなかったため，50Ω程度の低インピーダンス・ケーブルが一般に用いられていました．このような低インピーダンス・ケーブルをSCSI-2の高インピーダンス・ケーブルと混用すると，接続点のインピーダンスが**不整合**となるため，伝送エラーを生じることがあります．最近のSCSI-2準拠のケーブルには，「高インピーダンス・ケーブル」と表示されたものが多く見られます．

ツイスト・ペア・ケーブル
2芯ケーブルで，2本の芯線が並行でなく，ねじった構造のものをとくにツイスト・ペア・ケーブル(またはより対線)と呼ぶ．2本の芯線をねじり合わせることによって，平行線よりも外来ノイズを受けにくく，また外部への放射ノイズも抑制される．

不整合
伝送路の接合点で特性インピーダンスが変化することをいう．不整合があると電気信号がスムーズに接合点を通過できず，一部が反射して波形歪みを生じる．

〈表 5-1〉ケーブルの仕様

最大ケーブル長	6 m (不平衡型) 25 m (平衡型)
最小ケーブル・サイズ	0.08042 mm² 28AWG相当
種類	ツイスト・ペア線
特性インピーダンス	90～140Ω

(a) 一般

特性インピーダンス	90～132Ω
減衰量 (5 MHz)	0.095 dB/m
ペア線の伝播遅延時間差	0.20 ns/m
直流抵抗 (20℃)	0.230Ω

(b) Fast SCSI

ケーブル長（バスの全長）は，シングル・エンド型で最大6 m，差動型で最大25 mに制限されます．いずれもバスの両端を終端することが必要です．また，ケーブル長とは別に，各機器のコネクタからドライバ/レシーバICまでの**スタブ**（支線）**長**も規定されています．スタブ長は，シングル・エンド型で最大10 cm，差動型で最大20 cmです（**図5-3**）．

スタブ長
ドライバ出力やレシーバ入力はSCSIバスに直接接続されているのが理想だが，実際には短いケーブルや基板パターンが間に入る．この部分の距離が長いと波形歪みが大きくなるため，規格で制限している．

● コネクタ

初期のSCSI（SCSI-1）にはコネクタの明確な規定がなく，各メーカがさまざまな種類のコネクタを採用したことから混乱を招きました．SCSI-2ではコネクタが規定されましたが，実際の製品では規定以外のコネクタが広く使われており，市場の混乱は続いています．

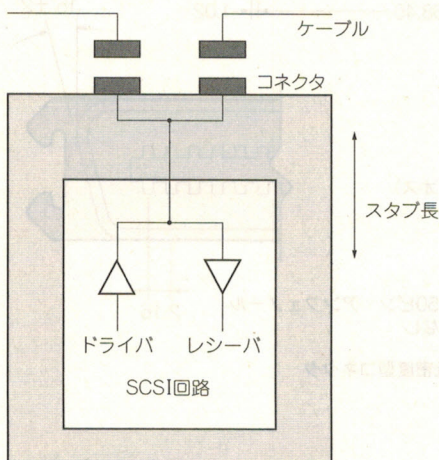
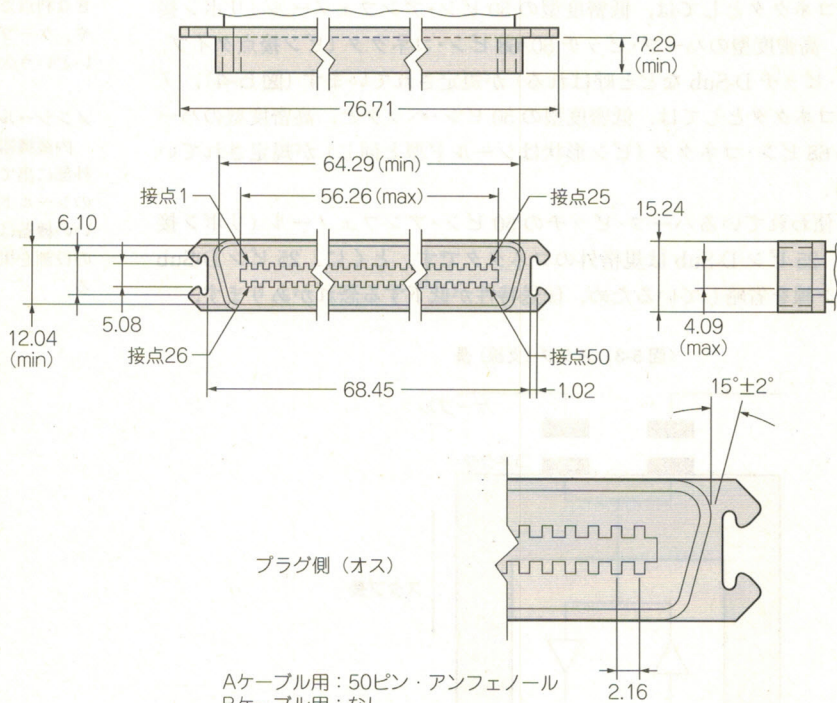
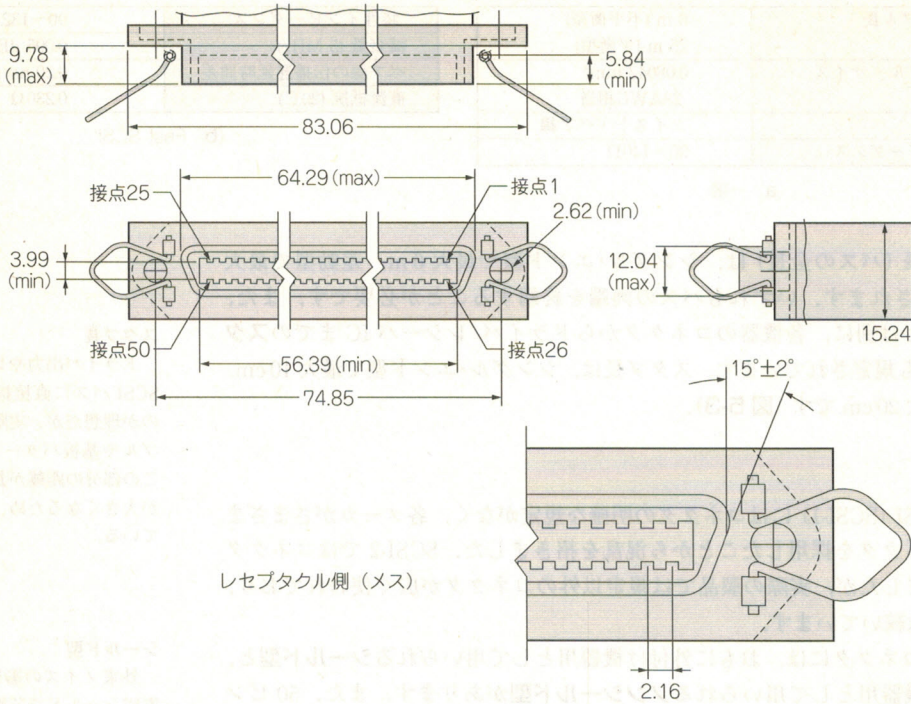
SCSI-2のコネクタには，おもに外付け機器用として用いられる**シールド型**と，おもに内蔵機器用として用いられる**ノンシールド型**があります．また，50ピンのAケーブル用と，68ピンのBケーブル用があります．

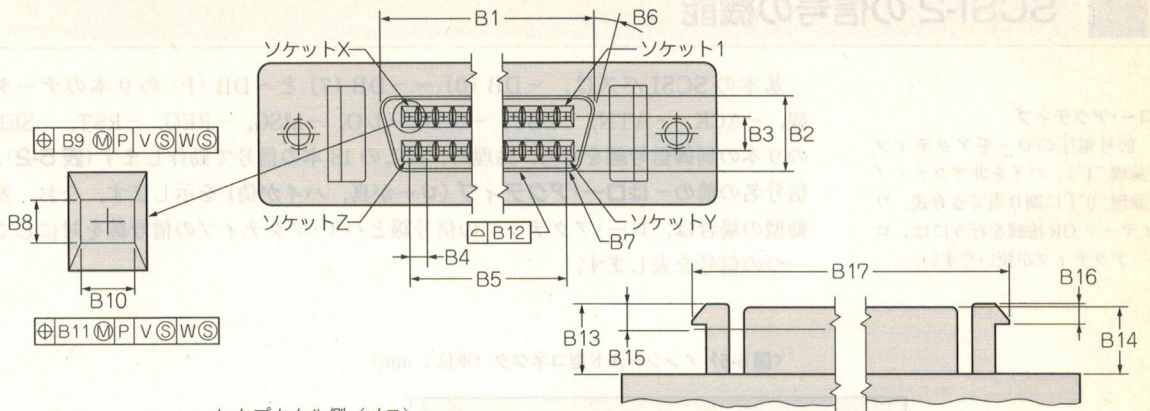
シールド型コネクタとしては，低密度型の50ピン・アンフェノール（リボン接点タイプ）と，高密度型のハーフ・ピッチ50/68ピン・コネクタ（ピン接点タイプ，一般にハーフ・ピッチD-Subなどと呼ばれる）が規定されています（**図5-4**）．ノンシールド型コネクタとしては，低密度型の50ピン・ヘッダと，高密度型のハーフ・ピッチ50/68ピン・コネクタ（ピン形状はシールド型と同じ）が規定されています（**図5-5**）．

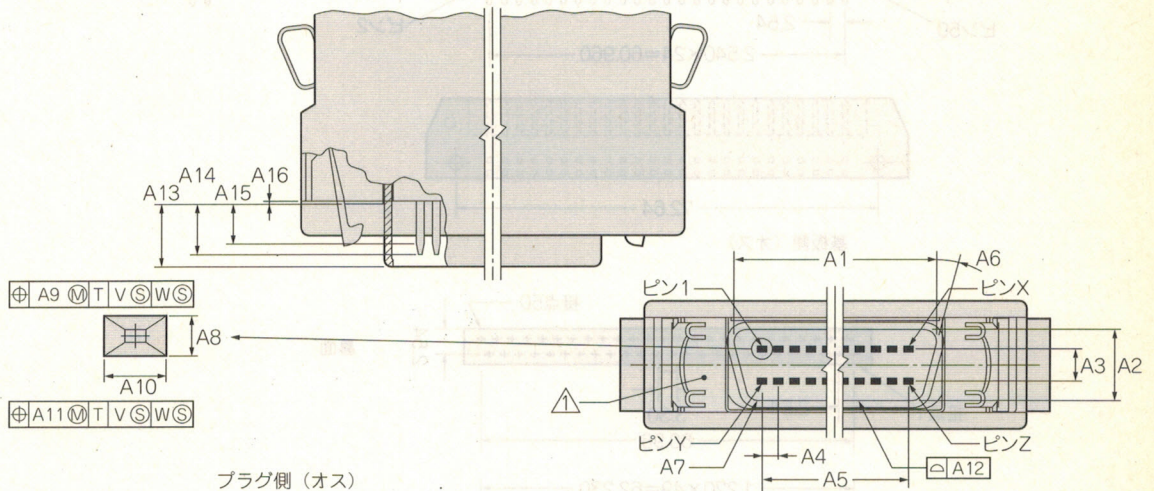
市場で広く使われているハーフ・ピッチの50ピン・アンフェノール（リボン接点タイプ）や，25ピンD-Subは規格外のコネクタです．とくに，25ピンD-Subは個別リターン線を省略しているため，伝送特性が低下する恐れがあります．

シールド型
外来ノイズの影響を防ぐため，電磁シールドで芯線を覆った構造のケーブル．ノイズに強いのは大きな利点だが，コストが高いことや，ケーブルがやや硬く曲げにくいという欠点もある．

ノンシールド型
内蔵機器の場合は，配線が筐体外部に出ていないので，ケーブルのシールドを省略できる．たいていの機器は，筐体自体がシールドの役割を果たすように作られている．

〈図5-3〉スタブ（支線）長

〈図 5-4〉シールド型コネクタ（単位：mm）

(a) 低密度型コネクタ

〈図5-4〉シールド型コネクタ（つづき，単位：mm）

レセプタクル側（メス）

	50接点	68接点		50接点	68接点
B1	34.70	46.13	B11	0.15	0.15
B2	5.54	5.54	B12	0.05	0.05
B3	2.54	2.54	B13	5.10±0.05	5.10±0.05
B4	1.27	1.27	B14	5.00±0.13	5.00±0.13
B5	30.48	41.91	B15	1.85(max)	1.85(max)
B6	15°	15°	B16	1.50±0.03	1.50±0.03
B7	1.00 R	1.00 R	B17	42.29±0.10	53.72±0.10
B8	0.61±0.05	0.61±0.05	ソケットX	25	34
B9	0.15	0.15	ソケットY	26	35
B10	0.86±0.10	0.86±0.10	ソケットZ	50	68

プラグ側（オス）

	50接点	68接点		50接点	68接点
A1	34.85	46.28	A11	0.23	0.23
A2	5.69	5.69	A12	0.05	0.05
A3	2.54	2.54	A13	4.90±0.10	4.90±0.10
A4	1.27	1.27	A14	4.27(max)	4.27(max)
A5	30.48	41.91	A15	2.64(max)	2.64(max)
A6	15°	15°	A16	0.25±0.13	0.25±0.13
A7	1.04 R	1.04 R	ピンX	25	34
A8	0.40±0.010	0.40±0.010	ピンY	26	35
A9	0.23	0.23	ピンZ	50	68
A10	0.60±0.03	0.60±0.03			

Aケーブル用：50ピン・ハーフピッチD-Sub
Bケーブル用：68ピン・ハーフピッチD-Sub

(b) 高密度型コネクタ

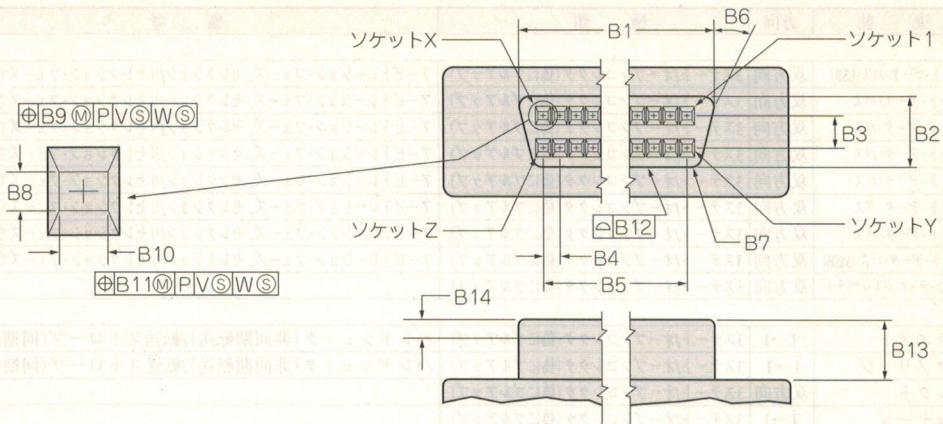
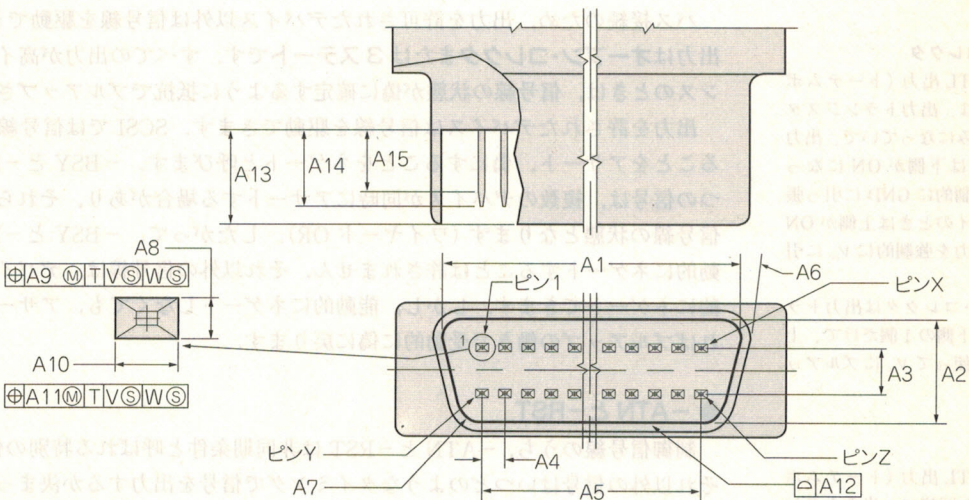
SCSI-2の信号の機能

ロー・アクティブ
信号電圧のローをアクティブ（論理"1"），ハイを非アクティブ（論理"0"）に割り当てる方式．ワイヤードOR接続を行うには，ロー・アクティブが使いやすい．

基本のSCSIバスは，－DB (0) ～－DB (7) と－DB (P) の9本のデータ線，－ACK，－ATN，－BSY，－C/D，－I/O，－MSG，－REQ，－RST，－SELの9本の制御信号線をもち，論理的にはこの18本の信号で動作します(**表5-2**)．信号名の前の－は**ロー・アクティブ**（ローが真，ハイが偽）を示します．なお，差動型の場合は，ロー・アクティブの信号線とハイ・アクティブの信号線を対にして一つの信号を表します．

〈図5-5〉ノンシールド型コネクタ（単位：mm）

(a) 低密度型コネクタ

〈図 5-5〉ノンシールド型コネクタ（つづき，単位：mm）

	50ピン接点	68ピン接点		50ピン接点	68ピン接点
B1	34.70	46.13	B10	0.86±0.10	0.86±0.10
B2	5.54	5.54	B11	0.15	0.15
B3	2.54	2.54	B12	0.05	0.05
B4	1.27	1.27	B13	5.00±0.13	5.00±0.13
B5	30.48	41.91	B14	1.75(max)	1.75(max)
B6	15°	15°	ソケットX	25	34
B7	1.00 R	1.00 R	ソケットY	26	35
B8	0.61±0.05	0.61±0.05	ソケットZ	50	68
B9	0.15	0.15			

	50ピン接点	68ピン接点		50ピン接点	68ピン接点
A1	34.85	46.28	A10	0.60±0.03	0.60±0.03
A2	5.69	5.69	A11	0.23	0.23
A3	2.54	2.54	A12	0.05	0.05
A4	1.27	1.27	A13	5.15±0.15	5.15±0.15
A5	30.48	41.91	A14	4.39(max)	4.39(max)
A6	15°	15°	A15	3.02(max)	3.02(max)
A7	1.04 R	1.04 R	ピンX	25	34
A8	0.40±0.010	0.40±0.010	ピンY	26	35
A9	0.23	0.23	ピンZ	50	68

Aケーブル用：50ピン・ハーフピッチD-Sub
Bケーブル用：68ピン・ハーフピッチD-Sub

（b）高密度型コネクタ

〈表 5-2〉基本の SCSI バス

信号名	機　能	方向	種　類	備　考
■データ線				
−DB(0)	8ビット・データ・バス(LSB)	双方向	3ステート/オープンコレクタ(偽にプルアップ)	アービトレーション・フェーズ，セレクション/リセレクション・フェーズではSCSI ID=0
−DB(1)	8ビット・データ・バス	双方向	3ステート/オープンコレクタ(偽にプルアップ)	アービトレーション・フェーズ，セレクション/リセレクション・フェーズではSCSI ID=1
−DB(2)	8ビット・データ・バス	双方向	3ステート/オープンコレクタ(偽にプルアップ)	アービトレーション・フェーズ，セレクション/リセレクション・フェーズではSCSI ID=2
−DB(3)	8ビット・データ・バス	双方向	3ステート/オープンコレクタ(偽にプルアップ)	アービトレーション・フェーズ，セレクション/リセレクション・フェーズではSCSI ID=3
−DB(4)	8ビット・データ・バス	双方向	3ステート/オープンコレクタ(偽にプルアップ)	アービトレーション・フェーズ，セレクション/リセレクション・フェーズではSCSI ID=4
−DB(5)	8ビット・データ・バス	双方向	3ステート/オープンコレクタ(偽にプルアップ)	アービトレーション・フェーズ，セレクション/リセレクション・フェーズではSCSI ID=5
−DB(6)	8ビット・データ・バス	双方向	3ステート/オープンコレクタ(偽にプルアップ)	アービトレーション・フェーズ，セレクション/リセレクション・フェーズではSCSI ID=6
−DB(7)	8ビット・データ・バス(MSB)	双方向	3ステート/オープンコレクタ(偽にプルアップ)	アービトレーション・フェーズ，セレクション/リセレクション・フェーズではSCSI ID=7
−DB(P)	8ビット・データ・バス(パリティ)	双方向	3ステート/オープンコレクタ(偽にプルアップ)	
■制御線				
−REQ	リクエスト	T→I	3ステート/オープンコレクタ(偽にプルアップ)	ハンドシェイク(非同期転送)/転送ストローブ(同期転送)
−ACK	アクノリッジ	I→T	3ステート/オープンコレクタ(偽にプルアップ)	ハンドシェイク(非同期転送)/転送ストローブ(同期転送)
−SEL	セレクト	双方向	3ステート/オープンコレクタ(偽にプルアップ)	
−MSG	メッセージ	T→I	3ステート/オープンコレクタ(偽にプルアップ)	
−C/D	コマンド/データ	T→I	3ステート/オープンコレクタ(偽にプルアップ)	
−I/O	イン/アウト	T→I	3ステート/オープンコレクタ(偽にプルアップ)	
−ATN	アテンション	I→T	3ステート/オープンコレクタ(偽にプルアップ)	
−BSY	ビジー	双方向	3ステート/オープンコレクタ(偽にプルアップ)	ワイヤードOR接続
−RST	リセット	I→T	3ステート/オープンコレクタ(偽にプルアップ)	ワイヤードOR接続

信号名の前の−は負論理（アクティブL）を示す
シングル・エンド型の信号はすべて負論理
差動型は負論理と正論理のペアが一つの信号

バス接続のため，出力を許可されたデバイス以外は信号線を駆動できません．出力は**オープン・コレクタ**または**3ステート**です．すべての出力が高インピーダンスのときは，信号線の状態が偽に確定するように抵抗でプルアップされます．

出力を許されたデバイスは信号線を駆動できます．SCSI では信号線を真にすることをアサート，偽にすることをネゲートと呼びます．−BSY と−RST の二つの信号は，複数のデバイスが同時にアサートする場合があり，それらの OR が信号線の状態となります（ワイヤード OR）．したがって，−BSY と−RST を能動的にネゲートすることは許されません．それ以外の信号線は，デバイスが能動的にネゲートできます．しかし，能動的にネゲートしなくても，アサートをやめればプルアップの働きで受動的に偽に戻ります．

オープン・コレクタ

通常の TTL 出力（トーテムポール出力）は，出力トランジスタが 2 個縦積みになっていて，出力ローのときは下側が ON になって出力を強制的に GND に引っ張り，出力ハイのときは上側が ON になって出力を強制的に V_{cc} に引っ張る．

オープン・コレクタは出力トランジスタが下側の 1 個だけで，上側は抵抗を使って V_{cc} にプルアップする．

3 ステート

通常の TTL 出力（トーテムポール出力）と同様に，出力トランジスタが 2 個縦積みになっていて，出力ローのときは下側が，出力ハイのときは上側が ON になって出力を強制的に引っ張る．

さらに，3 ステート出力では上側と下側のトランジスタを両方 OFF にすることによって，出力を高インピーダンス状態にできる．

● −ATN と−RST

制御信号線のうち，−ATN と−RST は非同期条件と呼ばれる特別の信号です．それ以外の信号はいつどのようなタイミングで信号を出力するか決まっていますが，−ATN と−RST は任意のタイミングで出力することができます．

−RST はリセット信号で，すべてのデバイスが任意のタイミングでアサートできます．−RST が真になったことを検出したら，すべてのデバイスは作業を中止してバスを解放しなければなりません．このとき，ハード・リセットとソフト・リセットの 2 種類の応答方法に分かれます．ハード・リセットは，バスを解放するだけでなくデバイスを完全に初期化します．ソフト・リセットは，そのときのデバイスの状態を保存してバスを解放します．

SCSI のリセットのハードとソフトという区別は，一般的な使い方とは異なるので注意が必要です．ハード・リセットとソフト・リセットの違いは，ここで述べたリセットされる側の応答方法の違いです．リセットを発生させる手段がハード的（−RST 信号線）かソフト的（メッセージやコマンド）かという違いを示すも

のではありません．

－ATN はアテンション信号で，イニシエータがターゲットの注意を引くために用います．イニシエータとターゲットの接続が確立して互いに情報をやり取りしている期間は，常にターゲットが転送の主導権を握っています．イニシエータからターゲットに情報を送りたいとき，イニシエータは任意のタイミングで－ATN をアサートして，ターゲットが応答してくれるのを待ちます．

●－BSY と－SEL

－BSY と－SEL は**バス使用権の制御**のために用いられる信号です．－BSY と－SEL がともに偽のときはバスが未使用の状態（バス・フリー）です．いずれかが真であれば，バスは使用されています．

●－I/O，－C/D，－MSG

－I/O，－C/D，－MSG はイニシエータとターゲットの接続が確立して互いに情報をやり取りしている期間にターゲットが出力する信号で，転送する情報の種類（コマンド，ステータス，データおよびメッセージ）や転送の方向（イニシエータ→ターゲット，ターゲット→イニシエータ）を示すために用います．

●－DB (0) ～－DB (7)，－DB (P)

－DB (0) ～－DB (7) は8ビットのデータ・バスで，コマンド，ステータス，データおよびメッセージの転送に用いられます．－DB (P) は**パリティ・ビット**（奇数パリティ）です．また，－DB (0) ～－DB (7) は8個のデバイス ID を表すためにも使われます．

●－REQ と－ACK

－DB (0) ～－DB (7) を使って情報（コマンド，ステータス，データおよびメッセージ）を転送する場合には，－REQ と－ACK の二つのタイミング信号を用いて転送を行います．転送の方向にかかわらず，ターゲットが－REQ を駆動し，イニシエータが－ACK を駆動します．

●REQ/ACK ハンドシェイク（非同期転送）

標準の情報転送方式は，－REQ と－ACK を用いたハンドシェイク方式です（非同期転送）．ターゲットは相手の－ACK の状態を，イニシエータは相手の－REQ の状態を確認して次の動作に進みます（**図 5-6**）．

ターゲットからイニシエータに情報を転送する場合は，ターゲットがデータ・バスに1バイトの情報を書き込み，さらに－REQ をアサートして転送開始を要求します．イニシエータはデータ・バスから1バイトの情報を読み込み，－ACK をアサートして応答します．－ACK が真になったことを確認したターゲットが－REQ を偽に戻し，それを確認したイニシエータが－ACK を偽に戻せば1回の転送が終わります．

イニシエータからターゲットに情報を転送する場合は，ターゲットが－REQ をアサートして転送開始を要求します．イニシエータはデータ・バスに1バイトの情報を書き込み，－ACK をアサートして応答します．－ACK が真になったことを確認したターゲットはデータ・バスから1バイトの情報を読み込み，－REQ を偽に戻します．それを確認したイニシエータが－ACK を偽に戻せば1回の転送が終わります．

バス使用権の制御

SCSI では，1組の共用伝送路（バス）を複数のデバイスが交代で使用して伝送を行うため，バス使用権という概念が規定されている．バス使用権を獲得したデバイスは，その期間バスを独占的に使用できるが，終わったらバスを解放しなければならない．

バスを使用中のデバイスは，－BSY と－SEL を使って使用中であることをほかのデバイスに示す．バスを解放するときは，－BSY と－SEL をともに偽にする．

パリティ・ビット

伝送では外来ノイズや波形歪みによってデータ・ビットが正しく伝わらないことがある．そのようなビット誤りを検出するためのもっとも一般的な方法がパリティ・ビットである．

SCSI では，8ビットのデータに対して1ビットの冗長情報（パリティ・ビット）を付加して送る．パリティ・ビットが“0”か“1”かは8ビット・データのパターンに対応している．ビット誤りが発生すると受信データのパターンが変わって，送られてくるパリティ・ビットと合わなくなるので，誤り発生を検出できる．

非同期転送では，ターゲットが最初に－REQ を真にしてから最後に－ACK の偽を確認するまで，ターゲット－イニシエータ間で信号が2往復します．この時間が非同期転送の**最小サイクル時間**であり，これが終わるまでは次の転送サイクルに入れません．

最小サイクル時間

1バイトのデータを転送する時間をサイクル時間と呼ぶ．データ転送レートはサイクル時間の逆数である．

最小転送周期

同期転送ではデータを送る側が転送周期を決めて，一方的にデータを送る．この転送周期が速すぎるとデータを受け取る側が追いつけない．

そこで，あらかじめターゲットとイニシエータが約束を取り交わして，お互いに動作が可能な最小転送周期を決めておく．ターゲットとイニシエータのどちらがデータを送る場合でも，この最小転送周期よりも長い周期で送らなければならない．

● 同期転送

データ転送の場合に限り，オプションの同期転送を利用することができます（**図 5-7**）．同期転送では，ターゲットはあらかじめ取り決めた**最小転送周期**より長い周期で－REQ パルスの列を連続して出力します．ターゲットからイニシエータに情報を転送する場合は，ターゲットは－REQ パルスに同期してデータ・バスに情報を書き込み，イニシエータがそれを読み込んで－ACK パルスの列を返します．イニシエータからターゲットに情報を転送する場合は，イニシエータは－ACK パルスを返すとともにデータ・バスに情報を書き込み，ターゲットがそれを読み込みます．このとき，ターゲットは－ACK が返ってくる前に－REQ を出力して次の転送サイクルに移ることができます．

ただし，ターゲットは－ACK を確認しないわけではありません．ターゲットが出力した－REQ パルス数と受け取った－ACK パルス数が一致しないとエラーになります．また，－ACK が返ってくる前に開始できるサイクル数（出力できる－REQ パルス数）は無制限ではなく，最小転送周期とともにあらかじめ取り決めておくことが必要です．これを REQ/ACK オフセット値といいます．

〈図 5-6〉REQ/ACK ハンドシェイク

〈図 5-7〉同期転送

・ターゲットは最小転送周期より長い任意の転送周期でデータと−REQパルスを出力する
・転送周期は一定である必要はない
・イニシエータは−REQパルスに同期してデータを読み込む
・−ACKパルスを返すまでの遅延時間は任意だが，その間にターゲットが開始できるサイクル数はREQ/ACKオフセット値を超えないこと
・最小転送周期とREQ/ACKオフセット値は，ターゲット-イニシエータ間であらかじめ取り決めておく

(a) ターゲット→イニシエータの転送開始

ターゲット側の動作　①②　④①②　⑧④　⑨

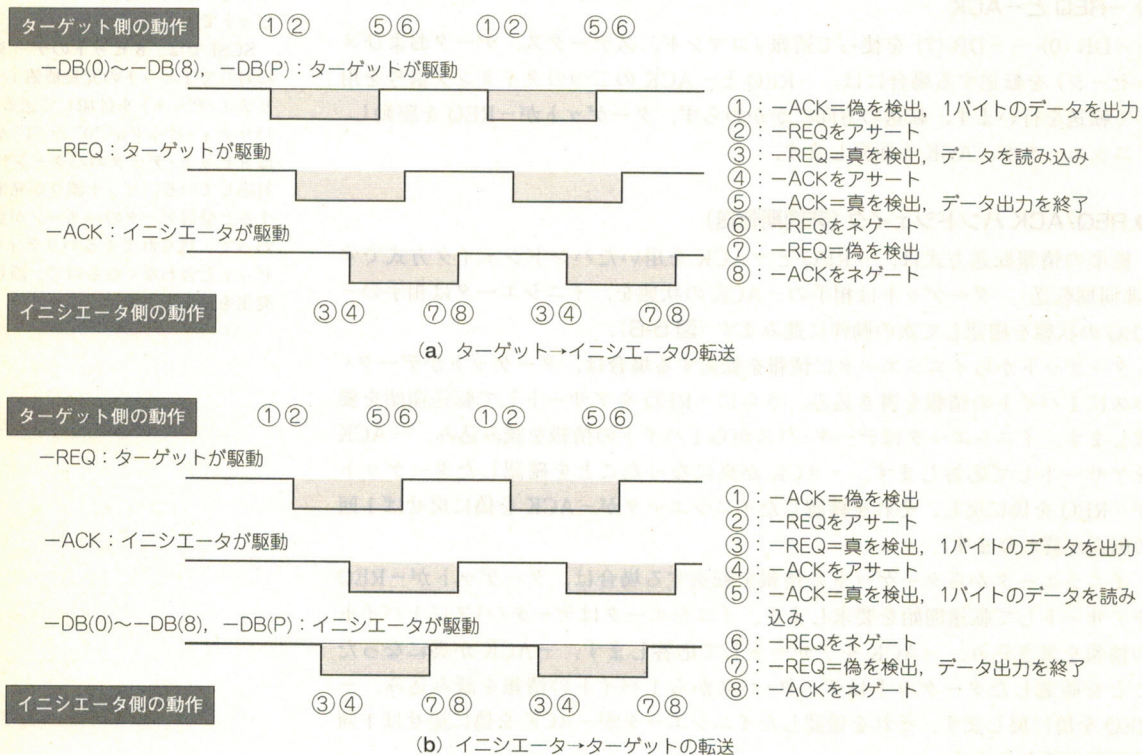
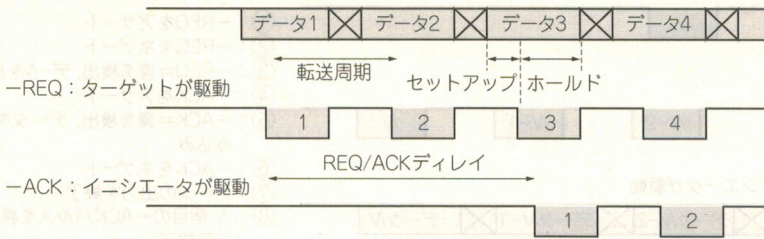
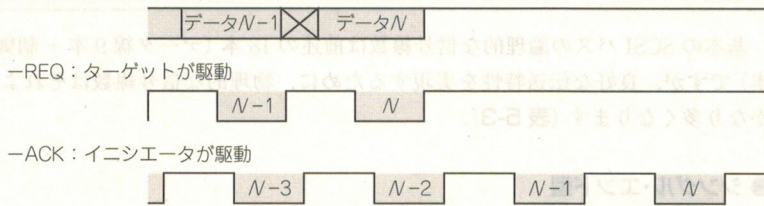
−DB(0)〜−DB(8), −DB(P)：ターゲットが駆動

データ*N*−1　データ*N*

−REQ：ターゲットが駆動

N−1　*N*

−ACK：イニシエータが駆動

N−3　*N*−2　*N*−1　*N*

イニシエータ側の動作　⑤③　⑦　⑤③　⑦　⑤　⑦　⑤　⑦

①：1バイトのデータを出力
②：−REQをアサート
③：−REQ＝真を検出，データを読み込み
④：−REQをネゲート
⑤：−ACKをアサート
⑥：−ACK＝真を検出
⑦：−ACKをネゲート
⑧：データ出力を終了
⑨：*N*個目の−ACKパルスを検出（正常終了）

(b) ターゲット→イニシエータの転送終了

ターゲット側の動作　①　②　①　②　⑤　⑤

−REQ：ターゲットが駆動

転送周期

1　2　3　4

REQ/ACKディレイ

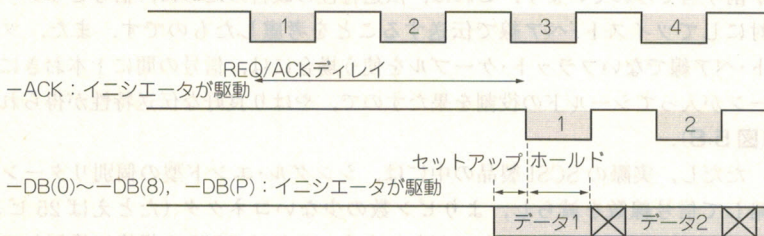
−ACK：イニシエータが駆動

1　2

セットアップ　ホールド

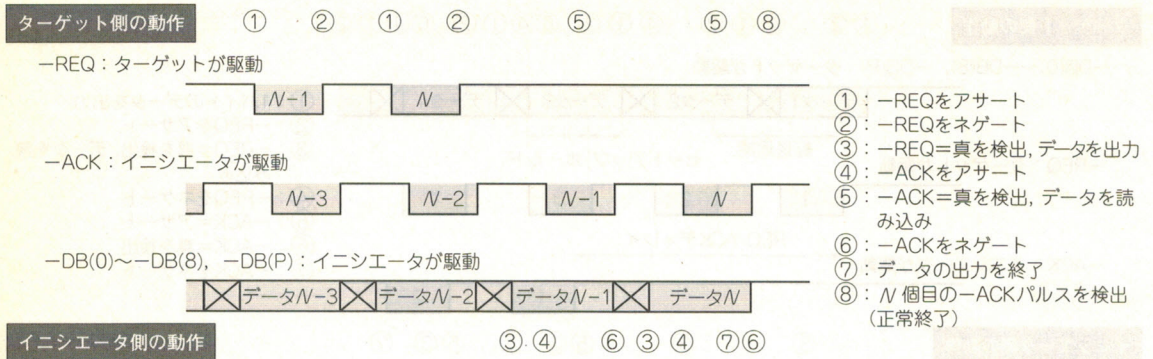
−DB(0)〜−DB(8), −DB(P)：イニシエータが駆動

データ1　データ2

イニシエータ側の動作　③④　⑥③④　⑥③

①：−REQをアサート
②：−REQをネゲート
③：−REQ＝真を検出，データを出力
④：−ACKをアサート
⑤：−ACK＝真を検出，データを読み込み
⑥：−ACKをネゲート

・ターゲットは最小転送周期より長い任意の転送周期で−REQパルスを出力する
・転送周期は一定である必要はない
・イニシエータは−REQパルスに応答して，データと−ACKパルスを出力する
・−ACKパルスを返すまでの遅延時間は任意だが，その間にターゲットが開始できるサイクル数はREQ/ACKオフセット値を超えないこと
・最小転送周期とREQ/ACKオフセット値は，ターゲット-イニシエータ間であらかじめ取り決めておく

(C) イニシエータ→ターゲットの転送開始

〈図 5-7〉同期転送（つづき）

(d) イニシエータ→ターゲットの転送終了

SCSI-2 の信号線定義

基本の SCSI バスの論理的な信号線数は前述の 18 本（データ線 9 本＋制御線 9 本）ですが，良好な伝送特性を実現するために，物理的な信号線数はそれよりもかなり多くなります（**表 5-3**）．

● シングル・エンド型

シングル・エンド型では各信号に対して個別に**リターン線**を設けており，必要な信号線数は 36 本になります．それに，Ground と終端電源供給用の TERMPWR，差動ドライバ保護用の DIFFSENS，4 本の予約ピン（Reserved）を加えて，50 ピンの A ケーブルに割り当てています．

また，信号と個別リターンがケーブル上で隣り合うようにコネクタのピン番号が割り当てられています．これは，伝送特性の改善のために，信号とリターンを対にしてツイスト・ペア線で伝送することを考慮したものです．また，ツイスト・ペア線でないフラット・ケーブルを使う場合には，信号の間に 1 本おきにリターンが入ってシールドの役割を果たすので，やはり良好な伝送特性が得られます（**図 5-8**）．

ただし，実際の SCSI 製品の中には，シングル・エンド型の個別リターンを省略して信号線数を減らし，よりピン数の少ないコネクタ（たとえば 25 ピン D-Sub など）を使用しているものがあります．これは SCSI の規格に違反しているだけでなく，伝送特性が悪化してエラーを生じやすくなるので注意が必要です．

B ケーブルには，－DB (8) ～－DB (15) と－DB (P1)，－DB (16) ～－DB (23) と－DB (P2)，－DB (24) ～－DB (31) と－DB (P3) の 27 本のデータ線，－ACKB，－REQB の 2 本の制御信号線，Ground と TERMPWRB があります．A ケーブルと同様に，信号と個別リターンがケーブル上で隣り合うようにピン番号が割り当てられています．

拡張バスの転送のタイミング信号は，A ケーブルの－REQ/－ACK ではなく，B ケーブルの－REQB/－ACKB を使います．そのため，A ケーブルと B ケーブ

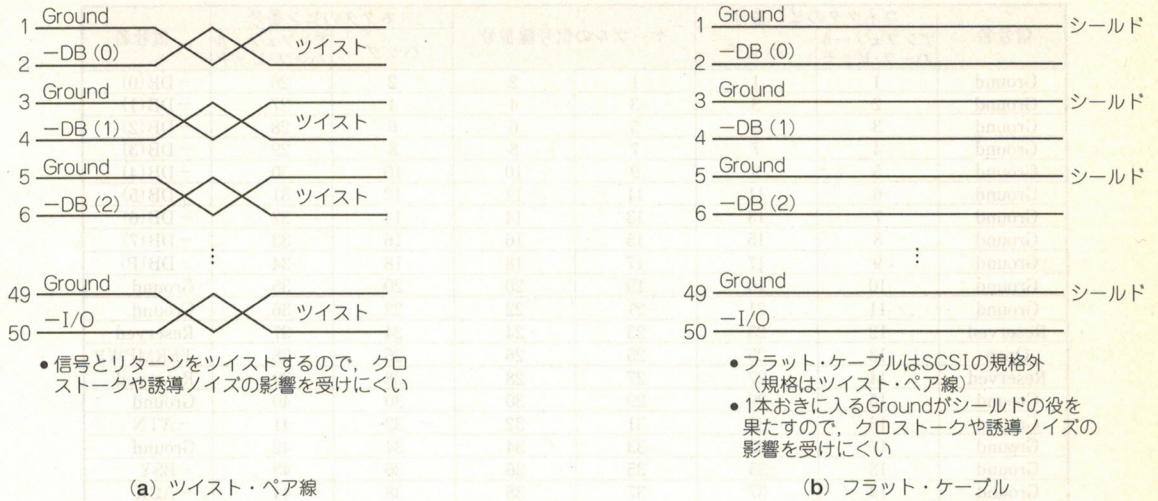
リターン線

電気信号を伝えるには行きと戻りの 2 本の信号線が必要である．

まず，信号電圧は 2 本の電位の差によって定義される．また，電位が高いほうの信号線を通って受信側に電流が流れ，電位の低いほうの信号線を通って戻ってくる．上で述べた「行き」と「戻り」は，この電流の方向のことである．

シングル・エンドの信号は低電位側が GND (0 V) なので，回路図上は戻りの信号線を省略することも多い．また，実際の回路でも，戻りの信号線は GND 線として一まとめにしてしまうことも多い．

SCSI の場合，すべての信号線に対してリターン線（戻りの信号線）を個別に設けることが規格で決められている．

〈図5-8〉ケーブル上の信号配列

ルの長さの違いや負荷条件（おもに接続されているデバイス数）の違いがあっても伝送に影響を及ぼすことはありません．

● 差動型

差動型の場合は，各信号を反転と非反転の**コンプリメンタリ信号**として伝送するので，必要な信号線数はやはり36本です．それに，Groundと終端電源供給用のTERMPWR，差動ドライバ保護用のDIFFSENS，4本の予約ピン（Reserved）を加えて，50ピンのAケーブルに割り当てています．

また，反転と非反転のコンプリメンタリ信号がケーブル上で隣り合うようにコネクタのピン番号が割り当てられています．これは，伝送特性の改善のために，コンプリメンタリ信号を対にしてツイスト・ペア線で伝送することを考慮したものです．

Bケーブルには，−DB (8) ～−DB (15) と−DB (P1)，−DB (16) ～−DB (23) と−DB (P2)，−DB (24) ～−DB (31) と−DB (P3) の27本のデータ線，−ACKB，−REQBの2本の制御信号線，GroundとTERMPWRBがあります．Aケーブルと同様に，コンプリメンタリ信号がケーブル上で隣り合うようにピン番号が割り当てられています．

コンプリメンタリ信号

二つのディジタル出力を組にして，一方が“H”なら他方は“L”というように，かならず逆極性になるように動作させたものをいう．相補型信号とも呼ばれる．

受信側では，二つの信号の電圧差を検出すれば，0Vをしきい値として入力電圧が正か負かでロジックを判断できる．

波形歪みや外来ノイズの影響を受けにくいため，長距離や高速のデータ伝送にもっとも適した方法である．

SCSI-2 の電気的仕様

シングル・エンド型と差動型に分かれており，信号の電気的レベルに互換性はありません．終端電源供給用のTERMPWRも，シングル・エンド型と差動型で若干の違いがあります（**表5-4**）．

● シングル・エンド型

電圧は**TTLレベル**ですが，終端抵抗の負荷が重いために，ドライバの出力シンク電流が48mAと大きいので注意が必要です．また，バスに接続するため，ドライバはオープン・コレクタまたは3ステートであることが必要です．レシーバは最小0.2Vのヒステリシスをもつことが必要です．最近では，大部分の

TTLレベル

もともと7400ファミリ（元祖のTTL IC）や74LS00ファミリなどの汎用ロジックICで使われていた信号レベルである．

出力側では“L”として約0.4V以下，“H”として約2.8V以上を出力する（ICによって若干異なる）．入力側では0.8V以下を“L”，2V以上を“H”と認識する．

〈表5-3〉SCSIの信号線

信号名	コネクタのピン番号		ケーブルの信号線番号		コネクタのピン番号		信号名
	アンフェノール ハーフ・ピッチ	ヘッダ			ヘッダ	アンフェノール ハーフ・ピッチ	
Ground	1	1	1	2	2	26	−DB(0)
Ground	2	3	3	4	4	27	−DB(1)
Ground	3	5	5	6	6	28	−DB(2)
Ground	4	7	7	8	8	29	−DB(3)
Ground	5	9	9	10	10	30	−DB(4)
Ground	6	11	11	12	12	31	−DB(5)
Ground	7	13	13	14	14	32	−DB(6)
Ground	8	15	15	16	16	33	−DB(7)
Ground	9	17	17	18	18	34	−DB(P)
Ground	10	19	19	20	20	35	Ground
Ground	11	21	21	22	22	36	Ground
Reserved	12	23	23	24	24	37	Reserved
Open	13	25	25	26	26	38	TERMPWR
Reserved	14	27	27	28	28	39	Reserved
Ground	15	29	29	30	30	40	Ground
Ground	16	31	31	32	32	41	−ATN
Ground	17	33	33	34	34	42	Ground
Ground	18	35	35	36	36	43	−BSY
Ground	19	37	37	38	38	44	−ACK
Ground	20	39	39	40	40	45	−RST
Ground	21	41	41	42	42	46	−MSG
Ground	22	43	43	44	44	47	−SEL
Ground	23	45	45	46	46	48	−C/D
Ground	24	47	47	48	48	49	−REQ
Ground	25	49	49	50	50	50	−I/O

信号名の前の−は負論理を示す
信号の意味は**表5-2**参照

- アンフェノールおよびハーフ・ピッチ・コネクタは，1ピンと26ピン，2ピンと27ピン，…，25ピンと50ピンが対向する(**図5-4～5**参照)
  したがって，コネクタの1ピンがケーブルの1番，コネクタの26ピンがケーブルの2番，コネクタの2ピンがケーブルの3番，…，に対応する
- ヘッダ・タイプのコネクタは，1ピンと2ピン，3ピンと4ピン，…，49ピンと50ピンが対向する(**図5-5**参照)
  したがって，コネクタの1ピンがケーブルの1番，コネクタの2ピンがケーブルの2番，コネクタの3ピンがケーブルの3番，…，に対応する

(a) シングル・エンド型，Aケーブル

信号名	コネクタのピン番号		ケーブルの信号線番号		コネクタのピン番号		信号名
	アンフェノール ハーフ・ピッチ	ヘッダ			ヘッダ	アンフェノール ハーフ・ピッチ	
Ground	1	1	1	2	2	26	Ground
+DB(0)	2	3	3	4	4	27	−DB(0)
+DB(1)	3	5	5	6	6	28	−DB(1)
+DB(2)	4	7	7	8	8	29	−DB(2)
+DB(3)	5	9	9	10	10	30	−DB(3)
+DB(4)	6	11	11	12	12	31	−DB(4)
+DB(5)	7	13	13	14	14	32	−DB(5)
+DB(6)	8	15	15	16	16	33	−DB(6)
+DB(7)	9	17	17	18	18	34	−DB(7)
+DB(P)	10	19	19	20	20	35	−DB(P)
DIFFSENS	11	21	21	22	22	36	Ground
Reserved	12	23	23	24	24	37	Reserved
TERMPWR	13	25	25	26	26	38	TERMPWR
Reserved	14	27	27	28	28	39	Reserved
+ATN	15	29	29	30	30	40	−ATN
Ground	16	31	31	32	32	41	Ground
+BSY	17	33	33	34	34	42	−BSY
+ACK	18	35	35	36	36	43	−ACK
+RST	19	37	37	38	38	44	−RST
+MSG	20	39	39	40	40	45	−MSG
+SEL	21	41	41	42	42	46	−SEL
+C/D	22	43	43	44	44	47	−C/D
+REQ	23	45	45	46	46	48	−REQ
+I/O	24	47	47	48	48	49	−I/O
Ground	25	49	49	50	50	50	Ground

(b) 差動型，Aケーブル

〈表5-3〉SCSIの信号線（つづき）

信号名	コネクタのピン番号(ハーフピッチ)	ケーブルの信号線番号		コネクタのピン番号(ハーフピッチ)	信号名
Ground	1	1	2	35 Ground	
Ground	2	3	4	36 −DB(8)	
Ground	3	5	6	37 −DB(9)	
Ground	4	7	8	38 −DB(10)	
Ground	5	9	10	39 −DB(11)	
Ground	6	11	12	40 −DB(12)	
Ground	7	13	14	41 −DB(13)	
Ground	8	15	16	42 −DB(14)	
Ground	9	17	18	43 −DB(15)	
Ground	10	19	20	44 −DB(P1)	
Ground	11	21	22	45 −ACKB	
Ground	12	23	24	46 Ground	
Ground	13	25	26	47 −REQB	
Ground	14	27	28	48 −DB(16)	
Ground	15	29	30	49 −DB(17)	
Ground	16	31	32	50 −DB(18)	
TRMPWRB	17	33	34	51TRMPWRB	
TRMPWRB	18	35	36	52TRMPWRB	
Ground	19	37	38	53 −DB(19)	
Ground	20	39	40	54 −DB(20)	
Ground	21	41	42	55 −DB(21)	
Ground	22	43	44	56 −DB(22)	
Ground	23	45	46	57 −DB(23)	
Ground	24	47	48	58 −DB(P2)	
Ground	25	49	50	59 −DB(24)	
Ground	26	51	52	60 −DB(25)	
Ground	27	53	54	61 −DB(26)	
Ground	28	55	56	62 −DB(27)	
Ground	29	57	58	63 −DB(28)	
Ground	30	59	60	64 −DB(29)	
Ground	31	61	62	65 −DB(30)	
Ground	32	63	64	66 −DB(31)	
Ground	33	65	66	67 −DB(P3)	
Ground	34	67	68	68 Ground	

信号名の前の−は負論理を示す

Bケーブル用のコネクタはハーフ・ピッチ・コネクタのみ
68ピン・ハーフ・ピッチ・コネクタは，1ピンと35ピン，2ピンと36ピン，…，34ピンと68ピンが対向する(**図5-3〜4**参照)
したがって，コネクタの1ピンがケーブルの1番，コネクタの35ピンがケーブルの2番，コネクタの2ピンがケーブルの3番，…，に対応する

(**c**) シングル・エンド型，Bケーブル

信号名	コネクタのピン番号(ハーフピッチ)	ケーブルの信号線番号		コネクタのピン番号(ハーフピッチ)	信号名
Ground	1	1	2	35	Ground
+DB(8)	2	3	4	36	−DB(8)
+DB(9)	3	5	6	37	−DB(9)
+DB(10)	4	7	8	38	−DB(10)
+DB(11)	5	9	10	39	−DB(11)
+DB(12)	6	11	12	40	−DB(12)
+DB(13)	7	13	14	41	−DB(13)
+DB(14)	8	15	16	42	−DB(14)
+DB(15)	9	17	18	43	−DB(15)
+DB(P1)	10	19	20	44	−DB(P1)
+ACKB	11	21	22	45	−ACKB
Ground	12	23	24	46	Ground
+REQB	13	25	26	47	−REQB
+DB(16)	14	27	28	48	−DB(16)
+DB(17)	15	29	30	49	−DB(17)
+DB(18)	16	31	32	50	−DB(18)
TRMPWRB	17	33	34	51	TRMPWRB
TRMPWRB	18	35	36	52	TRMPWRB
+DB(19)	19	37	38	53	−DB(19)
+DB(20)	20	39	40	54	−DB(20)
+DB(21)	21	41	42	55	−DB(21)
+DB(22)	22	43	44	56	−DB(22)
+DB(23)	23	45	46	57	−DB(23)
+DB(P2)	24	47	48	58	−DB(P2)
+DB(24)	25	49	50	59	−DB(24)
+DB(25)	26	51	52	60	−DB(25)
+DB(26)	27	53	54	61	−DB(26)
+DB(27)	28	55	56	62	−DB(27)
+DB(28)	29	57	58	63	−DB(28)
+DB(29)	30	59	60	64	−DB(29)
+DB(30)	31	61	62	65	−DB(30)
+DB(31)	32	63	64	66	−DB(31)
+DB(P3)	33	65	66	67	−DB(P3)
Ground	34	67	68	68	Ground

(**d**) 差動型，Bケーブル

〈表5-3〉SCSIの信号線（つづき）

信号名	機 能	方向	種 類	備 考
■拡張データ線				
－DB(8)	16/32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(9)	16/32ビット・データ・バス	双方向	aaa	SCSI IDには使用しない
－DB(10)	16/32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(11)	16/32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(12)	16/32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(13)	16/32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(14)	16/32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(15)	16/32ビット・データ・バス(MSB)	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(P1)	16/32ビット・データ・バス(パリティ)	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(16)	32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(17)	32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(18)	32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(19)	32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(20)	32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(21)	32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(22)	32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(23)	32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(P2)	32ビット・データ・バス(パリティ)	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(24)	32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(25)	32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(26)	32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(27)	32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(28)	32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(29)	32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(30)	32ビット・データ・バス	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(31)	32ビット・データ・バス(MSB)	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
－DB(P3)	32ビット・データ・バス(パリティ)	双方向	3ステート/オープン・コレクタ(偽にプルアップ)	SCSI IDには使用しない
■拡張制御線				
－REQB	リクエスト	T→I	3ステート/オープン・コレクタ(偽にプルアップ)	Bケーブル専用のハンドシェーク/転送ストローブ
－ACKB	アクノリッジ	I→T	3ステート/オープン・コレクタ(偽にプルアップ)	Bケーブル専用のハンドシェーク/転送ストローブ

16ビットのWide SCSIでは－DB（15）がMSB, 32ビットのWide SCSIでは－DB（31）がMSB
－DB（P1）は－DB（8）～－DB（15）の8ビットに対するパリティ
－DB（P2）は－DB（16）～－DB（23）の8ビットに対するパリティ
－DB（P3）は－DB（24）～－DB（31）の8ビットに対するパリティ

（e）Bケーブルの信号

SCSIコントローラLSIがシングル・エンド型ドライバ/レシーバを内蔵しており，別にドライバ/レシーバICを外付けする必要はありません．

信号線の両端は抵抗で終端することが規定されています．この終端には，インピーダンスを整合してバス上の波形歪みを防ぐ目的と，すべてのドライバが高インピーダンスのときの信号の状態を確定する目的の二つがあります．終端の方法は二つあります．

一つはSCSI-1で規定されていた方法で，220Ωと330Ωの抵抗を使った**受動的な終端**です（**図5-9**(a)）．信号線は220Ωで5V（TERMPWR）にプルアップされており，これが出力アクティブ時のドライバ負荷となります．また，220Ωと330Ωを並列合成した132Ωが終端インピーダンスとなります．

シングル・エンド型のすべての信号はロー・アクティブです．すべてのドライバが非アクティブのとき，信号線は5Vを220Ωと330Ωで抵抗分圧した状態になるので，電圧は3Vでロジックはハイ（偽）になります．ドライバが出力をアサートするとき，信号線をローにドライブします．

終端のもう一つの方法は，2.85Vの電圧レギュレータと110Ωの抵抗を使った**能動的な終端**です（**図5-9**(b)）．ただしここに示された回路は一つの例であり，

受動的な終端
受動素子（パッシブ素子）である抵抗だけを使った終端の方法．パッシブ終端ともいう．

能動的な終端
能動素子（アクティブ素子）であるレギュレータを使った終端の方法．アクティブ終端ともいう．

〈表 5-4〉電気的仕様

項目	記号	条件	min	max	単位	推奨事項
■ドライバ出力						
出力電圧レベル	V_{OL}	I_{OL} =48mA	0.0	0.5	V_{dc}	
	V_{OH}		2.5	5.25	V_{dc}	
■レシーバ入力						
入力電圧レベル	V_{IL}		0.0	0.8	V_{dc}	ノイズ・マージンを向上するため，スレショルド電圧は標準1.4 Vが望ましい
	V_{IH}		2.0	5.25	V_{dc}	ノイズ・マージンを向上するため，スレショルド電圧は標準1.4 Vが望ましい
入力電流	I_{IL}	V_{IL}=0.5 V_{dc}	0.0	−0.4	mA	電源オフ時もこれを満たすことが望ましい
	I_{IH}	V_{IH}=2.7 V_{dc}	0.0	0.1	mA	電源オフ時もこれを満たすことが望ましい
入力ヒステリシス電圧	V_{HYS}			0.2	V_{dc}	
入力容量	C_{IN}			25	pF	
■終端抵抗						
TERMPWR側抵抗値		図5-9(a)	220−5%	220+5%	Ω	精度±1%の抵抗を用いれば，ノイズマージンが向上する
Ground側抵抗値		図5-9(a)	330−5%	330+5%	Ω	精度±1%の抵抗を用いれば，ノイズマージンが向上する
特性インピーダンス		図5-9(b)	100	132	Ω	SCSI-2では図5-9(a)よりも図5-9(b)を推奨する
ドライバ負荷電流		図5-9(b)，V_{OL}=0.5 V		48	mA	SCSI-2では図5-9(a)よりも図5-9(b)を推奨する
終端抵抗電流		図5-9(b)，V_{OL}=0.5 V		44.8	mA	SCSI-2では図5-9(a)よりも図5-9(b)を推奨する
ドライバ・オフ時信号電圧		図5-9(b)	2.5		V_{dc}	SCSI-2では図5-9(a)よりも図5-9(b)を推奨する
■TERMPWR（Aケーブル）						
TERMPWR供給電圧			4.25	5.25	V_{dc}	終端抵抗側を2.2 μF以上でデカップリングすることが望ましい
TERMPWR供給電流			900		mA	レギュレータの短絡電流制限は1.5 Aが望ましい
デバイス負荷電流（内蔵終端を除く）				1.0	mA	
■TERMPWRB（Bケーブル）						
TERMPWRB供給電圧			4.5	5.25	V_{dc}	終端抵抗側を2.2 μF以上でデカップリングすることが望ましい
TERMPWRB供給電流			1500		mA	レギュレータの短絡電流制限は2 Aが望ましい
デバイス負荷電流（内蔵終端を除く）				1.0	mA	

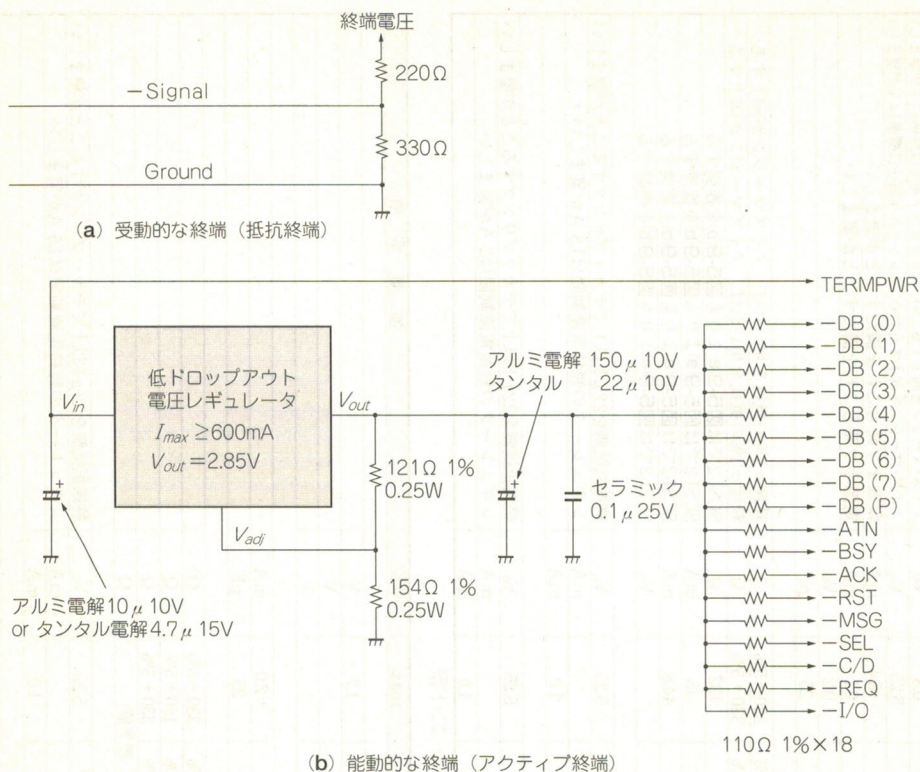
(a) シングル・エンド型

項目	記号	条件	min	max	単位	推奨事項
■ドライバ出力（この他はRS-485に従う）						
出力電圧レベル	V_{OL}	I_{OL}=55mA		1.7	V	
	V_{OH}	I_{OH}=-55mA	2.7		V	
差動出力電圧	V_{OD}	V_{CM}=−7〜+12 V_{dc}	1.0		V	
■レシーバ入力（この他はRS-485に従う）						
入力電流	I_{I}	V_{I}=−7〜+12 V_{dc}, 電源オンまたはオフ		±2.0	mA	
入力容量	C_{IN}			25	pF	
■終端抵抗						
TERMPWR側抵抗値		図5-10	330−5%	330+5%	Ω	
信号間抵抗値		図5-10	150−5%	150+5%	Ω	
Ground側抵抗値		図5-10	330−5%	330+5%	Ω	
特性インピーダンス		図5-10	122（標準値）		Ω	
■TERMPWR（Aケーブル）						
TERMPWR供給電圧			4.0	5.25	V_{dc}	終端抵抗側を2.2 μF以上でデカップリングすることが望ましい
TERMPWR供給電流			600		mA	レギュレータの短絡電流制限は1.5 Aが望ましい
デバイス負荷電流（内蔵終端を除く）				1.0	mA	
■TERMPWRB（Bケーブル）						
TERMPWRB供給電圧			4.0	5.25	V_{dc}	終端抵抗側を2.2 μF以上でデカップリングすることが望ましい
TERMPWRB供給電流			1000		mA	レギュレータの短絡電流制限は2 Aが望ましい
デバイス負荷電流（内蔵終端を除く）				1.0	mA	

(b) 差動型

〈図 5-9〉シングル・エンド型の終端

(a) 受動的な終端(抵抗終端)

(b) 能動的な終端(アクティブ終端)

規定された特性さえ満たせば回路構成は任意です．SCSI-2 ではこちらの方法が推奨されており，これに準拠したアクティブ・ターミネータが市場に出回っています．

信号線は 110 Ω で 2.85 V にプルアップされており，これが出力アクティブ時のドライバ負荷となります．終端インピーダンスは 110 Ω です．すべてのドライバが非アクティブのとき，信号電圧は 2.85 V でロジックはハイ(偽)になります．

● 差動型

差動型の電気的特性は EIA－485 に従い，すべてのドライバは 3 ステートです．ただし，ドライバ出力振幅は最小 ± 1 V と，EIA－485 の規格値(最小 ± 1.5 V)よりも緩和されています．EIA－485 は最大 1220 m の長距離伝送に用いることを考慮していますが，SCSI は最大 25 m の近距離で用いられるため，ケーブル上での信号の減衰が小さいと見なせるからです．

なお，SCSI-3 では新たにきわめて信号振幅が小さい差動伝送方式を採用し，LVD (Low Voltage Differential) と名付けました．それにともなって，この従来からある差動型は，現在では HVD (High Voltage Differential) と呼ばれています．

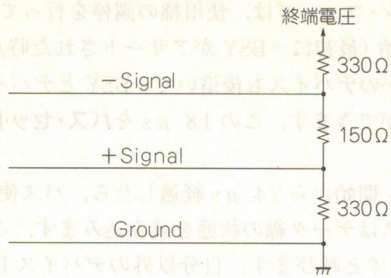
差動型の信号線の両端は，330 Ω，150 Ω，330 Ω で終端されます(**図 5-10**)．150 Ω と 330 Ω+330 Ω を並列合成した約 122 Ω が終端インピーダンスとなります．

コンプリメンタリ信号のうち，反転側が 150 Ω で 5 V (TERMPWR) にプルアップされ，非反転側が 150 Ω で Ground にプルダウンされます．すべてのドライ

コンプリメンタリ信号

差動型の SCSI では，二つのディジタル出力を組にして，一方が "H" なら他方はかならず "L" となるように動作する．これをコンプリメンタリ信号と呼ぶ．

論理 "1" (真) のとき "H" となるほうの出力を非反転出力，"L" となるほうの出力を反転出力と呼ぶ．

〈図 5-10〉差動型の終端

バが非アクティブのとき，差動信号電圧は負（偽）になります．ドライバが出力をアサートするとき，非反転側の信号線をハイに，非反転側の信号線をローにドライブして，差動信号電圧は正になります．

● TERMPWR

終端用の5V電源です．SCSIバスに接続されたデバイスのうち，イニシエータ（通常はホスト・コンピュータ）がTERMPWRを供給します．ターゲットや，一時的にイニシエータとして働くようなデバイスは，TERMPWRを供給する必要はありません．また，TERMPWR出力にはダイオードなどの逆流防止用の素子が必要です．

ダイオードでの電圧降下を考慮して，TERMPWR電圧の下限は5Vよりやや低めに規定されています．シングル・エンド型と差動型では終端の負荷が異なるので，TERMPWR電圧や供給電流の仕様が若干異なります．また，Aケーブル（標準）のTERMPWRとBケーブル（オプション）のTERMPWRBでは負荷の信号線数が異なるため，やはりTERMPWR電圧や供給電流の仕様が若干異なります．

SCSI-2のバスの動作

SCSIバスに接続された各デバイスは，アービトレーションによってバスの使用権を獲得してデータ転送を行い，その後バスを解放します．バスの使用状態をSCSIでは**バス・フェーズ**と呼んでいます．大別すると，バスフリー・フェーズ，アービトレーション・フェーズ，セレクション/リセレクション・フェーズ，情報転送フェーズがあります（**図5-11**，**表5-5**）．

バス・フェーズ
動作の進行によっていろいろな状態が段階的に変化していく過程を一般にフェーズ（相）と呼ぶ．
SCSIの場合，バスの使用状態が段階的に大きく変化するので，これをとくにバス・フェーズと呼んでいる．
なお，SCSI-3ではフェーズという用語は廃止され，サービスという用語に置き換えられた．

● バス・フリー（図5-11(a)）

バス・フリー・フェーズは，どのデバイスもバスを使用していない状態です．制御信号線の−BSYと−SELがともに偽のときがバス・フリーです．逆に言えば，バス・フリー以外のすべてのフェーズでは，どれかのデバイスが−BSYか−SELをかならず真にしています．リセット後の初期状態や，デバイスがバスを解放した後はかならずバス・フリーになります．

バスを使用したいデバイスは，バス・フリーであることを確認して，−BSYと，自分のデバイスIDが割り当てられたデータ線をアサートします．これが，バス使用権の要求となります．これによって，フェーズはバス・フリーからアービトレーションに移行します．

● アービトレーション（図5-11(b)）

アービトレーション・フェーズは，使用権の調停を行っている状態です．アービトレーションの開始（最初に－BSYがアサートされた時点）から1.8 μs経過するまでの間は，ほかのデバイスも後追いで－BSYとデバイスIDをアサートして調停に加わることができます．この1.8 μsを**バス・セット・ディレイ**と呼びます．

バス・セット・ディレイ
そのとき使用権を要求しているすべてのデバイスがバス信号をセットし終わるまでの遅延時間，という意味．
実際の動作では，バスが空いているときに複数のデバイスがたまたま同時に使用権を要求するという確率はきわめて低い．
通常は，複数の要求が重なるのは，バス使用中にほかのいくつかのデバイスに要求が発生して，みんながバスが空くのを待っている，という状況である．この場合，各デバイスは個別にバス・フリーを検出して－BSYとデバイスIDをアサートするが，その時間のばらつきを1.8 μsまで許容するということである．

アービトレーション開始から2.4 μs経過したら，バス使用権の要求を出しているすべてのデバイスはデータ線の状態を読み込みます．この2.4 μsをアービトレーション・ディレイと呼びます．自分以外のデバイスIDがすべて偽であれば，もちろんバス使用権を獲得できます．複数のデバイスIDが真であった場合，もっとも大きいID番号のデバイスがバス使用権を獲得します．すなわち，ID=7に割り当てられたデバイスがもっとも優先度が高く，ID=0に割り当てられたデバイスがもっとも優先度が低くなります．

使用権を獲得できなかったデバイスは，－BSYとデバイスIDを解放しなければなりません．一方，使用権を獲得したデバイスは，－BSYを真に保ったまま，さらに－SELをアサートして使用権の獲得を宣言します．少なくとも1.2 μsの間－BSYと－SELを真に保った後，セレクション/リセレクションに移行します．

● セレクションとリセレクション（図5-11(c)）

セレクション/リセレクション・フェーズは，バス使用権を獲得したデバイスが，データ転送の相手方デバイスを指名している状態です．

通常は，アービトレーションによってバス使用権を獲得したデバイスはイニシエータとなり，ターゲットを指名して**論理接続**（ネクサス）を確立してデータ転送を行うことができます．この場合は，セレクション・フェーズに移行します．

論理接続
SCSIの場合，物理的および電気的にはすべてのデバイスが常時ケーブルで接続されている．実際の伝送を行うためには，論理的な接続だけをそのつど確立すればよい．これを，論理接続（ネクサス）と呼ぶ．

ただし，デバイスがバス使用権を要求するのには，もう一つ別の場合があります．それは，ターゲットからイニシエータに再接続の要求を出す場合です．ターゲットとして指名されたデバイスは，イニシエータからのコマンドを実行するのに時間がかかる場合，いったん接続をディスコネクトしてSCSIバスを解放することができます．そして，コマンド実行の準備ができたら，アービトレーションによってバス使用権を獲得し，イニシエータに指名して再接続を要求します．これを行うのが，リセレクション・フェーズです．

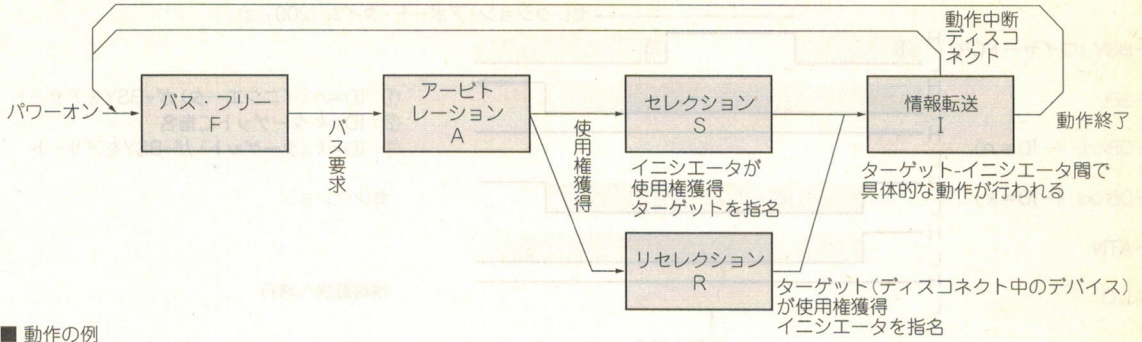
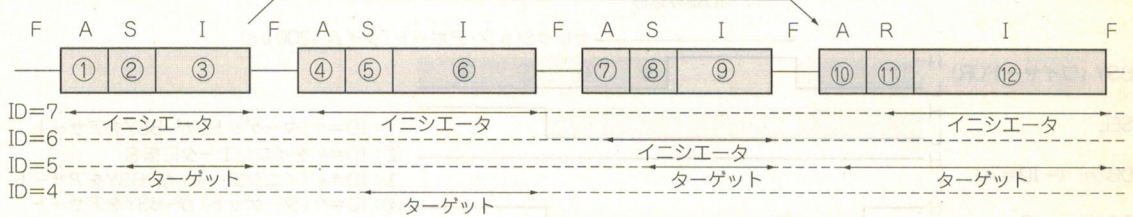
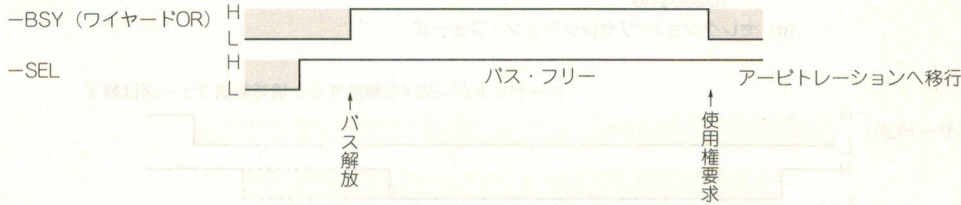
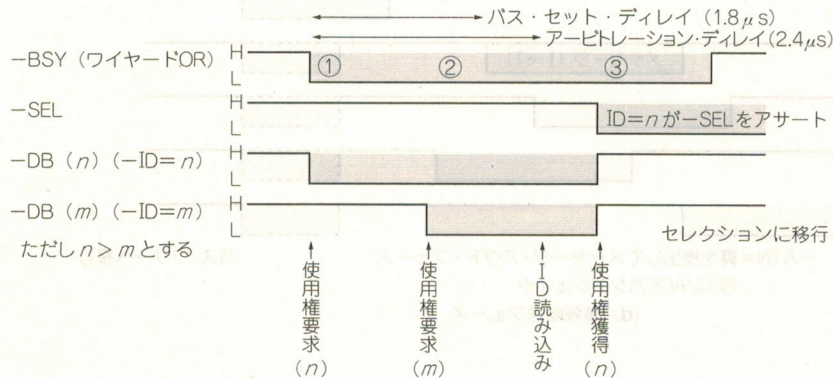
ディスコネクトやリセレクションの機能は規格ではオプションですが，現在では大部分のSCSI製品がサポートしています．

● セレクション

バス使用権を獲得したデバイスがイニシエータとして転送を開始したい場合，セレクション・フェーズに移行します．

セレクションでは，イニシエータはまず自分のIDと指名したいターゲットのID，それに－ATNをアサートします．そして，－BSYを偽にすることによってセレクションが開始されます．－SELはアサートされたままなので，バス・フリーにはなりません．セレクションである（リセレクションではない）ことを示すために，－I/Oは偽にしておきます．

イニシエータ以外のすべてのデバイスは，－BSYが偽になったことを検出したらデータ線の状態を調べ，自分のIDを検出したら200 μs（セレクション・アボート・タイム）以内に－BSYをアサートして応答します．これによって指名されたデバイスがターゲットとなり，イニシエータとの間の論理接続（ネクサス）

〈図 5-11〉SCSI バスの動作

(a) バス・フリー・フェーズ

(b) アービトレーション・フェーズ

〈図 5-11〉 **SCSI バスの動作**（つづき）

セレクション・アボート・タイム（200 μs）

−BSY（ワイヤードOR）
−SEL
−DB(*n*)（−ID＝*n*）
−DB(*k*)（−ID＝*k*）
−ATN
−I/O

①：ID＝*n*（イニシエータ）が−BSYをアサート
②：ID＝*k* ターゲットに指名
③：ID＝*k*（ターゲット）が−BSYをアサート

セレクション

情報転送へ移行

ID読み込み

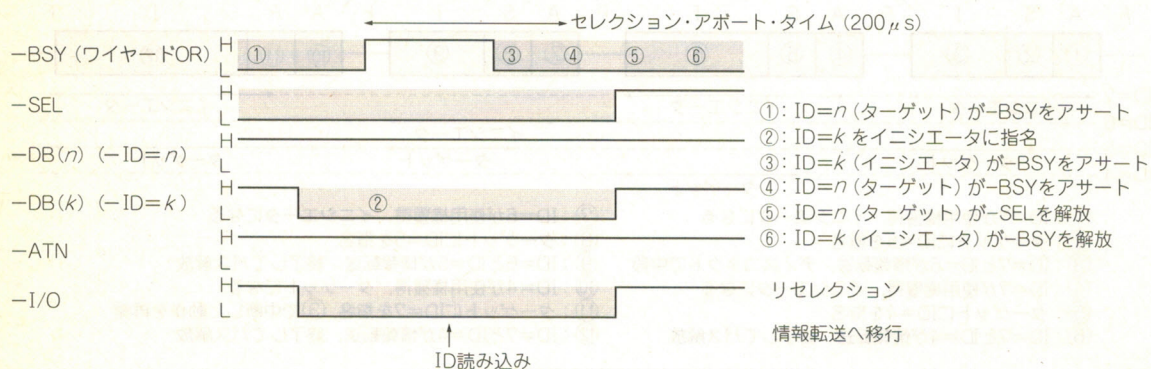
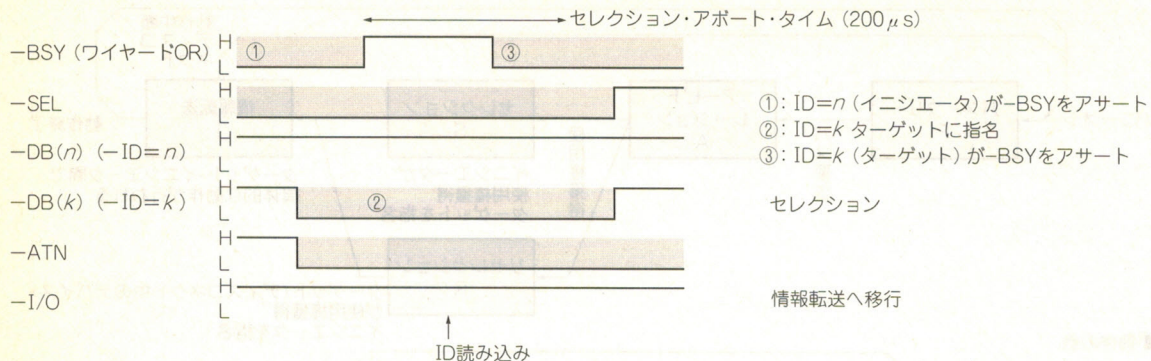
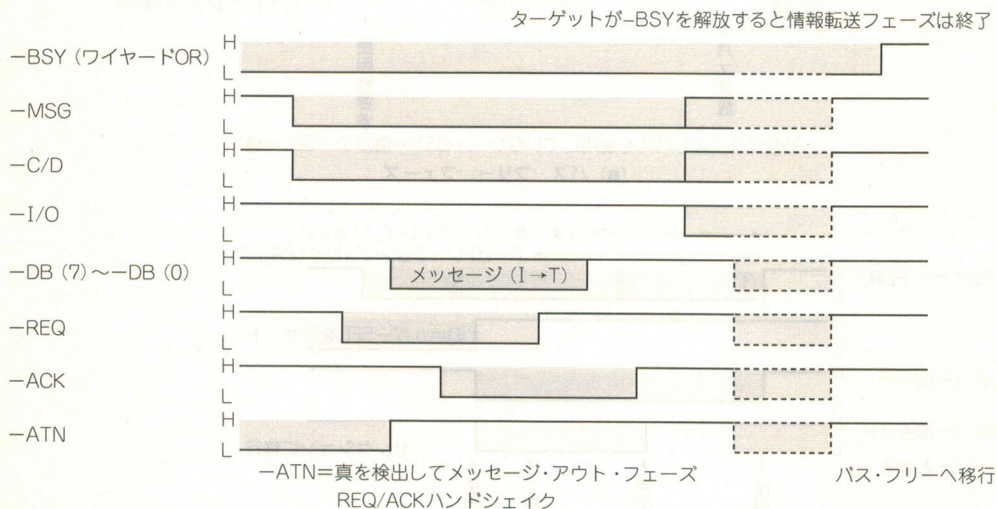
セレクション・アボート・タイム（200 μs）

−BSY（ワイヤードOR）
−SEL
−DB(*n*)（−ID＝*n*）
−DB(*k*)（−ID＝*k*）
−ATN
−I/O

①：ID＝*n*（ターゲット）が−BSYをアサート
②：ID＝*k* をイニシエータに指名
③：ID＝*k*（イニシエータ）が−BSYをアサート
④：ID＝*n*（ターゲット）が−BSYをアサート
⑤：ID＝*n*（ターゲット）が−SELを解放
⑥：ID＝*k*（イニシエータ）が−BSYを解放

リセレクション

情報転送へ移行

ID読み込み

(**c**) セレクション/リセレクション・フェーズ

(**d**) 情報転送フェーズ

〈表5-5〉SCSIのバス・フェーズ

フェーズ名	−BSYと−SELの状態	データ線の使い方	説　明
バス・フリー	−BSY=偽　かつ　−SEL=偽	不使用	バスを使用しているデバイスはない．使用権を要求しているデバイスもない．
アービトレーション	−BSY=真（使用権を要求するデバイスがアサート） ↓ −SEL=真（使用権を獲得したデバイスがアサート）	使用権を要求するデバイスのSCSI ID （ID=0〜ID=7）	バス使用要求の調停を行う． 複数のデバイスが使用権を要求したときは，優先順位(注1)のもっとも高いデバイスが使用権を獲得する． イニシエータが1台だけのシステムでは，アービトレーションを省略することも可．
セレクション	−SEL=真（使用権を獲得したイニシエータがアサート） ↓ −BSY=真（指名を受けたターゲットがアサート）	指名を受けるデバイスのSCSI ID （ID=0〜ID=7）	バス使用権を獲得したデバイス（イニシエータ）が，ターゲットを指名する． ターゲットが1台だけのシステムでは，セレクションを省略することも可．
リセレクション	−SEL=真（使用権を獲得したターゲットがアサート） ↓ −BSY=真（指名を受けたイニシエータがアサート） ↓ −BSY=真（ターゲットがアサート）	指名を受けるデバイスのSCSI ID （ID=0〜ID=7）	バス使用権を獲得したデバイス（ターゲット）が，イニシエータを指名する． ディスコネクトによって中断したプロセスの再接続に用いる．
情報転送	−BSY=真（ターゲットがアサート）	8ビットの情報 （メッセージ，コマンド，ステータス，データ）	データ・バスを使って，イニシエータとターゲットが情報をやり取りする． やり取りする情報の種類や，転送の方向によって，次の六つに分けられる． メッセージ・イン　メッセージ・アウト　コマンド ステータス　データ・イン　データ・アウト

（注）優先順位はSCSI IDで決まる．ID=7を割り当てられたデバイスが優先順位がもっとも高く，ID=0がもっとも低い．

が確立されました．これ以後，転送が終了してバスを解放するまでの間は，ターゲットがBSYを真にしてバスを保持します．これは，バスを解放する権限がターゲットに与えられたことを意味します．

ターゲットが−BSYで応答したことにより，情報転送フェーズに移行します．

●リセレクション

バス使用権を獲得したデバイスがターゲットとしてイニシエータに転送の再開を要求する場合，リセレクション・フェーズに移行します．

リセレクションでは，ターゲットはまず自分のIDと指名したいイニシエータのIDをアサートします．リセレクションである（セレクションではない）ことを示すために，−I/Oも真にします．そして，−BSYを偽にすることによってリセレクションが開始されます．−SELはアサートされたままなので，バス・フリーにはなりません．

ターゲット以外のすべてのデバイスは，−BSYが偽になったことを検出したらデータ線の状態を調べ，自分のIDを検出したら200 μs（**セレクション・アボート・タイム**）以内に−BSYをアサートして応答します．これによって指名されたデバイスがイニシエータとなり，ターゲットの間の論理接続（ネクサス）が確立されました．

ただし，この状態では通常の転送と逆にイニシエータが−BSYをアサートしているため，引き続いて−BSYの交換を行います．ターゲットは，イニシエータの応答を確認したら−BSYをアサートして−SELを解放します．イニシエータは，−SELの解放を確認したら−BSYを解放します．これ以後，転送が終了してバスを解放するまでの間は，ターゲットが−BSYを真にしてバスを保持します．

ターゲットが−BSYを獲得したことにより，情報転送フェーズに移行します．

セレクション・アボート・タイム

アボートとは，一般に実行中の作業を破棄して完全に終了することをいう．

セレクション/リセレクション・フェーズの場合，一定時間待っても指名したデバイスが応答してくれなかった場合は，バスを解放してセレクション/リセレクションを終了しなければならない．この場合，獲得したバス使用権も手放す．

この，セレクション/リセレクションをアボートするまでの最大待ち時間がセレクション・アボート・タイムである．

● 情報転送フェーズ (図 5-11 (d))

セレクション/リセレクションによってイニシエータとターゲットの論理接続(ネクサス)が確立され，データ線を使って互いに情報をやり取りできるようになります．これが情報転送フェーズであり，ここからがSCSIの本番の動作といえます．情報転送フェーズでは，－REQと－ACKを用いて情報を1バイトずつ順次転送します．

イニシエータとターゲットの間でやり取りされる情報には，メッセージ，コマンド，ステータス，データの4種類があります．さらに，情報が送られる方向の区別を加えて，メッセージ・イン，メッセージ・アウト・コマンド，ステータス，データ・イン，データ・アウトの6種類のフェーズが定義されています．これらのフェーズは－MSG，－C/D，－I/Oの三つの信号の状態によって区別され，－REQのアサートによってそのフェーズの転送を開始します (**表 5-6**)．これらの四つの信号はターゲットが出力するので，フェーズを制御する権限はターゲット側にあります．

メッセージは，コマンド，ステータスやデータのやり取りを制御するために使われるものです．イニシエータ→ターゲット，ターゲット→イニシエータの両方向のメッセージがあります．

コマンドはイニシエータ→ターゲット，ステータスはターゲット→イニシエータと方向が決まっています．イニシエータがターゲットに対してコマンドを送り，ターゲットがそれに応答して動作するとともに，ステータスを返して実行結果を通知します．すなわち，**コマンドとステータスは対**になっています．

コマンドには，ドライブの初期化やフォーマットのようにデータ転送を行わないものと，ドライブの読み出しや書き込みのようにデータ転送を行うものがあります．データ転送を行うコマンドを実行すると，データ・イン(ターゲット→イニシエータ)あるいはデータ・アウト(イニシエータ→ターゲット)フェーズに入り，ターゲットとイニシエータの間でデータ転送が実行されます．

メッセージとコマンド/ステータスはよく似ていますが大きな違いがあります．メッセージの場合は，実際に処理を行うのはターゲットのSCSIコントローラの部分です．コマンド/ステータスの場合は，実際に処理を行うのはターゲット・コントローラではなくて，コントローラに接続された**特定の論理ユニット**(ハードディスク，CD-ROMなど周辺機器本体)です．また，データの入出力も論理ユニットが対象となります．そのため，通常は，情報転送フェーズに入るとまずIdentifyメッセージによってターゲットのLUN(論理ユニット番号)を指定します．さらに，必要に応じてメッセージの交換を行い，これ以後のやり取りの方法

コマンドとステータスは対

コマンドを実行したら，ターゲットはかならずステータスを返すように決められている．また，どのようなステータスを返すかも，コマンドごとに細かく決められている．SCSI-2以降はこのような詳細な仕様がきちんと規格化されたので，メーカや機種による相性や非互換性の問題はきわめて少なくなった．

特定の論理ユニット

ハードディスクやCD-ROMなどの周辺機器本体を，SCSIでは論理ユニットと呼んでいる．

〈表 5-6〉情報転送フェーズ

フェーズ名	－MSG	－C/D	－I/O	説明	転送の開始	非同期転送	同期転送
メッセージ・イン	真	真	真	ターゲットからイニシエータにメッセージを送る	ターゲットが－REQをアサート	○	×
メッセージ・アウト	真	真	偽	イニシエータからターゲットにメッセージを送る	ターゲットが－REQをアサート	○	×
ステータス	偽	真	真	ターゲットからイニシエータにステータスを送る	ターゲットが－REQをアサート	○	×
コマンド	偽	真	偽	イニシエータからターゲットにコマンドを送る	ターゲットが－REQをアサート	○	×
データ・イン	偽	偽	真	ターゲットからイニシエータにデータを送る	ターゲットが－REQをアサート	○	○(オプション)
データ・アウト	偽	偽	偽	イニシエータからターゲットにデータを送る	ターゲットが－REQをアサート	○	○(オプション)

などを取り決めます．これによって，ようやくコマンド，ステータスやデータのやり取りができるようになります．

SCSIはここまでの準備段階が長く，オーバヘッドが大きいという欠点をもっています．たとえばATAの場合，現在動作中のデバイスがなければ，ホストはすぐにコマンド・レジスタにコマンドを書き込むことができます．そのかわり，SCSIではここからは複数のコマンドを続けて書き込んだり，大きなデータ・ブロックをまとめて転送するなど，きわめて効率良く動作を実行できます．

情報転送フェーズを終了する権限はターゲットがもっています．情報転送フェーズを終了した後は，バス・フリーとなります．

● メッセージ・インとメッセージ・アウト

ターゲットが－MSGと－C/Dを真にして－REQをアサートすると，メッセージ・フェーズに移行します．このとき，－I/Oが真なら**メッセージ・イン**（ターゲット→イニシエータ），－I/Oが偽なら**メッセージ・アウト**（イニシエータ→ターゲット）となります．

ターゲットがイニシエータにメッセージを送りたいときは，いつでもメッセージ・イン・フェーズに移行してメッセージを送ることができます．一方，イニシエータがターゲットにメッセージを送りたいときは，－ATNをアサートしてターゲットの応答を待ちます．ターゲットは，－ATNを検出したらメッセージ・アウト・フェーズに移行して，イニシエータにメッセージの送出を許可します．

セレクション・フェーズでは，イニシエータはあらかじめ－ATNをアサートしてからセレクションを開始します．ターゲットが－BSYで応答することによって自動的に情報転送フェーズに入りますが，このときイニシエータは－ATNをアサートしているので，かならずメッセージ・アウト・フェーズに移行します．

● コマンドとI/Oプロセス

ターゲットが－MSGと－I/Oを偽，－C/Dを真にして－REQをアサートすれば，コマンド・フェーズに移行します．イニシエータはそれにこたえてコマンドを送出し，ターゲットが受け取ります．すなわち，SCSIではターゲットの要求によってコマンド転送が行われます．

情報転送フェーズに入り，基本的なメッセージ交換が終わったら，ターゲットはイニシエータに最初のコマンド要求を出します．イニシエータが複数のコマンドを連続して送りたい場合，コマンドの中の**リンク・ビット**に1を書き込むことによって，ターゲットに次のコマンドがあることを知らせます．ターゲットは，リンク・ビットが0のコマンドを受け取るまで，次々にコマンド要求を出し，コマンドを受け取って実行します．この，一連のコマンドを受け取って実行する過程をI/Oプロセスと呼びます．実行すべきコマンドが一つだけの場合も，1個のコマンドからなる**I/Oプロセス**と見なします．

ターゲットがコマンド要求を出すタイミングはターゲットに任されます．一つずつコマンドを受け取って実行していくこともできますが，複数のコマンドを連続して受け取ってバッファに蓄え，都合のよい順序で実行することも許されます．また，イニシエータが実行の順序を指定することもできます．

ターゲットは，I/Oプロセスに含まれるすべてのコマンドの実行を終了するか，実行中に致命的なエラーが発生した場合には，バスを解放してバス・フリーに移行します．これによって，ほかのデバイスがバスを使用できるようになります．バスを解放せずに異なるI/Oプロセスに移行することはできません．

メッセージ・イン
ターゲットからイニシエータに対してメッセージを送ること．

メッセージ・アウト
イニシエータからターゲットに対してメッセージを送ること．

リンク・ビット
SCSIコマンドは6/10/12バイトのブロックからなる．いずれの場合も，最後の1バイトが制御フィールドと呼ばれており，そのビット0がリンク・ビットである．

I/Oプロセス
I/Oプロセスの管理は，基本的にホストが行う．
一般に，ホスト（イニシエータ）はターゲットに対して送るべき一連のコマンド列をあらかじめ準備してから，バス使用権を要求してターゲットとの間でやり取りを行う．

これだけでは，I/O プロセスの中に時間のかかるコマンドが含まれていると，そのI/O プロセスにバスが占有されてしまい，ほかのデバイスの待ち時間が長くなります．そこで，いったんコマンド実行を中断してバスを解放する機能（ディスコネクト）がオプションとして用意されています．中断されたコマンドは，ターゲット内部でローカルに実行が続けられます．内部処理が終わってI/O プロセスの再開が可能になったら，ターゲットはアービトレーションとリセレクションを行ってイニシエータに再接続を要求します．

ディスコネクトの機能を用いれば，複数のI/O プロセスを並列に実行することができ，処理効率が大幅に向上します．ディスコネクトを行うためには，そのときのイニシエータとターゲットがともにディスコネクトをサポートしており，かつイニシエータがターゲットに対してディスコネクトを許可していることが必要です．**ディスコネクトの機能**はオプションですが，実際には大部分の製品がサポートしています．

ディスコネクトの機能
ハードディスクや光ディスクなどの外部記憶装置は，ヘッドの移動やデータのリード/ライトに長い時間がかかることがある．とくに，ドライブのモータの起動，光ディスクの消去や書き込み，ドライブのフォーマットには時間がかかるので，ディスコネクトの機能は必須とも言える．

● データ・インとデータ・アウト

ターゲットが－MSG と－C/D を偽にして－REQ をアサートすれば，データ・フェーズに移行します．このとき，－I/O が真ならデータ・イン（ターゲット→イニシエータ），－I/O が偽ならデータ・アウト（イニシエータ→ターゲット）となります．

ターゲットがデータ転送命令を受け取ると，まずデータ転送の準備を行います．データ・インなら，転送すべきデータを**記憶メディア**（たとえばハードディスクや CD-ROM）から取り出して，データ・バッファに入れます．データ・アウトならデータ・バッファにデータ受け入れの用意をして，また記憶メディア（たとえばハードディスクや CD-ROM）に対して転送の用意をします．

記憶メディア
データを記録したり伝送するための物理的な手段を一般にメディア（媒体）と呼ぶ．
メディアは電気的や磁気的な手段だけとは限らない．アナログ・レコードのように機械的な溝である場合もある．本や新聞のように紙に印刷するのもメディアである．

転送の準備ができたら，ターゲットはデータ・インまたはデータ・アウト・フェーズを開始して，データ転送を実行します．

ターゲットとイニシエータの間で合意ができていれば，このデータ・フェーズだけは同期転送モードで実行できます．さらに，オプションの Fast SCSI や Wide SCSI を選択することもできます．

● ステータス

ターゲットは，一つのコマンド実行の終了ごとに，ステータスを送ってコマンドの実行結果（エラー発生の有無や，発生したエラーの種類）をイニシエータに伝えます．ターゲットが－MSG を偽，－C/D と－I/O を真にして－REQ をアサートすれば，ステータス・フェーズに移行します．イニシエータはそれに答えてステータスを受け取ります．

エラー・ステータス
ターゲットは，コマンド実行の結果として決められたフォーマットのステータスを返す．
実行エラーが発生したときは，どのようなエラーが発生したかをエラー・ステータスとしてイニシエータに通知する．

データ転送命令の場合，転送の準備段階でエラーが発生したら，データ・フェーズを実行せずに**エラー・ステータス**だけを返します．また，データ・フェーズを実行した場合には，転送実行の結果をステータスとして返します．

データ転送命令以外のコマンドの場合，実行結果のステータスだけを返します．

SCSI-2 の I/O プロセスの管理

SCSI では，ディスコネクトを使わなければ，ターゲットがバスを解放するときにかならずI/O プロセスを終了（正常終了またはエラー終了）します．したがって，一つの SCSI システム上に同時に存在できるI/O プロセスはただ一つだけ

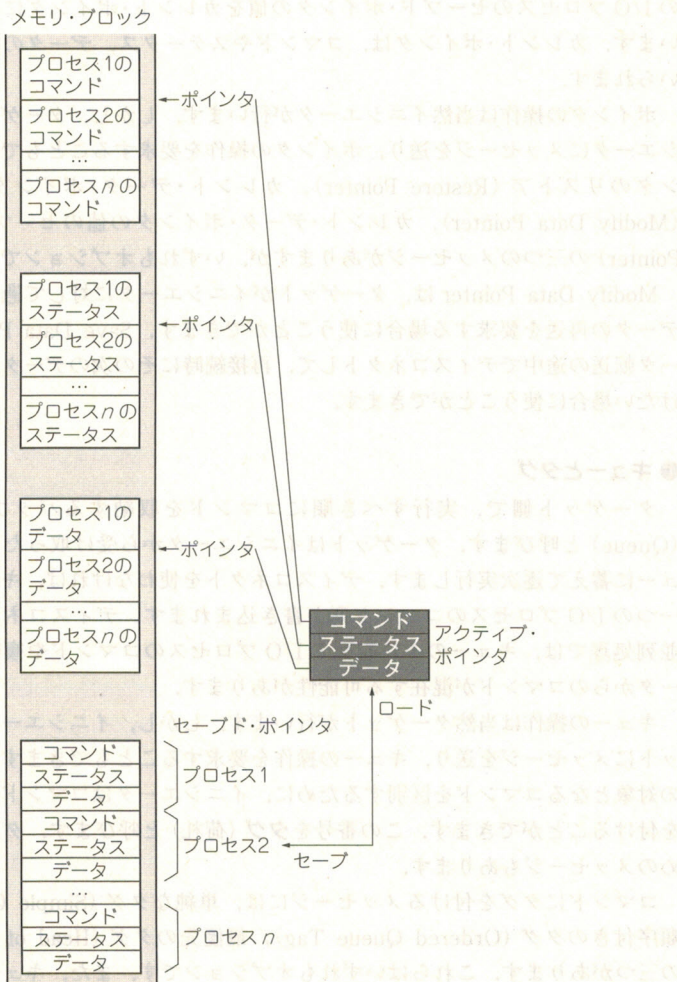
です．

ターゲットがI/Oプロセスをディスコネクトしてバスを解放すると，そのI/Oプロセスはバスには何の影響も与えずにターゲット内部で実行され続けます．その間に，新たなイニシエータとターゲットが新たなI/Oプロセスを開始できます．さらに，そのI/Oプロセスがディスコネクトされれば，また新たなI/Oプロセスを開始できます．このように，ディスコネクトの機能を利用すれば，一つのSCSIシステム上で複数のI/Oプロセスを並列実行できるようになります．

SCSIの規格には，**複数のI/Oプロセスの管理**や，コマンド実行の管理の方法を規定した部分が含まれています．イニシエータ側では**SCSIポインタ**，ターゲット側では**キュー**がそれにあたります．ただし，これらの規定は概念的なものであり，実際にイニシエータやターゲットの内部でどのように回路を実装するかは自由です．

● SCSIポインタ（図5-12）

一般に，イニシエータはターゲットとの通信を始める前に，リンクされた一連

〈図5-12〉SCSIポインタ

複数のI/Oプロセスの管理

ホスト（イニシエータ）は，ターゲットを指名して一連のコマンド列を送り，結果を待たずにディスコネクトして別のターゲットに別のコマンド列を送り，というように複数のI/Oプロセスを並列的に実行できる．

ターゲット側でも，ディスコネクトしてバックグラウンドで動作中に，別のイニシエータ（同じイニシエータの場合もある）から呼び出されて別のコマンド列を受け付けることができる．

SCSIポインタ

ホスト側のメモリ空間を指定するためのポインタである．

キュー

ターゲット側で受け取った命令を実行すべき順に（受け取った順ではなく）並べたものである．

のコマンド列をメモリ上にあらかじめ準備しておきます．また，ターゲットに対するデータ書き込みであれば，転送するデータ列もあらかじめ準備しておきます．さらに，ターゲットから返ってきたステータスや転送されたデータを収容するための**メモリ・ブロック**もあらかじめ確保しておきます．複数のI/Oプロセスを並列実行するとすれば，各I/Oプロセスごとにこのようなメモリ・ブロックを準備する必要があります．

メモリ・ブロック
ホストはターゲットから受け取ったデータやステータスを自分自身のメモリに記憶する．そのために，メモリのスペースを確保しておくことが必要．

SCSIポインタは，これらのメモリ・ブロックを管理するためのポインタです．コマンド・ポインタ，ステータス・ポインタ，データ・ポインタの三つがあります．コマンド・ポインタはコマンド・ブロックの先頭アドレス，ステータス・ポインタはステータス・ブロックの先頭アドレス，データ・ポインタはデータ・ブロックの先頭アドレスをそれぞれ指しています．

イニシエータは，このようなポインタ・セットを各I/Oブロックごとに一つずつ用意して，記憶しておかなければなりません．これを，セーブド・ポインタと呼びます．I/Oブロックの開始時や再接続時に，そのI/Oブロックのセーブド・ポインタを呼び出すことにより，必要なメモリ・ブロックの位置がわかります．

また，現在接続されているI/Oプロセスについては，作業用のポインタ・セットが必要です．これを**カレント・ポインタ**と呼びます．カレント・ポインタはイニシエータ内部に1セットだけ用意され，I/Oプロセスの開始時や再接続時に，そのI/Oプロセスのセーブド・ポインタの値をカレント・ポインタにコピーして使います．カレント・ポインタは，コマンドやステータス，データの転送制御に用いられます．

カレント・ポインタ
カレント（current）は，現在使われている，という意味．

ポインタの操作は当然イニシエータが行います．しかし，ターゲットからイニシエータにメッセージを送り，ポインタの操作を要求することもできます．ポインタのリストア（Restore Pointer），カレント・データ・ポインタの値の変更（Modify Data Pointer），カレント・データ・ポインタの値のセーブ（Save Data Pointer）の三つのメッセージがありますが，いずれもオプションです．

Modify Data Pointerは，ターゲットがイニシエータに対して過去に転送したデータの再送を要求する場合に使うことができます．Save Data Pointerは，データ転送の途中でディスコネクトして，再接続時にその次のデータから転送を続けたい場合に使うことができます．

●キューとタグ

ターゲット側で，実行すべき順にコマンドを収納するバッファをキュー（Queue）と呼びます．ターゲットはイニシエータから受け取ったコマンドをキューに蓄えて逐次実行します．ディスコネクトを使わなければ，キューの中には一つのI/Oプロセスのコマンド列が書き込まれます．ディスコネクトを使った並列処理では，キューの中に複数のI/Oプロセスのコマンドや複数のイニシエータからのコマンドが混在する可能性があります．

キューの操作は当然ターゲットが行います．しかし，イニシエータからターゲットにメッセージを送り，キューの操作を要求することもできます．また，操作の対象となるコマンドを区別するために，イニシエータはコマンドに任意の番号を付けることができます．この番号を**タグ**（荷札）と呼びます．タグを付けるためのメッセージもあります．

タグ
コマンドにタグを付けるといっても，コマンドの中に番号を書き込むわけにはいかない．コマンドを送る前にタグ・メッセージを送り，その中で番号を指定する．
ターゲット側で，タグ・メッセージで指定された番号と，それに続いて送られてきたコマンドの対応を覚えておく必要がある．

コマンドにタグを付けるメッセージには，単純なタグ（Simple Queue Tag），順序付きのタグ（Ordered Queue Tag），最優先のタグ（Head of Queue Tag）の三つがあります．これらはいずれもオプションです．また，キューを操作する

メッセージには，タグ付きコマンドの破棄（Abort Tag），現在のI/Oプロセスの破棄（Abort），キューのクリア（Clear Queue）の三つがあります．このうちAbortはターゲットのみ必須で，あとはオプションです．

SCSI-2 のメッセージ

SCSI-2のメッセージを**表5-7**に示します．大部分のメッセージは**1バイトのメッセージ・コード**からなりますが，例外もあります．まず，メッセージ・コード

1バイトのメッセージ・コード
1バイトのコードでメッセージの内容が決まる．

〈表5-7〉SCSIのメッセージ

コード	種　類
00h	1バイト・メッセージ(Command Complete)
01h	拡張メッセージ(可変長)
02h～1Fh	1バイト・メッセージ
20h～2Fh	2バイト・メッセージ
30h～7Fh	予約
80h～FFh	1バイト・メッセージ(Identify)

(a) メッセージの種類

バイト0	コード

(b) 1バイト・メッセージのフォーマット

バイト0	コード(2xh)
バイト1	パラメータ

(c) 2バイト・メッセージのフォーマット

バイト0	コード(01h)
バイト1	メッセージ長(n−2)
バイト2	拡張メッセージ・コード
バイト3	拡張メッセージ・パラメータ
…	…
バイトn−1	拡張メッセージ・パラメータ

(d) 拡張メッセージのフォーマット（nバイト長の場合）

コード	名　称	方向(注1)	サポート(注2) イニシエータ	ターゲット	ATN解除条件(注3)
●1バイト・メッセージ					
00h	Command Complete	IN	M	M	–
02h	Dave Data Pointer	IN	O	O	–
03h	Restore Pointers	IN	O	O	–
04h	Disconnect	IN	O	O	–
		OUT	O	O	YES
05h	Initiator Detected Error	OUT	M	M	YES
06h	Abort	OUT	O	M	YES
07h	Message Reject	IN	M	M	–
		OUT	M	M	YES
08h	No Operation	OUT	M	M	YES
09h	Message Parity Error	OUT	M	M	YES
0Ah	Linked Command Complete	IN	O	O	–
0Bh	Linked Command Complete (with Flag)	IN	O	O	–
0Ch	Bus Device Reset	OUT	O	M	YES
0Dh	Abort Tag	OUT	O	O	YES
0Eh	Clear Queue	OUT	O	O	YES
0Fh	Initiate Recovery	IN	O	O	–
		OUT	O	O	YES
10h	Release Recovery	OUT	O	O	YES
11h	Terminate I/O Process	OUT	O	O	YES
12h～1Fh	予約				
80h～FFh	Identify	IN	M	O	–
		OUT	M	M	NO
●2バイト・メッセージ					
20h+Tag	Simple Queue Tag	IN	O	O	–
		OUT	O	O	NO
21h+Tag	Head of Queue Tag	OUT	O	O	NO
22h+Tag	Ordered Queue Tag	OUT	O	O	NO
23h+Ignore	Ignore Wide Residue	IN	O	O	–
24h～2Fh	予約				
●拡張メッセージ					
01h+Len+00h+…	Modify Data Pointer	IN	O	O	–
01h+Len+01h+…	Synchronous Data Transfer Request (SDTR)	IN	O	O	–
		OUT	O	O	YES
01h+Len+02h+…	予約				
01h+Len+03h+…	Wide Data Transfer Request (WDTR)	IN	O	O	–
		OUT	O	O	YES
01h+Len+04h～7Fh+…	予約				
01h+Len+80h～FFh+…	ベンダ定義				

注1) 方向はイニシエータから見たもの．INはターゲット→イニシエータ，OUTはイニシエータ→ターゲット．
注2) Mは必須，Oはオプション．
注3) イニシエータの−ATNによってこのメッセージ・アウトが出力された後，−ATNを解除すべきかどうかを示す．YESなら，イニシエータは−ATNを解除しなければならない．

(e) メッセージ一覧

〈表5-7〉SCSIのメッセージ（つづき）

b7(MSB)	b6	b5	b4	b3	b2	b1	b0(LSB)
Identify	DiscPriv	LUNTAR	予約	予約	LUNTRN		

（f）Identifyのフォーマット

	b7(MSB)	b6	b5	b4	b3	b2	b1	b0(LSB)
バイト0	01h（拡張メッセージ）							
バイト1	03h（後続のバイト数）							
バイト2	01h（Synchronous Data Transfer Request）							
バイト3	転送周期ファクタ							
バイト4	REQ/ACKオフセット							

（g）Synchronous Data Transfer Request（SDTR）のフォーマット

	b7(MSB)	b6	b5	b4	b3	b2	b1	b0(LSB)
バイト0	01h（拡張メッセージ）							
バイト1	02h（後続のバイト数）							
バイト2	03h（Wide Data Transfer Request）							
バイト3	バス幅(指数)							

（h）Wide Data Transfer Request（WDTR）のフォーマット

20h～2Fhは2バイト固定長のメッセージです．もう一つ，メッセージ・コード01 h（拡張メッセージ）から始まるメッセージは，01hに続く複数バイトのコードによって一つのメッセージになります．これらの場合，1回のメッセージ・インまたはメッセージ・アウト・フェーズにおいて，複数バイトを連続して受け渡すことができます．

また，複数の異なるメッセージを連続して送りたい場合もあります．ターゲットが複数のメッセージを連続して送りたい場合は，メッセージ・イン・フェーズを連続して発生することができます．イニシエータが複数のメッセージを連続して送りたい場合は，－ATNをアサートし続けることにより，メッセージ・アウト・フェーズを要求し続けることができます．ただしメッセージによっては，その1個のメッセージを送信したら－ATNを解除しなければならないと定められたものがあります（ATN解除条件）．イニシエータがATN解除条件に違反した場合，ターゲットは接続を**強制終了**してバス・フリーに移行します．

メッセージの中には一方的に送りっぱなしのものもありますし，何らかの応答が必要なものもあります．応答の必要がない一方通行のメッセージでも，正しく受け取れなかった場合やメッセージをサポートしていない場合は，受け取り側がメッセージ拒絶の応答を返します．

つぎにおもなメッセージを解説します．

強制終了

イニシエータ側から規格に反する応答が返ってきた場合，ターゲット側ではその原因を調べたり回復させる手段がない．エラー・メッセージを出したとしても，イニシエータ側が正しく動作していないとすれば役に立たない．

このような場合，イニシエータとの論理接続を続けても意味がないので，速やかに接続を強制終了してバスを解放する．

● Identify (80h ~ FFh)

メッセージ・コード80h ~ FFhはIdentifyと呼ばれる特別なメッセージで，ターゲットまたはイニシエータが出力します．

MSB(ビット7) =1によって，Identifyメッセージであることを示し，下位7ビット(ビット6 ~ 0)によってメッセージの内容が変わります．

ビット6はイニシエータからターゲットに対して，I/Oプロセスのディスコネクトを許可するために用いられます．イニシエータがディスコネクトを許可しても，ターゲットがディスコネクトの機能に対応していなかったり，ディスコネクトする必要がないと判断した場合は，ディスコネクトは行われません．

ビット5は下位3ビット(ビット2 ~ 0)の使い方を定義します．通常(ビット5=0)は，下位3ビットはターゲットのLUN(**論理ユニット番号**)の指定に使います．下位3ビットでTRN(ターゲット・ルーチン番号)を指定する場合(おもにターゲットの自己診断時)にだけ，ビット5=1とします．

Identifyのおもな目的は，ターゲットのLUNを指定してイニシエータ(通常はホスト・コンピュータ)と論理ユニットの間の論理接続を確立することです．セレクション・フェーズから情報転送フェーズに移行したら，イニシエータはまずIdentifyをターゲットに送らなければなりません．そのため，イニシエータはあらかじめ-ATNをアサートしてセレクションを実行し，ターゲットからのメッセージ要求によってIdentifyを送ります．また，リセレクション・フェーズから情報転送フェーズに移行したら，ターゲットはIdentifyをイニシエータに送らなければなりません．Identifyは送りっぱなしの一方通行で，応答メッセージはありません．

アービトレーションとセレクション/リセレクションによってイニシエータ(通常はホスト・コンピュータ)とターゲット(SCSIコントローラ)の間の論理接続が確立されます．これを**I_Tネクサス**と呼びます．しかし，実際にコマンドやステータス，データの処理を行うのは，ターゲットのSCSIコントローラ部分ではなくて，各論理ユニットの部分です．そこで，コマンドやステータス，データの転送を実行する前に，ターゲット・コントローラを介してイニシエータと論理ユニットの間の論理接続を確立する必要があります．この，イニシエータ-ターゲット-論理ユニットの論理接続を**I_T_Lネクサス**と呼びます．IdentifyメッセージによってI_T_Lネクサスが確立されます．

LUN(論理ユニット番号)を指定する方法には，このIdentifyメッセージで指定する方法のほかに，各コマンドごとにLUNを書き込んで指定する方法もあります．しかし，SCSI-2では使用しないことが推奨されています．SCSI-1ではIdentifyメッセージの発行が必須でなかったため，コマンドごとにLUNを指定する方法も用いられていました．

なお，情報転送フェーズの中でLUNの指定を変更することはできません．1回の情報転送フェーズは，1個のLUNに対してだけ実行することができます．

● Command Complete (00h)

ターゲットが出力するメッセージで，I/Oプロセスの通常終了に用います．ターゲットがI/Oプロセスのすべてのコマンドの実行を終了したら，Command Completeを発行してI/Oプロセスの終了をイニシエータに通知し，-ATNが真でなければバスを解放してバス・フリーに移行します．

I/Oプロセスを中止して強制終了するメッセージにはAbort，Clear Queue，Bus Device Resetがあります．また，ターゲットが**回復不能のエラー**を検出し

論理ユニット番号

SCSIの規格では，ターゲットはSCSIコントローラ部分と論理ユニット部分に分けられている．1台のコントローラには最大8台の論理ユニットが接続できるので，3ビット(0 ~ 7)のLUNで1台の論理ユニットを指定する．

I_Tネクサス

ネクサスは論理接続のこと．イニシエータとターゲット(SCSIコントローラ部分)の間の接続なので，I_Tネクサスと呼ぶ．

I_T_Lネクサス

イニシエータからターゲット(SCSIコントローラ部分)を通って論理ユニット(Logical Unit)までの論理接続が確立されたとき，I_T_Lネクサスという．

回復不能のエラー

ターゲット内部でエラーが発生した場合は，自分自身で回復動作をしたり，エラーの発生をエラー・メッセージやエラー・ステータスでイニシエータに報告して処置を求めることができる．

だが，エラーがイニシエータ側やSCSIバス上で起こった場合は，ターゲット側では原因もわからないし回復動作もできない．イニシエータが正しく動作していない可能性もあるので，エラーを報告しても適切に応答してくれる保証はない．

た場合は，メッセージを出さずにバスを解放してしまう（Unexpected Disconnect）こともあります．

Unexpected Disconnect
ターゲットが回復不能のエラーを検出した場合，接続を強制終了し，速やかにバスを解放するのがもっともよい方法である．これを予期しない解放（Unexpected Disconnect）という．
イニシエータ側から見れば，動作中にいきなり（Unexpected）ターゲットから切断されてしまうので驚くが，それはターゲットの罪ではない．ターゲットの方でも，予期しない（Unexpected）事態が発生したために，やむを得ず切断しているのである．
Unexpected Disconnectが頻繁に発生すると，まずターゲットを疑う人が多いが，SCSIバスやイニシエータの方に原因がある場合も少なくない．

● Save Data Pointer (02h)

ターゲットが出力するメッセージで，イニシエータにカレント・データ・ポインタの保存を要求します．データ転送の途中でI/Oプロセスを中断するときにSave Data Pointerを用い，次にI/Oプロセスを再開したときにイニシエータがポインタをリストアすれば，データ転送の続きを実行することができます．

● Restore Pointer (03h)

ターゲットが出力するメッセージで，イニシエータにポインタ・セットのリストアを要求します．

● Disconnect (04h)

ターゲットまたはイニシエータが出力します．ターゲットが出力する場合はI/Oプロセスの中断，イニシエータが出力する場合はターゲットに対するI/Oプロセス中断の要求に用います．

ターゲットは，Identifyメッセージの中でディスコネクトが許可されていれば，任意のタイミングでDisconnectを発行してI/Oプロセスの中断をイニシエータに通知できます．さらに，－ATNが真でなければ，バスを解放してバス・フリーに移行します．

ターゲットは，ディスコネクトしたI/Oプロセスを再開する責任をもちます．I/Oプロセスを再開する準備ができたら，アービトレーションに参加してバス使用権を獲得し，リセレクションでイニシエータを指名し，Identifyを発行してI_T_Lネクサスを確立します．

イニシエータがDisconnectを出力する場合は，ターゲットに対するI/Oプロセスの中断要求になります．ターゲットが中断要求をサポートしていれば，Disconnectを発行してバスを解放します．また，イニシエータはDisconnectを出力したら－ATNを解除しなければなりません．

● Abort (06h)

イニシエータが出力するメッセージで，現在のI/Oプロセスの強制終了に用います．Abortメッセージを受け取ったターゲットは，キューに入っているコマンドのうち，現在のI/Oプロセスに属するコマンドをすべて破棄してバスを解放します．また，イニシエータはAbortを出力したら－ATNを解除しなければなりません．

キューに入っているコマンドでも，現在ディスコネクトされているI/Oプロセスのコマンドは影響を受けません．また，ターゲットに接続されているほかの論理ユニットや，バスに接続されているほかのターゲット，イニシエータも影響を受けません．

● Message Reject (07h)

ターゲットまたはイニシエータが出力します．いずれの場合も，最後に受け取ったメッセージ・コードが**不正**だったため，メッセージの受け付けを拒絶することを示します．イニシエータはMessage Rejectを出力したら－ATNを解除しなければなりません．

不正
規格にないコード，そのデバイスが対応していないオプションのメッセージ・コード，メッセージ交換の規約に従えばそこでは来ないはずのコードは，いずれも不正コードとして処理される．

サポートしていないメッセージが送られてきた場合や，伝送エラーなどによってメッセージを正しく受け取れなかった場合に用います．

● **No Operation** (08h)

イニシエータが出力します．ターゲットがメッセージ・アウト・フェーズを発生させたときに，送るべきメッセージがなければ**No Operation**で応答します．イニシエータはNo Operationを出力したら－ATNを解除しなければなりません．

メッセージ・アウト・フェーズはイニシエータの要求（－ATN）によって発生したものですが，ターゲットが－ATNを受け付ける前にイニシエータの側の事情が変化して，メッセージ・アウトの必要がなくなる場合もあります．そのような場合にNo Operationが用いられます．

● **Message Parity Error** (09h)

イニシエータが出力するメッセージで，最後に受け取ったメッセージに**パリティ・エラー**が発生したことを示します．イニシエータはMessage Parity Errorを出力したら－ATNを解除しなければなりません．

● **Bus Device Reset** (0Ch)

イニシエータが出力するメッセージで，ターゲット（およびそのターゲットに接続されたすべての論理ユニット）をハード・リセットするために用います．Bus Device Resetを受け取ったターゲットは，バスを解放するとともにデバイスを完全に初期化します．イニシエータはBus Device Resetを出力したら－ATNを解除しなければなりません．

● **Abort Tag** (0Dh)

イニシエータが出力するメッセージで，実行中のコマンドまたはキューに入っている1個のコマンドを破棄するために用います．イニシエータはAbort Tagを出力したら－ATNを解除しなければなりません．

● **Clear Queue** (0Eh)

イニシエータが出力するメッセージで，現在キューに入っているすべてのコマンドを破棄するために用います．当然，現在のI/Oプロセスは強制終了され，ターゲットはバスを解放します．イニシエータはClear Queueを出力したら－ATNを解除しなければなりません．

● **Terminate I/O Process** (11h)

イニシエータが出力するメッセージで，現在のI/Oプロセスの中止を要求するために用います．Terminate I/O Processを受け取ったターゲットはできるだけ早くI/Oプロセスを中止してバスを解放しなければなりませんが，Abortによる**強制終了**とは違って，区切りのよいところまでコマンドを実行してから終了することが許されます．イニシエータはTerminate I/O Processを出力したら－ATNを解除しなければなりません．

No Operation

ターゲットがメッセージ・アウト・フェーズを発生させたら，イニシエータはかならず何かのメッセージを送らなければならない．何も送らないとターゲットはタイムアウトまで待ち続けてエラー終了となる．

パリティ・エラー

パリティ・ビットは，データ・ビットのパターンによって決まる1ビットの冗長コードのこと．

送信側は8ビット・データと1ビット・パリティを同時に送る．受信側で受け取ったデータ・ビットとパリティ・ビットを検査して，異常があれば伝送エラーと判断してパリティ・エラー・メッセージを送る．

強制終了

強制終了の場合は，実行中のコマンドも含めて直ちに終了しなければならない．

● **Simple Queue Tag** (20h+Tag)

ターゲットまたはイニシエータが出力します．キューに入れるコマンドにタグ(番号) を付けたり，タグを用いてキューの中の特定のコマンドを指定できます．タグは0～255の2進数です．このメッセージは2バイト固定長で，2バイト目がタグを示します．

イニシエータがターゲットにコマンドを書き込むとき，Simple Queue Tagによってタグを付けることができます．Simple Queue Tagでタグが付けられたコマンドは，ターゲット側で任意の順序で実行できます．

Simple Queue Tagは，すでにタグが付けられているコマンドを指定する場合にも用いられます．たとえば，Abort Tagによってキューの中の1個のコマンドを破棄するとき，イニシエータはあらかじめSimple Queue Tagによって破棄するコマンドを指定します．また，Disconnectによってコマンドを中断するとき，ターゲットはSimple Queue Tagによって中断するコマンドをイニシエータに通知できます．

● **head of Queue Tag** (21h+Tag)

イニシエータが出力するメッセージで，コマンドにタグを付けるとともに，実行順序を指定します．Head of Queue Tagでタグが付けられたコマンドは，キューの先頭に置かれます．すなわち，**最上位の優先順位**をもちます．

このメッセージは2バイト固定長で，2バイト目がタグを示します．

最上位の優先順位
現在実行中のコマンドが終わったら，最初に実行されるということ．現在の処理に割り込むわけではない．

● **Ordered Queue Tag** (22h+Tag)

イニシエータが出力するメッセージで，コマンドにタグを付けるとともに，実行順序を指定します．Ordered Queue Tagでタグが付けられたコマンドは，キューに書き込まれた順序通りに実行されます．ターゲット側で実行順序を変更できません．

このメッセージは2バイト固定長で，2バイト目がタグを示します．

● **Modify Data Pointer** (01h+05h+00h+Arg3+Arg2+Arg1+Arg0)

ターゲットが出力するメッセージで，カレント・データ・ポインタの値の変更をイニシエータに要求します．このメッセージは**拡張メッセージ**で，1バイト目(01h) がメッセージ・コード，2バイト目 (05h) が後に続くバイト数，3バイト目(00h) が拡張メッセージ・コード，4～7バイト目 (Argument) がポインタの相対アドレスを示します．

このメッセージを受け取ったイニシエータは，カレント現在のデータ・ポインタの値にArgumentの値 (4バイトの符号付き整数) を加えます．

拡張メッセージ
複数バイトからなるメッセージである．最初に拡張メッセージ・コードを送って2バイト目以降が続くことを示す．2バイト目以降がメッセージの内容である．

● **Synchronous Data Transfer Request** (SDTR) (01h+03h+01h+factor+offset)

ターゲットまたはイニシエータが出力します．名称が長いため，通常はSDTRと呼ばれます．まず一方がSDTRを発行し，それに対してもう一方がSDTRで応答することによって，データ・フェーズを同期転送モードで行うことが合意されます．同期転送を利用するには，あらかじめSDTRを交換して合意を確立しておくことが必要です．また，単に同期転送を利用するかどうかだけでなく，最小転送周期や**REQ/ACKオフセット**も取り決めます．

このメッセージは拡張メッセージで，1バイト目 (01h) がメッセージ・コード，

REQ/ACKオフセット
同期転送の場合，送信側は－REQまたは－ACKパルスを連続して出力し，それに同期してデータを送り出す．受信側は，データを受け取った応答信号として－ACKまたは－REQを返す．
送信側は受信側の応答を確認することが必要だが，応答が返るより前にもいくつかのデータを先送りできる．この，応答が返る前の先送りデータをいくつまで認めるかを，イニシエータとターゲットであらかじめ取り決めておく．
その取り決めた値がREQ/ACKオフセット値である．

2バイト目(03h)が後に続くバイト数，3バイト目(01h)がSDTRの拡張メッセージ・コード，4バイト目(factor)が転送周期ファクタ，5バイト目(offset)がオフセットを示します．

転送周期ファクタは，そのデバイスが許容できる**最小転送周期÷4**の値(単位はns)を示します．すなわち，factor×4(ns)が最小転送周期です．オフセットは，そのデバイスが許容できるREQ/ACKオフセットの値を示します．ただし，オフセット=00hは同期転送に合意しない(非同期転送を要求する)ことを，またオフセット=FFhはREQ/ACKオフセットが無制限であることを示します．

SDTRの交換はイニシエータ，ターゲットのどちらから始めてもかまいません．まず一方が，自分が許容できる範囲の転送周期ファクタとオフセットを書き込んでSDTRを発行し，同期転送モードを用いることを提案します．これを受け取った側は，同期転送に合意するかどうかを次の三つの方法のいずれかで応答します．

同期転送に合意する場合は，送られてきた転送周期ファクタとオフセットの範囲で，かつ自分が許容できる範囲の転送周期ファクタとオフセットの値を決めて，その値を書き込んだSDTRを返します．これによって，**同期転送の合意**が確立されます．このとき，最小転送周期が200ns未満(転送周期ファクタが49以下)で合意されるとFast SCSIになります．

同期転送に合意しない場合，オフセット=00hを書き込んだSDTRで応答することができます．これによって同期転送は拒絶され，非同期転送で合意が確立します．

同期転送に合意しない場合，送られてきたSDTRに対してMessage Rejectで応答することもできます．これによって同期転送は拒絶され，非同期転送で合意が確立します．

イニシエータとターゲットの間で確立された同期転送の合意は，その後新たな合意を確立するか，デバイスが初期化されるまでは有効です．すなわち，一度合意を確立しておけば，接続のたびにSDTRを交換する必要はありません．ただし，Bus Device Resetメッセージや**個別機器の電源オフ**などによって，一方のデバイスの合意が失われてしまう恐れがあります．そのため，合意が失われたと判断したときはいつでもSDTRを発行して再度合意を確立しなければなりません．

また，SDTRの合意の後でWDTRの合意が確立すると，SDTRの合意は無効になります．Wide SCSIと同期転送(Fast SCSIを含む)を併用する場合は，先にWDTRの合意を確立して，その後でSDTRの合意を確立することが必要です．

● **Wide Data Transfer Request** (WDTR) (01h+02h+03h+width)

ターゲットまたはイニシエータが出力します．名称が長いため，通常はWDTRと呼ばれます．まず一方がWDTRを発行し，それに対してもう一方がWDTRで応答することによって，データ・フェーズをWide SCSIで行うことが合意されます．Wide SCSIを利用するには，あらかじめWDTRを交換して合意を確立しておくことが必要です．また，単にWide SCSIを利用するかどうかだけでなく，バス幅を2バイト(16ビット)にするか4バイト(32ビット)にするかも取り決めます．

このメッセージは拡張メッセージで，1バイト目(01h)がメッセージ・コード，2バイト目(02h)が後に続くバイト数，3バイト目(03h)がWDTRの拡張メッセージ・コード，4バイト目(width)がバス幅を示します．

最小転送周期÷4

転送周期を4で割っていることに特別な意味はない．ただ，1バイトの値は0～255の範囲なので，転送周期そのものを示すには小さすぎる．といって，これに2バイトも使うのはもったいないということであろう．

同期転送の合意

イニシエータとターゲットがともに同期転送の機能をサポートしていたとしても，SDTRで同期転送の合意を確立しなければ，同期転送は利用できない．

個別機器の電源オフ

一般に，SCSIバスに接続された周辺機器をホストが認識するためには，すべての周辺機器の電源をあらかじめONにしておき，その後でホストの電源をONにしなければならない．

だが，動作中になんらかの理由で周辺機器の電源を一時的にOFFにした場合，ふたたびONにすれば元どおり動作可能になる場合が多い．このときは，それまでに取り交わしていたSDTRの合意や，実行中のキューはすべて失われる．

バス幅は，2^m バイトの形でバス幅を表したときの指数 m です．width=1 はバス幅2バイト(2^1)，width=2 はバス幅4バイト(2^2)を示します．また，width=0 はバス幅1バイト(2^0)を示し，Wide SCSI に合意しない場合に用います．

WDTR の交換はイニシエータ，ターゲットのどちらから始めてもかまいません．まず一方は，自分がサポートできる範囲のバス幅を書き込んで WDTR を発行し，Wide SCSI を用いることを提案します．これを受け取ったデバイスは，Wide SCSI に合意するかどうかを次の三つの方法のいずれかで応答します．

Wide SCSI に合意する場合は，送られてきたバス幅の範囲で，かつ自分が許容できる範囲のバス幅の値を決めて，その値を書き込んだ WDTR を返します．これによって，Wide SCSI の合意が確立されます．

Wide SCSI に合意しない場合，バス幅 =0 を書き込んだ WDTR で応答するか，Message Reject で応答します．Wide SCSI は拒絶され，バス幅8ビットで合意が確立します．

イニシエータとターゲットの間で確立された Wide SCSI の合意は，その後新たな合意を確立するか，デバイスが初期化されるまでは有効です．

SCSI-2 のコマンド

コマンドはデバイスの動作を直接制御するものですから，デバイスの種類によって必要なコマンドは異なります．そこで，SCSI-2 ではさまざまなデバイスを想定して，**デバイスごとに個別のコマンド・セット**を定義しています．また，デバイスの種類によらない共通コマンドもいくつかあります．コマンドには共通のフォーマットが規定されています．

SCSI のコマンドは複数バイトからなり，CDB (Command Descriptor Block) と呼ばれる定型のフォーマットに従っています(**図 5-13**)．コマンド・コードは先頭の1バイトで，その後にパラメータが続きます．パラメータの長さの違いによって，6バイト，10バイトまたは12バイトの3種類に分かれます．ターゲットは先頭バイト(コマンド・コード)を解読すればコマンドのバイト数がわかるので，1回のコマンド・フェーズで必要なバイト数だけ **REQ/ACK ハンドシェイク**を繰り返してコマンドを受け取ります．

さらに多くのパラメータを必要とするコマンドでは，CDB に続けてパラメータ・ブロックを転送します．この場合，パラメータ・ブロックはコマンド・フェーズではなく，データ・フェーズで転送されます．すなわち，ターゲットはパラメータ・ブロックの転送を要求する CDB を受け取ったら，データ・フェーズに移行してパラメータ・ブロックを受け取ります．

逆に，ターゲット固有の情報やターゲットの状態をパラメータとしてイニシエータに転送するコマンドもあります．この場合のパラメータ・ブロックをとくにセンス・データと呼びます．センス・データはステータス・フェーズではなく，やはりデータ・フェーズで転送されます．

● コマンドのフォーマット

CDB の先頭バイト(バイト0)はコマンド・コードです．コマンドはグループに分けられており，コマンド・コードの上位3ビット(ビット7～5)でグループを表し，下位5ビット(ビット4～0)でグループ内のコマンド・コードを表します．0～7の8グループのうち，グループ0は6バイト・コマンド，グループ1

デバイスごとに個別のコマンド・セット
ダイレクトアクセス・デバイス・コマンド(おもにハードディスク向け)，シーケンシャルアクセス・デバイス・コマンド(おもにテープ・ストリーマ向け)，プリンタ・デバイス・コマンド，CD-ROM コマンドなどがある．

REQ/ACK ハンドシェイク
−REQ 信号と−ACK 信号を使って互いの動作を確認し合いながら，1バイトずつ転送を行う方式．

予約またはベンダ・オプション
ベンダ・オプションとして定められている範囲のコードは，各ベンダが任意のコマンドに利用できる．しかし，予約となっている部分を使ってはいけない．

と2は10バイト・コマンド，グループ5は12バイト・コマンドで，そのほかのグループは**予約またはベンダ・オプション**です．すなわち，コマンド・コード00h～1Fhは6バイト・コマンド，20h～5Fhは10バイト・コマンド，A0h～BFhは12バイト・コマンドということになります．

CDBの2バイト目（バイト1）の上位3ビットはLUN（論理ユニット番号）の指定に用いられます．ただし，SCSI-2ではIdentifyメッセージで一括してLUNを指定し，コマンドごとのLUNの指定は行いません．CDBの2バイト目のLUNは0にすることが推奨されています．

LUNに続くのがLBA（論理ブロック・アドレス）です．SCSIでは，ハードディスクでもCD-ROMでも**記録媒体のデータの先頭位置**を指定するのにこのLBAを用います．LBAは，記録媒体の全体を適当なサイズの論理ブロックに分割し，各ブロックに通し番号を付けたものです．論理ブロックのサイズは通常256バイ

記録媒体のデータの先頭位置

ハードディスクのデータをアクセスするとき，通常は先頭セクタの位置（番号）と転送データ長（セクタの個数）を指定して，連続した複数セクタをひとまとめにアクセスできる．

SCSIでは，CD-ROMやスキャナ，プリンタなどセクタ単位以外のデバイスも統一的に扱えるように，論理ブロック・アドレス（LBA）の概念を導入した．

〈図5-13〉**CDB**（Command Descriptor Block）**のフォーマット**

	b7(MSB)	b6	b5	b4	b3	b2	b1	b0(LSB)
バイト0	命令コード							
バイト1	LUN（注1）			(MSB) 21ビットLBA（注2）				
バイト2	21ビットLBA（注2）							
バイト3	21ビットLBA（注2）							(LSB)
バイト4	転送長/パラメータ・リスト長/アロケーション・エリア長（注3）							
バイト5	コントロール							

(a) 6バイト・コマンドのCDB

	b7(MSB)	b6	b5	b4	b3	b2	b1	b0(LSB)
バイト0	命令コード							
バイト1	LUN（注1）			予約				
バイト2	(MSB) 32ビットLBA（注2）							
バイト3	32ビットLBA（注2）							
バイト4	32ビットLBA（注2）							
バイト5	32ビットLBA（注2）							(LSB)
バイト6	予約							
バイト7	(MSB) 転送長/パラメータ・リスト長/アロケーション・エリア長（注3）							
バイト8	転送長/パラメータ・リスト長/アロケーション・エリア長（注3）							(LSB)
バイト9	コントロール							

(b) 10バイト・コマンドのCDB

〈図 5-13〉**CDB**（Command Descriptor Block）のフォーマット（つづき）

	b7 (MSB)	b6	b5	b4	b3	b2	b1	b0 (LSB)
バイト0	命令コード							
バイト1	LUN（注1）			予約				
バイト2	(MSB)	32ビットLBA（注2）						
バイト3	32ビットLBA（注2）							
バイト4	32ビットLBA（注2）							
バイト5	32ビットLBA（注2）							LSB
バイト6	転送長/パラメータ・リスト長/アロケーション・エリア長（注3）							
バイト7	(MSB)	転送長/パラメータ・リスト長/アロケーション・エリア長（注3）						
バイト8	転送長/パラメータ・リスト長/アロケーション・エリア長（注3）							
バイト9	転送長/パラメータ・リスト長/アロケーション・エリア長（注3）							(LSB)
バイト10	予約							
バイト11	コントロール							

注1）各コマンドにLUN（論理ユニット番号）が含まれているのは，SCSI-1との互換性のため．SCSI-2ではLUNはIdentifyメッセージで指定するので，各コマンドでLUNを指定しない．LUN=0とすることが推奨される．

注2）デバイスの論理アドレスを指定する必要がある場合に，21ビットまたは32ビットのLBAを用いる．6バイト・コマンドでは21ビットLBA，10～12バイト・コマンドでは32ビットLBAとなる．

注3）転送するデータやパラメータ・リスト，メモリ・エリアの長さを指定する必要がある場合に用いる．
6バイト・コマンドでは1バイト，10バイト・コマンドでは2バイト，12バイト・コマンドでは4バイトのパラメータとなる．

（**c**）12バイト・コマンドのCDB

	b7 (MSB)	b6	b5	b4	b3	b2	b1	b0 (LSB)
バイト0	グループ			コード				

（**d**）命令コードのフォーマット

b7	b6	b5	グループ	命令長	備考
0	0	0	0	6バイト	命令コード00h～1Fh
0	0	1	1	10バイト	命令コード20h～3Fh
0	1	0	2	10バイト	命令コード40h～5Fh
0	1	1	3	－	予約
1	0	0	4	－	予約
1	0	1	5	12バイト	命令コードA0h～BFh
1	1	0	6	－	ベンダ定義
1	1	1	7	－	ベンダ定義

（**e**）命令コードのグループ

b7 (MSB)	b6	b5	b4	b3	b2	b1	b0 (LSB)
ベンダ定義		予約				フラグ	リンク

（**f**）コントロールのフォーマット

ト，512バイトまたは1024バイトが使われます．また，6バイト・コマンドでは21ビットLBA，10バイト・コマンドと12バイト・コマンドでは32ビットLBAを指定することができます．

そのコマンドで扱える媒体の最大容量は，21ビットLBAならば論理ブロック・サイズ×2^{21}バイト，32ビットLBAならば論理ブロック・サイズ×2^{32}バイトです．512バイト/ブロックで32ビットLBAの場合，約2.2Tバイトまで扱えることになります．

LBAに続く項目は，**転送長**，**パラメータ・リスト長**または**アロケーション長**です．データ転送コマンドの場合は転送すべきデータ長（ブロック数またはバイト数），CDBに続いてパラメータを転送する場合はパラメータ・リスト長，ターゲットからイニシエータに何らかのデータ列が返ってくるコマンドの場合はアロケーション長（イニシエータが受信用に用意したバッファ・サイズ）を指定します．

CDBの最終バイトは制御フィールドと呼ばれます．上位6ビット（ビット7～2）はベンダ・オプションか予約で，通常使われているのはフラグ（ビット1）とリンク（ビット0）です．

リンク・ビットはこれに続くコマンドがあることを示します．リンク・ビットが

転送長

転送すべきブロック数を示す．先頭ブロックのアドレスと，ブロック数を指定すれば，転送すべきデータが確定する．

パラメータ・リスト長

コマンドの中には，周辺機器に対してさまざまなパラメータをリストとして渡すものがある．このパラメータ・リストの長さ（バイト数）を示す．

アロケーション長

コマンドにはデータを入出力するもののほかに，周辺機器の固有情報やそのときの状態を調べてリストとして返すものがある．このリストの最大長さ（バイト数）をターゲットに伝える．

〈表5-8〉共通コマンド

グループ0（6バイト・コマンド）			グループ1（10バイト・コマンド）			グループ2（10バイト・コマンド）		
コード	名　称	タイプ	コード	名　称	タイプ	コード	名　称	タイプ
00h	Test Unit Ready	M	20h			40h	Change Definition	O
01h			21h			41h		
02h			22h			42h		
03h	Request Sense	M	23h			43h		
04h			24h			44h		
05h			25h			45h		
06h			26h			46h		
07h			27h			47h		
08h			28h			48h		
09h			29h			49h		
0Ah			2Ah			4Ah		
0Bh			2Bh			4Bh		
0Ch			2Ch			4Ch	Log Sense	O
0Dh			2Dh			4Dh	Log Select	O
0Eh			2Eh			4Eh		
0Fh			2Fh			4Fh		
10h			30h			50h		
11h			31h			51h		
12h	Inquiry	M	32h			52h		
13h			33h			53h		
14h			34h			54h		
15h	Mode Select（6）	Z	35h			55h	Mode Select（10）	Z
16h			36h			56h		
17h			37h			57h		
18h	Copy	O	38h			58h		
19h			39h	Compare	O	59h		
1Ah	Mode Sense（6）	Z	3Ah	Copy and Verify	O	5Ah	Mode Sense（10）	Z
1Bh			3Bh	Write Buffer	O	5Bh		
1Ch	Receive Diagnostic Result	O	3Ch	Read Buffer	O	5Ch		
1Dh	Send Diagnostic	M	3Dh			5Dh		
1Eh			3Eh			5Eh		
1Fh			3Fh			5Fh		

M：必須
O：オプション
Z：デバイスの種類によって異なる

1であればターゲットは次の命令をイニシエータに要求し，リンク・ビットが0の命令を受け取るまで一つのI/Oプロセスとして実行を続けます．

SCSIのコマンドは種類が多いので，以下は概略のみ紹介します．

● 共通コマンド

全デバイスに共通のコマンドを**表5-8**に示します．グループ0(6バイト・コマンド)とグループ1～2(10バイト・コマンド)があります．

● デバイスの種類

SCSI-2ではダイレクト・アクセス・デバイス，シーケンシャル・アクセス・デバイス，プリンタ・デバイス，プロセッサ・デバイス，ライトワンス・デバイス，CD-ROMデバイス，スキャナ・デバイス，光メモリ・デバイス，メディア・チェンジャ・デバイス，通信デバイスの10種類のデバイスについて，それぞれ個別コマンドが規定されています．

ダイレクト・アクセス・デバイスは，ハードディスク，フロッピディスク，メモリ・ディスクなどブロック単位でアドレスを指定してランダムにリード/ライトできる記憶デバイスです．媒体交換が可能なものも固定型のものも含みます．シーケンシャル・アクセス・デバイスは，**テープ・ストリーマ**など，シーケンシャルにしかリード/ライトできないデバイスです．

プロセッサ・デバイスは，ホスト・コンピュータを想定しています．SCSIバスに複数のホスト・コンピュータが接続されているとき，コンピュータ同士の通信

テープ・ストリーマ

一般に，ディスク型の記録媒体はランダム・アクセスに適しており，作業用記憶装置にも適する．テープ型の記憶媒体は，ランダム・アクセスには不適当だが，まとまったデータの記録/再生ではディスク型よりも低コストにできるなどの利点がある．

テープ・ストリーマは，データのバックアップを目的として，ハードディスクなどのデータを一括して磁気テープに記録する装置である．

〈表5-9〉個別コマンド

(網掛け)は共通コマンド

コード	ダイレクト・アクセス・デバイス		シーケンシャル・アクセス・デバイス		プリンタ・デバイス		プロセッサ・デバイス		ライトワンス・デバイス	
	名称	タイプ	名称	タイプ	名称	タイプ	名称	タイプ	名称	タイプ
00h	Test Unit Ready	M	Test Unit Ready	M	Test Unit Ready	M	Test Unit Ready	M	Test Unit Ready	M
01h	Rezero Unit	O	Rewind	M	ベンダ定義		予約		Rezero Unit	O
02h	ベンダ定義		ベンダ定義		ベンダ定義		ベンダ定義		ベンダ定義	
03h	Request Sense	M	Request Sense	M	Request Sense	M	Request Sense	M	Request Sense	M
04h	Format Unit	M	予約		Format	O	予約		予約	
05h	ベンダ定義		Read Block Limits	M	ベンダ定義		ベンダ定義		ベンダ定義	
06h	ベンダ定義		ベンダ定義		ベンダ定義		ベンダ定義		ベンダ定義	
07h	Reassign Blocks	O	ベンダ定義		ベンダ定義		予約		Reassign Blocks	O
08h	Read (6)	M	Read	M	ベンダ定義		Receive	O	Read (6)	O
09h	ベンダ定義		ベンダ定義		ベンダ定義		ベンダ定義		ベンダ定義	
0Ah	Write (6)	O	Write	M	Print	M	Send	M	Write (6)	O
0Bh	Seek (6)	O	予約		Slew and Print	O	予約		Seek (6)	O
0Ch	ベンダ定義		ベンダ定義		ベンダ定義		ベンダ定義		ベンダ定義	
0Dh	ベンダ定義		予約		ベンダ定義		ベンダ定義		ベンダ定義	
0Eh	ベンダ定義		ベンダ定義		ベンダ定義		ベンダ定義		ベンダ定義	
0Fh	ベンダ定義		Read Reverse	O	ベンダ定義		ベンダ定義		ベンダ定義	
10h	ベンダ定義		Write Filemarks	M	Synchronize Buffer	O	ベンダ定義		ベンダ定義	
11h	ベンダ定義		Space	M	ベンダ定義		ベンダ定義		ベンダ定義	
12h	Inquiry	M	Inquiry	M	Inquiry	M	Inquiry	M	Inquiry	M
13h	ベンダ定義		Verify	O	ベンダ定義		ベンダ定義		ベンダ定義	
14h	ベンダ定義		Recover Buffered Data	O	Recover Buffered Data	O	ベンダ定義		ベンダ定義	
15h	Mode Select (6)	O	Mode Select (6)	M	Mode Select (6)	M	予約		Mode Select (6)	O
16h	Reserve	M	Reserve Unit	M	Reserve Unit	M	予約		Reserve	M
17h	Release	M	Release Unit	M	Release Unit	M	予約		Release	M
18h	Copy	O	Copy	O	Copy	O	Copy	O	Copy	O
19h	ベンダ定義		Erase	M	ベンダ定義		ベンダ定義		ベンダ定義	
1Ah	Mode Sense (6)	O	Mode Sense (6)	M	Mode Sense (6)	M	予約		Mode Sense (6)	O
1Bh	Start Stop Unit	O	Load Unload	O	Stop Print	O	予約		Start Stop Unit	O
1Ch	Receive Diagnostic Result	O	Receive Diagnostic Result	O	Receive Diagnostic Result	O	Receive Diagnostic Result	O	Receive Diagnostic Result	O
1Dh	Send Diagnostic	M	Send Diagnostic	M	Send Diagnostic	M	Send Diagnostic	M	Send Diagnostic	M
1Eh	Prevent Allow Medium Removal	O	Prevent Allow Medium Removal	O	予約		予約		Prevent Allow Medium Removal	O
1Fh	予約		予約		予約		予約		予約	

(a) グループ0 (6バイト・コマンド)

もできますが，SCSIの規格では一方はかならずターゲットになることが必要です．そのため，ホスト・コンピュータをターゲットとして動作させるときのコマンド・セットが定義されています．

ライトワンス・デバイスは1回だけ書き込み可能な光メモリで，たとえば**CD-R**があります．CD-ROMは読み出し専用の光メモリです．それに対して，光メモリ・デバイスは読み書き自由な光メモリを扱います．

メディア・チェンジャ・デバイスはCD-ROMなどの**オートチェンジャ**を指します．ただし，CD-ROMなどの媒体をリード/ライトする部分を除き，媒体の交換メカニズム部分だけをメディア・チェンジャ・デバイスとして扱います．

●個別コマンド

各デバイスごとの個別コマンドを**表5-9**に示します．12バイト・コマンドはごく一部で使われており，大部分は6バイト・コマンドと10バイト・コマンドです．

個別コマンドは**同じコード領域を異なるデバイスが共用**しています．すなわち，同じコマンド・コードを，各デバイスごとに異なるコマンドとして扱っています．しかし，できる限り似た内容のコマンドになるようにコードが割り当てられています．

たとえば，コマンド・コード04hはダイレクト・アクセス・デバイスと光メモリ・デバイスではFormat Unitコマンド，プリンタ・デバイスではFormatコマンドに割り当てられていますが，フォーマットの概念がないそのほかのデバイス

CD-R

CD-ROM（音楽用CD）と同じサイズで，1回だけ書き込みできる光ディスクのこと．CD-Recordableの略である．書き込み後は，通常のCD-ROM（音楽用CD）と同様に読み出し専用ディスクとなり，CD-ROMドライブ（CDプレーヤ）を使って読み出すことができる．

オートチェンジャ

あらかじめ何枚かのCD-ROMを装着しておき，自動的に交換して読み出しできるCD-ROMドライブ．SCSIの規格では，交換メカニズムの部分だけをメディア・チェンジャ・デバイスと呼ぶ．

同じコード領域を異なるデバイスが共用

コマンド・コードは1バイト（256種類）しかないので，すべてのデバイスに異なるコマンド・コードを割り当てたらあっという間に足りなくなってしまうだろう．

CD-ROMデバイス		スキャナ・デバイス		光メモリ・デバイス		メディア・チェンジャ・デバイス		通信デバイス		コード
名称	タイプ	名称	タイプ	名称	タイプ	名称	タイプ	名称	タイプ	
Test Unit Ready	M	Test Unit Ready	M	Test Unit Ready	M	Test Unit Ready	M	Test Unit Ready	M	00h
Rezero Unit	O	予約		Rezero Unit	O	Rezero Unit	O	予約		01h
ベンダ定義		予約		予約		予約		予約		02h
Request Sense	M	Request Sense	M	Request Sense	M	Request Sense	M	Request Sense	M	03h
予約		予約		Format Unit	O	予約		予約		04h
ベンダ定義		予約		予約		予約		予約		05h
ベンダ定義		予約		予約		予約		予約		06h
予約		予約		Reassign Blocks	O	Initialize Element Status	O	予約		07h
Read（6）	O	予約		Read（6）	O	予約		Get Message（6）	O	08h
ベンダ定義		予約		予約		予約		予約		09h
予約		予約		Write（6）	O	予約		Send Message（6）	O	0Ah
Seek（6）	O	予約		Seek（6）	O	予約		予約		0Bh
ベンダ定義		予約		予約		ベンダ定義		予約		0Ch
ベンダ定義		予約		予約		予約		予約		0Dh
ベンダ定義		予約		予約		予約		予約		0Eh
ベンダ定義		予約		予約		予約		予約		0Fh
ベンダ定義		予約		予約		予約		予約		10h
ベンダ定義		予約		予約		予約		予約		11h
Inquiry	M	Inquiry	M	Inquiry	M	Inquiry	M	Inquiry	M	12h
ベンダ定義		予約		予約		予約		予約		13h
ベンダ定義		予約		予約		予約		予約		14h
Mode Select（6）	O	Mode Select（6）	O	Mode Select（6）	O	Mode Select（6）	O	Mode Select（6）	O	15h
Reserve	M	Reserve Unit	M	Reserve	M	Reserve	O	予約		16h
Release	M	Release Unit	M	Release	M	Release	O	予約		17h
Copy	O	Copy	O	Copy	O	予約	O	予約	O	18h
ベンダ定義		予約		予約		予約		予約		19h
Mode Sense（6）	O	Mode Sense（6）	O	Mode Sense（6）	O	Mode Sense（6）	O	Mode Sense（6）	O	1Ah
Start Stop Unit	O	Scan	O	Start Stop Unit	O	予約		予約		1Bh
Receive Diagnostic Result	O	Receive Diagnostic Result	O	Receive Diagnostic Result	O	Receive Diagnostic Result	O	Receive Diagnostic Result	O	1Ch
Send Diagnostic	M	Send Diagnostic	M	Send Diagnostic	M	Send Diagnostic	M	Send Diagnostic	M	1Dh
Prevent Allow Medium Removal	O	予約		Prevent Allow Medium Removal	O	Prevent Allow Medium Removal	O	予約		1Eh
予約		予約		予約		予約		予約		1Fh

〈表 5-9〉個別コマンド（つづき）

コード	ダイレクト・アクセス・デバイス		シーケンシャル・アクセス・デバイス		プリンタ・デバイス		プロセッサ・デバイス		ライトワンス・デバイス	
	名 称	タイプ	名 称	タイプ	名 称	タイプ	名 称	タイプ	名 称	タイプ
20h	ベンダ定義		予約		予約		予約		ベンダ定義	
21h	ベンダ定義		予約		予約		予約		ベンダ定義	
22h	ベンダ定義		予約		予約		予約		ベンダ定義	
23h	ベンダ定義		予約		予約		予約		ベンダ定義	
24h	ベンダ定義		予約		予約		予約		ベンダ定義	
25h	Read Capacity	M	予約		予約		予約		Read Capacity	M
26h	ベンダ定義		予約		予約		予約		ベンダ定義	
27h	ベンダ定義		予約		予約		予約		ベンダ定義	
28h	Read (10)	M	予約		予約		予約		Read (10)	M
29h	ベンダ定義		予約		予約		予約		ベンダ定義	
2Ah	Write (10)	O	予約		予約		予約		Write (10)	M
2Bh	Seek (10)	O	Locate	O	予約		予約		Seek (10)	O
2Ch	ベンダ定義		予約		予約		予約		予約	
2Dh	ベンダ定義		予約		予約		予約		予約	
2Eh	Write and Verify	O	予約		予約		予約		Write and Verify (10)	O
2Fh	Verify	O	予約		予約		予約		Verify (10)	O
30h	Search Data High	O	予約		予約		予約		Search Data High (10)	O
31h	Search Data Equal	O	予約		予約		予約		Search Data Equal (10)	O
32h	Search Data Low	O	予約		予約		予約		Search Data Low (10)	O
33h	Set Limits	O	予約		予約		予約		Set Limits (10)	O
34h	Pre-Fetch	O	Read Position	O	予約		予約		Pre-Fetch	O
35h	Synchronize Cache	O	予約		予約		予約		Synchronize Cache	O
36h	Lock Unlock Cache	O	予約		予約		予約		Lock Unlock Cache	O
37h	Read Defect Data	O	予約		予約		予約		予約	
38h	予約		予約		予約		予約		Medium Scan	O
39h	Compare	O	Compare	O	Compare	O	Compare	O	Compare	O
3Ah	Copy and Verify	O	Copy and Verify	O	Copy and Verify	O	Copy and Verify	O	Copy and Verify	O
3Bh	Write Buffer	O	Write Buffer	O	Write Buffer	O	Write Buffer	O	Write Buffer	O
3Ch	Read Buffer	O	Read Buffer	O	Read Buffer	O	Read Buffer	O	Read Buffer	O
3Dh	予約		予約		予約		予約		予約	
3Eh	Read Long	O	予約		予約		予約		Read Long	O
3Fh	Write Long	O	予約		予約		予約		Write Long	O
40h	Change Definition	O	Change Definition	O	Change Definition	O	Change Definition	O	Change Definition	O
41h	Write Same	O	予約		予約		予約		予約	
42h	予約		予約		予約		予約		予約	
43h	予約		予約		予約		予約		予約	
44h	予約		予約		予約		予約		予約	
45h	予約		予約		予約		予約		予約	
46h	予約		予約		予約		予約		予約	
47h	予約		予約		予約		予約		予約	
48h	予約		予約		予約		予約		予約	
49h	予約		予約		予約		予約		予約	
4Ah	予約		予約		予約		予約		予約	
4Bh	予約		予約		予約		予約		予約	
4Ch	Log Sense	O	Log Sense	O	Log Sense	O	Log Sense	O	Log Sense	O
4Dh	Log Select	O	Log Select	O	Log Select	O	Log Select	O	Log Select	O
4Eh	予約		予約		予約		予約		予約	
4Fh	予約		予約		予約		予約		予約	
50h	予約		予約		予約		予約		予約	
51h	予約		予約		予約		予約		予約	
52h	予約		予約		予約		予約		予約	
53h	予約		予約		予約		予約		予約	
54h	予約		予約		予約		予約		予約	
55h	Mode Select (10)	O	Mode Select (10)	O	Mode Select (10)	O	予約		Mode Select (10)	O
56h	予約		予約		予約		予約		予約	
57h	予約		予約		予約		予約		予約	
58h	予約		予約		予約		予約		予約	
59h	予約		予約		予約		予約		予約	
5Ah	Mode Sense (10)	O	Mode Sense (10)	O	Mode Sense (10)	O	予約		Mode Sense (10)	O
5Bh	予約		予約		予約		予約		予約	
5Ch	予約		予約		予約		予約		予約	
5Dh	予約		予約		予約		予約		予約	
5Eh	予約		予約		予約		予約		予約	
5Fh	予約		予約		予約		予約		予約	

(b) グループ1～2（10バイト・コマンド）

CD-ROMデバイス		スキャナ・デバイス		光メモリ・デバイス		メディア・チェンジャ・デバイス		通信デバイス		コード
名　称	タイプ	名　称	タイプ	名　称	タイプ	名　称	タイプ	名　称	タイプ	
ベンダ定義		予約		ベンダ定義		予約		予約		20h
ベンダ定義		予約		ベンダ定義		予約		予約		21h
ベンダ定義		予約		ベンダ定義		予約		予約		22h
ベンダ定義		予約		ベンダ定義		予約		予約		23h
ベンダ定義		Set Window	M	予約		予約		予約		24h
Read CD-ROM Capacity	M	Get Window	O	Read Capacity	M	予約		予約		25h
ベンダ定義		予約		予約		予約		予約		26h
ベンダ定義		予約		予約		予約		予約		27h
Read (10)	M	Read	M	Read (10)	M	予約		Get Message (10)	O	28h
ベンダ定義		予約		Read Generation	O	予約		予約		29h
予約		Send	O	Write (10)	M	予約		Send Message (10)	O	2Ah
Seek (10)	O	予約		Seek (10)	O	Position to Element	O	予約		2Bh
予約		予約		Erase (10)	O	予約		予約		2Ch
予約		予約		Read Updated Block	O	予約		予約		2Dh
予約		予約		Write and Verify (10)	O	予約		予約		2Eh
Verify (10)	O	予約		Verify (10)	O	予約		予約		2Fh
Search Data High (10)	O	予約		Search Data High (10)	O	予約		予約		30h
Search Data Equal (10)	O	Object Position	O	Search Data Equal (10)	O	予約		予約		31h
Search Data Low (10)	O	予約		Search Data Low (10)	O	予約		予約		32h
Set Limits (10)	O	予約		Set Limits (10)	O	予約		予約		33h
Pre-Fetch	O	Get Data Buffer Status	O	Pre-Fetch	O	予約		予約		34h
Synchronize Cache	O	予約		Synchronize Cache	O	予約		予約		35h
Lock Unlock Cache	O	予約		Lock Unlock Cache	O	予約		予約		36h
予約		予約		Read Defect Data (10)	O	予約		予約		37h
予約		予約		Medium Scan	O	予約		予約		38h
Compare	O	Compare	O	Compare	O	予約	O	予約	O	39h
Copy and Verify	O	Copy and Verify	O	Copy and Verify	O	予約	O	予約	O	3Ah
Write Buffer	O	Write Buffer	O	Write Buffer	O	Write Buffer	O	Write Buffer	O	3Bh
Read Buffer	O	Read Buffer	O	Read Buffer	O	Read Buffer	O	Read Buffer	O	3Ch
予約		予約		Update Block	O	予約		予約		3Dh
予約		予約		Read Long	O	予約		予約		3Eh
予約		予約		Write Long	O	予約		予約		3Fh
Change Definition	O	Change Definition	O	Change Definition	O	Change Definition	O	Change Definition	O	40h
予約		予約		予約		予約		予約		41h
Read Sub-Channel	O	予約		予約		予約		予約		42h
Read TOC	O	予約		予約		予約		予約		43h
Read Header	O	予約		予約		予約		予約		44h
Play Audio (10)	O	予約		予約		予約		予約		45h
予約		予約		予約		予約		予約		46h
Play Audio MSF	O	予約		予約		予約		予約		47h
Play Audio Track/Index	O	予約		予約		予約		予約		48h
Play Track Relative (10)	O	予約		予約		予約		予約		49h
予約		予約		予約		予約		予約		4Ah
Pause/Resume	O	予約		予約		予約		予約		4Bh
Log Sense	O	Log Sense	O	Log Sense	O	Log Sense	O	Log Sense	O	4Ch
Log Select	O	Log Select	O	Log Select	O	Log Select	O	Log Select	O	4Dh
予約		予約		予約		予約		予約		4Eh
予約		予約		予約		予約		予約		4Fh
予約		予約		予約		予約		予約		50h
予約		予約		予約		予約		予約		51h
予約		予約		予約		予約		予約		52h
予約		予約		予約		予約		予約		53h
予約		予約		予約		予約		予約		54h
Mode Select (10)	O	Mode Select (10)	O	Mode Select (10)	O	Mode Select (10)	O	Mode Select (10)	O	55h
予約		予約		予約		予約		予約		56h
予約		予約		予約		予約		予約		57h
予約		予約		予約		予約		予約		58h
予約		予約		予約		予約		予約		59h
Mode Sense (10)	O	Mode Sense (10)	O	Mode Sense (10)	O	Mode Sense (10)	O	Mode Sense (10)	O	5Ah
予約		予約		予約		予約		予約		5Bh
予約		予約		予約		予約		予約		5Ch
予約		予約		予約		予約		予約		5Dh
予約		予約		予約		予約		予約		5Eh
予約		予約		予約		予約		予約		5Fh

〈表5-9〉個別コマンド（つづき）

コード	ダイレクト・アクセス・デバイス		シーケンシャル・アクセス・デバイス		プリンタ・デバイス		プロセッサ・デバイス		ライトワンス・デバイス	
	名称	タイプ	名称	タイプ	名称	タイプ	名称	タイプ	名称	タイプ
A0h	予約		予約		予約		予約		予約	
A1h	予約		予約		予約		予約		予約	
A2h	予約		予約		予約		予約		予約	
A3h	予約		予約		予約		予約		予約	
A4h	予約		予約		予約		予約		予約	
A5h	予約		予約		予約		予約		予約	
A6h	予約		予約		予約		予約		予約	
A7h	予約		予約		予約		予約		予約	
A8h	予約		予約		予約		予約		Read (12)	O
A9h	予約		予約		予約		予約		予約	
AAh	予約		予約		予約		予約		Write (12)	O
ABh	予約		予約		予約		予約		予約	
ACh	予約		予約		予約		予約		予約	
ADh	予約		予約		予約		予約		予約	
AEh	予約		予約		予約		予約		Write and Verify (12)	O
AFh	予約		予約		予約		予約		Verify (12)	O
B0h	予約		予約		予約		予約		Search Data High (12)	O
B1h	予約		予約		予約		予約		Search Data Equal (12)	O
B2h	予約		予約		予約		予約		Search Data Low (12)	O
B3h	予約		予約		予約		予約		Set Limits (12)	O
B4h	予約		予約		予約		予約		予約	
B5h	予約		予約		予約		予約		予約	
B6h	予約		予約		予約		予約		予約	
B7h	予約		予約		予約		予約		予約	
B8h	予約		予約		予約		予約		予約	
B9h	予約		予約		予約		予約		予約	
BAh	予約		予約		予約		予約		予約	
BBh	予約		予約		予約		予約		予約	
BCh	予約		予約		予約		予約		予約	
BDh	予約		予約		予約		予約		予約	
BEh	予約		予約		予約		予約		予約	
BFh	予約		予約		予約		予約		予約	

(c) グループ5（12バイト・コマンド）

コード	ダイレクト・アクセス・デバイス		シーケンシャル・アクセス・デバイス		プリンタ・デバイス		プロセッサ・デバイス		ライトワンス・デバイス	
	名称	タイプ	名称	タイプ	名称	タイプ	名称	タイプ	名称	タイプ
C0h～FFh	ベンダ定義		予約		ベンダ定義		ベンダ定義		ベンダ定義	

M：必須
O：オプション

(d) グループ6～7（ベンダ定義）

では使用されていません．

また，コマンドコード0Ahはダイレクト・アクセス・デバイス，シーケンシャル・アクセス・デバイス，ライトワンス・デバイス，光メモリ・デバイスではWriteコマンド，プリンタ・デバイスではPrintコマンド，プロセッサ・デバイスではSendコマンド，通信デバイスではSend Messageコマンドにそれぞれ割り当てられています．書き込みのできないCD-ROMデバイス，スキャナ・デバイス，メディア・チェンジャ・デバイスでは使用されていません．

なお，一部のデバイスでは，コマンド・コード0AhをWrite (6)，2AhをWrite (10)，AAhをWrite (12) というように，パラメータの長さの違う複数のWriteコマンドを定義しているものもあります．ReadコマンドやMode Selectコマンドなども同様です．

SCSI-2のタイミング

SCSI-2のタイミングを**表5-10**に示します．

大きく分けて，アービトレーション・フェーズからセレクション/リセレクション・フェーズと，情報転送フェーズの規定に分かれます．また，情報転送フェー

CD-ROMデバイス		スキャナ・デバイス		光メモリ・デバイス		メディア・チェンジャ・デバイス		通信デバイス		コード
名　称	タイプ	名　称	タイプ	名　称	タイプ	名　称	タイプ	名　称	タイプ	
予約		予約		予約		予約		予約		A0h
予約		予約		予約		予約		予約		A1h
予約		予約		予約		予約		予約		A2h
予約		予約		予約		予約		予約		A3h
予約		予約		予約		予約		予約		A4h
Play Audio (12)	O	予約		予約		Move Medium	M	予約		A5h
予約		予約		予約		Exchange Medium	O	予約		A6h
予約		予約		予約		予約		予約		A7h
Read (12)	O	予約		Read (12)	O	予約		Get Message (12)	O	A8h
Play Track Relative (12)	O	予約		予約		予約		予約		A9h
予約		予約		Write (12)	O	予約		Send Message (12)	O	AAh
予約		予約		予約		予約		予約		ABh
予約		予約		Erase (12)	O	予約		予約		ACh
予約		予約		予約		予約		予約		ADh
予約		予約		Write and Verify (12)	O	予約		予約		AEh
Verify (12)	O	予約		Verify (12)	O	予約		予約		AFh
Search Data High (12)	O	予約		Search Data High (12)	O	予約		予約		B0h
Search Data Equal (12)	O	予約		Search Data Equal (12)	O	予約		予約		B1h
Search Data Low (12)	O	予約		Search Data Low (12)	O	予約		予約		B2h
Set Limits (12)	O	予約		Set Limits (12)	O	予約		予約		B3h
予約		予約		予約		予約		予約		B4h
予約		予約		予約		Request Volume Element Address	O	予約		B5h
予約		予約		予約		Send Volume Tag	O	予約		B6h
予約		予約		Read Defect Data (12)	O	予約		予約		B7h
予約		予約		予約		Read Element Status	O	予約		B8h
予約		予約		予約		予約		予約		B9h
予約		予約		予約		予約		予約		BAh
予約		予約		予約		予約		予約		BBh
予約		予約		予約		予約		予約		BCh
予約		予約		予約		予約		予約		BDh
予約		予約		予約		予約		予約		BEh
予約		予約		予約		予約		予約		BFh

CD-ROMデバイス		スキャナ・デバイス		光メモリ・デバイス		メディア・チェンジャ・デバイス		通信デバイス		コード
名　称	タイプ	名　称	タイプ	名　称	タイプ	名　称	タイプ	名　称	タイプ	
ベンダ定義		予約		ベンダ定義		ベンダ定義		予約		C0h～FFh

ズの規定は，非同期転送モード，同期転送モード，Fast SCSIの規定に分かれています．

Fast SCSIはタイミング条件が厳しいので，Annex（付属書）において，ジッタやスキューなどの詳細なタイミングを規定しています．

SCSI-3の概要

SCSI-2とSCSI-3では全体の構成が大きく変わっています．SCSI-3はまだ全体が完成していません．個別の規格としては検討中のものが多く，すでに承認された規格でもさらに改訂が進められているものがあります．

SCSI-3の規格群はインターコネクト・レベル（物理的，電気的仕様），プロトコル・レベル（伝送の基本手順），コマンド・レベルの三つのレベルに分けられます．また，従来のSCSI-2と上位互換性をもつパラレル・インターフェースに加えて，光ファイバや電気的ケーブルを用いた**三つのシリアル・インターフェース**（Fibre Channel，Serial Bus，Serial Storage Architecture）が新たに定義されました．インターコネクト・レベルとプロトコル・レベルの規格は，これらのインターフェース別に作成されています．一方，コマンド・レベルの規格は，すべての装置に

〈表 5-10〉SCSI-2 のタイミング

項目	min	max	単位	説明	備考
●一般					
バス・セトル・ディレイ	0.4	−	μs	制御信号が変化してから，バスの状態が安定するまでの待ち時間	
バス・クリア・ディレイ(注1)	−	0.8	μs	バス・フリー検出後，デバイスがバス駆動を停止するまでの許容時間	
リセット・ホールド時間	25	−	μs	リセットを有効にするために必要な−RST信号の保持時間	
バス・クリア・ディレイ(注1)	−	0.8	μs	−RSTアサート検出後，デバイスがバス駆動を停止するまでの許容時間	
●アービトレーション・フェーズ					
バス・フリー・ディレイ	0.8	−	μs	バス・フリー検出後，デバイスがアービトレーションを開始（−BSYをアサート，IDを送出）するまでの待ち時間	
ディスコネクション・ディレイ	200	−	μs	イニシエータのDisconnectメッセージを受けてターゲットがバスを解放した後，アービトレーションを開始するまでの待ち時間	
バス・セット・ディレイ	−	1.8	μs	バス・フリー検出後，デバイスがアービトレーションを開始（−BSYをアサート，IDを送出）できる許容時間	
アービトレーション・ディレイ	2.4	−	μs	アービトレーション開始（最初の−BSYアサート）後，デバイスがIDを調べるまでの待ち時間	
バス・クリア・ディレイ(注1)	−	0.8	μs	アービトレーション勝者決定（−SELアサート）後，他のデバイスがバス駆動を停止するまでの許容時間	
●セレクション/リセレクション・フェーズ					
セレクション・アボート時間	−	200	μs	セレクション/リセレクションで指名を受けたデバイスが−BSYアサートで応答するまでの許容時間	
セレクション・タイムアウト・ディレイ	250	−	ms	セレクション/リセレクションでデバイスを指名してから−BSYが返るまでの待ち時間	推奨値
パワーオン−セレクション時間	−	10	s	パワーオン後，接続が確立されてターゲットがTest Unit Ready/Inquiry/Request Senseコマンドに応答できるまでの許容時間	推奨値
リセット−セレクション時間	−	250	ms	リセット後，接続が確立されてターゲットがTest Unit Ready/Inquiry/Request Senseコマンドに応答できるまでの許容時間	推奨値
●情報転送フェーズ					
データ・リリース・ディレイ	−	400	ns	−I/Oアサートからイニシエータがデータバス駆動を停止するまでの許容時間	
ケーブル・スキュー・ディレイ	−	10	ns	ケーブル上の伝播遅延時間差の最大値	
デスキュー・ディレイ	45	−	ns	バス信号の伝播遅延時間差の補償時間の最小値	
アサーション時間	90	−	ns	同期転送時，−REQと−ACKの最小パルス幅	
ネゲーション時間	90	−	ns	同期転送時，−REQと−ACKの最小パルス幅	
ホールド時間	45	−	ns	同期転送時，−REQまたは−ACKがアサートされた後，データを保持しておくべき時間	
転送周期(注2)	−	−	−	同期転送時，−REQパルスおよび−ACKパルスの周期	
●情報転送フェーズ（Fast SCSI）					
Fastケーブル・スキュー・ディレイ	−	5	ns	Fast同期転送時，ケーブル上の伝播遅延時間差の最大値	
Fastデスキュー・ディレイ	20	−	ns	Fast同期転送時，バス信号の伝播遅延時間差の補償時間の最小値	
Fastアサーション時間	30	−	ns	Fast同期転送時，−REQと−ACKの最小パルス幅	
Fastネゲーション時間	30	−	ns	Fast同期転送時，−REQと−ACKの最小パルス幅	
Fastホールド時間	10	−	ns	Fast同期転送時，−REQまたは−ACKがアサートされた後，データを保持しておくべき時間	

注1）次の三つの条件のいずれかを検出したデバイスは，このバス・クリア・ディレイ以内にバス信号線の駆動を停止しなければならない
　a）−BSY=偽かつ−SEL=偽を検出（バス・フリー条件）
　b）アービトレーション・フェーズにおいて，−SELアサート検出（アービトレーション終了条件）
　c）−RSTアサート検出（リセット条件）

注2）同期転送の最小転送周期はSDTRメッセージの交換によってターゲット−イニシエータ間で取り決める
　転送周期の最小値は100 ns（転送レートの最大値は10 Mサイクル/s）
　転送周期200 ns未満（転送レート5 Mサイクル/s超）はFast SCSI

(a) タイミング規定

〈表5-10〉SCSI-2のタイミング（つづき）

項　目	値（±）	単位	記号
●送信デバイスのスキュー			
クロック・オフセット	5	ns	a
送信ロジック・スキュー	3	ns	b
基板パターンの伝播遅延	1	ns	c
ドライバ伝播遅延スキュー	6	ns	d
基板パターンの伝播遅延	1	ns	e
支線ケーブル伝播遅延	1	ns	f
●ケーブルのスキュー（注3）			
ケーブル伝播遅延のスキュー	5	ns	g
ケーブル・インピーダンスによる歪み	1	ns	h
信号遷移の干渉による歪み	2	ns	i
バイアス歪み	2	ns	j
●受信デバイスのスキュー			
支線ケーブルの伝播遅延	1	ns	k
基板パターンの伝播遅延	1	ns	l
レシーバ伝播遅延スキュー	9	ns	m
基板パターンの伝播遅延	1	ns	n
受信ロジック・セットアップ/ホールド	5	ns	o
●トータル			
トータルのジッタ	44	ns	a+b+…+o
●Fast SCSIの規定との関係			
Fastケーブルスキュー・ディレイ	5	ns	g
Fastデスキュー・ディレイ	20	ns	h+i+…+n
Fastアサーション時間	30	ns	−
Fastネゲーション時間	30	ns	−
Fastホールド時間	10	ns	o

注3）差動型，28AWGケーブル使用時のツイスト・ペア間の時間差

（b）Fast同期転送のスキュー時間（Annex B）

共通な部分（Primary Commands）と，各デバイスごとの規格に分けられています（**図5-14**）．

従来のSCSI-2の直接の拡張に相当するのは，インターコネクト・レベルはSCSI-3パラレル・インターフェース（ANSI X3.253-1995，SCSI-3 Parallel Interface，SPI），プロトコル・レベルはSCSI-3インターロックト・プロトコル（ANSI X3.292-1997，SCSI-3 Interlocked Protocol，SIP）です．また，コマンド・レベルの規格としては，デバイス共通の基本コマンド・セットを規定したANSI X3.301-1997，SCSI-3 Primary Commands（SPC），**マルチメディア装置向けのコマンド**を規定したANSI X3.304-1997，SCSI-3 Multimedia Commands（MMC），ハードディスク装置向けのコマンドを規定したANSI NCITS 306-1998，SCSI-3 Block Commands（SBC），CD-ROMなどの交換式メディア装置向けのコマンドを規定したANSI NCITS 314－1998，SCSI-3 Medium Changer Commands（SMC）などがあります．

また，高速化の規格としては，最大20Mサイクル/sのFast 20（Ultra SCSI）を規定したANSI X3.277-1996，SCSI-3 Fast-20があります．さらに，最大40Mサイクル/sのFast-40（Ultra2 SCSI）を含むSPIの拡張版X3T10/1142D，SCSI Parallel Interface-2（SPI-2）の規格案はほぼ完成しており，最大80Mサイクル/sのFast-80（Ultra3 SCSIまたはUltra 160/m SCSI）を含むSPIの拡張版X3T10/1302D，SCSI Parallel Interface-3（SPI-3）の規格案の検討が進められています．

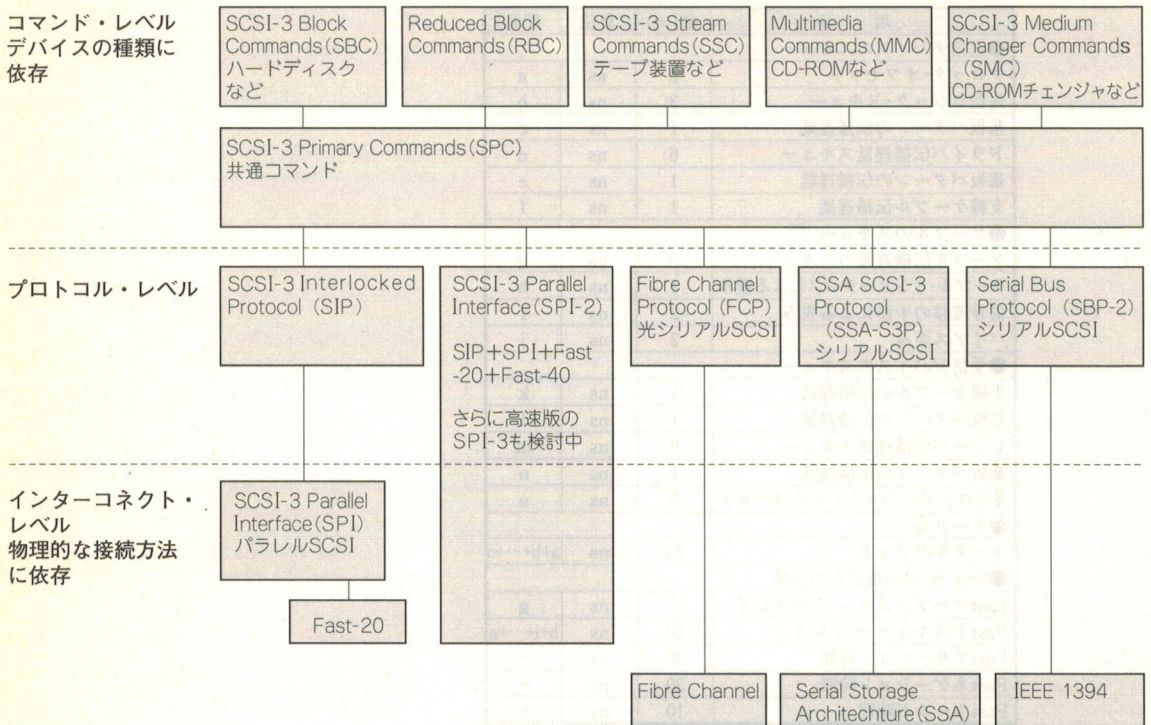
三つのシリアル・インターフェース

もともとSCSIはシングル・エンド型と差動型（EIA-485）の二つのパラレル・インターフェースに分かれていた．それに，SCSI-3でファイバ・チャネル，シリアル・バス（IEEE 1394），SSAの三つのシリアル・インターフェースが追加された．さらに，SCSI-3のFast-40（Ultra2 SCSI）からは，低電圧差動型という第3のパラレル・インターフェースも追加された．

このように，物理的なインターフェースというのはSCSIにおいては本質的ではなく，取り替え可能なものとなっている．

マルチメディア装置向けのコマンド

規格の名称はMultimedia Commandsとなっているが，内容はCD-ROMなど読み出し専用の大容量光ディスクのコマンドである．DVD-ROMもこれに含まれる．

〈図 5-14〉SCSI-3の全体構成

① SCSI-3 パラレル・インターフェース (SPI)

SCSI-2の前半にある物理的，電気的仕様の部分を拡張，発展させたものといえます．まず最初に前書きや用語の定義があり，規格の主要部分は第5章〜第10章です．

第5章はコネクタ，第6章はケーブル，第7章は電気的特性，第8章はSCSIバスの信号，第9章はタイミングで，ここまでがSCSI-2の第5章に相当する部分です．

第10章はSCSIパラレル・インターフェースの**サービス**の仕様です．SCSI-3ではSCSI-2でフェーズと呼んでいた概念を拡張して，サービスと呼ぶようになりました．この部分はSCSI-2の第6章に相当します．

SPIにおいてもっとも大きく変更されたのは，コネクタとケーブル，信号線定義です．SCSI-2のAケーブル（50ピン）とBケーブル（68ピン）は廃止され，新たに標準のPケーブル（68ピン）とオプションのQケーブル（68ピン）が採用されました．Pケーブルはデータ・バスの幅が16ビットに拡張され，バス幅8ビットの転送（Narrow SCSI）と，バス幅16ビットのWide SCSIを行うことができます．ピン番号の割り当ても大きく変更されています（**表5-11**）．

また，16ビットのデータ線すべてにSCSI IDを割り当てることができます．したがって，標準で16台のデバイスをバスに接続できるようになりました．

それ以外の信号線の論理的仕様や電気的仕様には大きな変更はないので，**68ピン−50ピンの変換ケーブル**を用いれば従来のSCSI-2デバイスとSCSI-3を一つのバスに混在させることができます．ただし，この場合SCSI-2デバイスは8個のSCSI IDしか扱えないので，バスに接続できるデバイスは最大8台に制限されます．また，SCSI-2デバイスはSCSI-3で拡張されたメッセージやコマンド

サービス
アービトレーション・サービス（バス使用権の調停を行う），セレクション/リセレクション・サービス（相手側デバイスを指名する），情報転送サービス（メッセージ，コマンド/ステータス，データなどをやり取りする）に大別される．

68ピン−50ピンの変換ケーブル
SCSI-3では標準コネクタが50ピンから68ピンに拡張されたが，そのうち50本分だけ使って従来のSCSI-2と互換の動作ができる．68ピン−50ピンの変換ケーブルを使えばSCSI-3デバイスとSCSI-2デバイスの相互接続が可能である．

〈表5-11〉SCSI-3の信号線

信号名	コネクタのピン番号	ケーブルの信号線番号		コネクタのピン番号	信号名
Ground	1	1	2	35	-DB (12)
Ground	2	3	4	36	-DB (13)
Ground	3	5	6	37	-DB (14)
Ground	4	7	8	38	-DB (15)
Ground	5	9	10	39	-DB (P1)
Ground	6	11	12	40	-DB (0)
Ground	7	13	14	41	-DB (1)
Ground	8	15	16	42	-DB (2)
Ground	9	17	18	43	-DB (3)
Ground	10	19	20	44	-DB (4)
Ground	11	21	22	45	-DB (5)
Ground	12	23	24	46	-DB (6)
Ground	13	25	26	47	-DB (7)
Ground	14	27	28	48	-DB (P)
Ground	15	29	30	49	Ground
Ground	16	31	32	50	Ground
TRMPWR	17	33	34	51	TRMPWR
TRMPWR	18	35	36	52	TRMPWR
予約	19	37	38	53	予約
Ground	20	39	40	54	Ground
Ground	21	41	42	55	-ATN
Ground	22	43	44	56	Ground
Ground	23	45	46	57	-BSY
Ground	24	47	48	58	-ACK
Ground	25	49	50	59	-RST
Ground	26	51	52	60	-MSG
Ground	27	53	54	61	-SEL
Ground	28	55	56	62	-C/D
Ground	29	57	58	63	-REQ
Ground	30	59	60	64	-I/O
Ground	31	61	62	65	-DB (8)
Ground	32	63	64	66	-DB (9)
Ground	33	65	66	67	-DB (10)
Ground	34	67	68	68	-DB (11)

(a) シングル・エンド型，Pケーブル

信号名	コネクタのピン番号	ケーブルの信号線番号		コネクタのピン番号	信号名
+DB (12)	1	1	2	35	-DB (12)
+DB (13)	2	3	4	36	-DB (13)
+DB (14)	3	5	6	37	-DB (14)
+DB (15)	4	7	8	38	-DB (15)
+DB (P1)	5	9	10	39	-DB (P1)
Ground	6	11	12	40	Ground
+DB (0)	7	13	14	41	-DB (0)
+DB (1)	8	15	16	42	-DB (1)
+DB (2)	9	17	18	43	-DB (2)
+DB (3)	10	19	20	44	-DB (3)
+DB (4)	11	21	22	45	-DB (4)
+DB (5)	12	23	24	46	-DB (5)
+DB (6)	13	25	26	47	-DB (6)
+DB (7)	14	27	28	48	-DB (7)
+DB (P)	15	29	30	49	-DB (P)
DIFFSENS	16	31	32	50	Ground
TRMPWR	17	33	34	51	TRMPWR
TRMPWR	18	35	36	52	TRMPWR
予約	19	37	38	53	予約
+ATN	20	39	40	54	-ATN
Ground	21	41	42	55	Ground
+BSY	22	43	44	56	-BSY
+ACK	23	45	46	57	-ACK
+RST	24	47	48	58	-RST
+MSG	25	49	50	59	-MSG
+SEL	26	51	52	60	-SEL
+C/D	27	53	54	61	-C/D
+REQ	28	55	56	62	-REQ
+I/O	29	57	58	63	-I/O
Ground	30	59	60	64	Ground
+DB (8)	31	61	62	65	-DB (8)
+DB (9)	32	63	64	66	-DB (9)
+DB (10)	33	65	66	67	-DB (10)
+DB (11)	34	67	68	68	-DB (11)

(b) 差動型，Pケーブル

信号名	コネクタのピン番号	ケーブルの信号線番号		コネクタのピン番号	信号名
Ground	1	1	2	35	-DB (28)
Ground	2	3	4	36	-DB (29)
Ground	3	5	6	37	-DB (30)
Ground	4	7	8	38	-DB (31)
Ground	5	9	10	39	-DB (P3)
Ground	6	11	12	40	-DB (16)
Ground	7	13	14	41	-DB (17)
Ground	8	15	16	42	-DB (18)
Ground	9	17	18	43	-DB (19)
Ground	10	19	20	44	-DB (20)
Ground	11	21	22	45	-DB (21)
Ground	12	23	24	46	-DB (22)
Ground	13	25	26	47	-DB (23)
Ground	14	27	28	48	-DB (P2)
Ground	15	29	30	49	Ground
Ground	16	31	32	50	Ground
TRMPWRQ	17	33	34	51	TRMPWRQ
TRMPWRQ	18	35	36	52	TRMPWRQ
予約	19	37	38	53	予約
Ground	20	39	40	54	Ground
Ground	21	41	42	55	未使用[注1]
Ground	22	43	44	56	Ground
Ground	23	45	46	57	未使用[注1]
Ground	24	47	48	58	-ACKQ
Ground	25	49	50	59	未使用[注1]
Ground	26	51	52	60	未使用[注1]
Ground	27	53	54	61	未使用[注1]
Ground	28	55	56	62	未使用[注1]
Ground	29	57	58	63	-REQQ
Ground	30	59	60	64	未使用[注1]
Ground	31	61	62	65	-DB (24)
Ground	32	63	64	66	-DB (25)
Ground	33	65	66	67	-DB (26)
Ground	34	67	68	68	-DB (27)

(c) シングル・エンド型，Qケーブル

信号名	コネクタのピン番号	ケーブルの信号線番号		コネクタのピン番号	信号名
+DB (28)	1	1	2	35	-DB (28)
+DB (29)	2	3	4	36	-DB (29)
+DB (30)	3	5	6	37	-DB (30)
+DB (31)	4	7	8	38	-DB (31)
+DB (P3)	5	9	10	39	-DB (P3)
Ground	6	11	12	40	Ground
+DB (16)	7	13	14	41	-DB (16)
+DB (17)	8	15	16	42	-DB (17)
+DB (18)	9	17	18	43	-DB (18)
+DB (19)	10	19	20	44	-DB (19)
+DB (20)	11	21	22	45	-DB (20)
+DB (21)	12	23	24	46	-DB (21)
+DB (22)	13	25	26	47	-DB (22)
+DB (23)	14	27	28	48	-DB (23)
+DB (P2)	15	29	30	49	-DB (P2)
DIFFSENS	16	31	32	50	Ground
TRMPWRQ	17	33	34	51	TRMPWRQ
TRMPWRQ	18	35	36	52	TRMPWRQ
予約	19	37	38	53	予約
未使用[注1]	20	39	40	54	未使用[注1]
Ground	21	41	42	55	Ground
未使用[注1]	22	43	44	56	未使用[注1]
+ACKQ	23	45	46	57	-ACKQ
未使用[注1]	24	47	48	58	未使用[注1]
未使用[注1]	25	49	50	59	未使用[注1]
未使用[注1]	26	51	52	60	未使用[注1]
未使用[注1]	27	53	54	61	未使用[注1]
+REQQ	28	55	56	62	-REQQ
未使用[注1]	29	57	58	63	未使用[注1]
Ground	30	59	60	64	Ground
+DB (24)	31	61	62	65	-DB (24)
+DB (25)	32	63	64	66	-DB (25)
+DB (26)	33	65	66	67	-DB (26)
+DB (27)	34	67	68	68	-DB (27)

(d) 差動型，Qケーブル

信号名の前の－は負論理を示す
SCSI-3用のコネクタはハーフピッチ・コネクタのみ
68ピン・ハーフピッチ・コネクタは，1ピンと35ピン，2ピンと36ピン，…，34ピンと68ピンが対向する（図5-3～4参照）
したがって，コネクタの1ピンがケーブルの1番，コネクタの35ピンがケーブルの2番，コネクタの2ピンがケーブルの3番，…，に対応する

注1） 未使用ピンも他の信号線と同様に終端を行うことが必要

は受け付けませんから，SCSI-3 デバイスもそれに合わせて SCSI-2 の範囲内で動作することになります．

Q ケーブルはオプションで，16 ビット幅の拡張データ・バスが割り当てられています．P ケーブルと **Q ケーブル**を合わせて用いれば，バス幅 32 ビットの Wide SCSI を実現できます．この拡張データ・バスにも SCSI ID を割り当てることができるので，すべてのデバイスが P ケーブルと Q ケーブルでバスに接続されるシステムでは，最大 32 台のデバイスを接続することができます．

ケーブルが 68 ピンに統一されたことから，コネクタも低密度型の 50 ピン・コネクタは廃止され，シールド付き高密度型のハーフ・ピッチ 68 ピン・コネクタ（ピン接点タイプ，一般にハーフ・ピッチ D-Sub などと呼ばれる）と，ノンシールド高密度型のハーフ・ピッチ 68 ピン・コネクタ（ピン形状はシールド型と同じ）だけになりました（**図 5-15**）．

Q ケーブル

SCSI-2 では，オプションの B ケーブルを装備した製品は少なく，16 ビット幅や 32 ビット幅の Wide SCSI は実際にはほとんど使われてこなかった．

SCSI-3 でも，オプションの Q ケーブルを装備する製品は少なく，32 ビット幅の Wide SCSI はあまり使われないと予想されている．

② SCSI-3 インターロックト・プロトコル（SIP）

SCSI-2 のメッセージ，I/O プロセスの管理などの部分を拡張，発展させたものです．SCSI-2 の第 6 章～第 7 章に相当します．また，パラレル・インターフェース以外のインターフェースとの整合性も考慮され，より一般化されたものとなっています．

フェーズ，タグ，I/O プロセスなど，SCSI-2 で使われていた重要な用語のいくつかは変更されています（**表 5-12**）．

③ Fast-20（Ultra SCSI）

SPI のタイミング仕様を拡張して高速化した規格です．タイミングが厳しくなった分，電圧レベルなどの電気的仕様も少し厳しくなっています．

シングル・エンド型でも使えますが，ケーブル長は最大 3 m または 1.5 m に制限されます．入力容量 25 pF のデバイスを 5 ～ 8 台接続する場合の最大ケーブル長は 1.5 m，4 台までなら最大ケーブル長は 3 m です．差動型ならケーブル長は最大 25 m まで許されます．

Fast-20 および SPI のタイミングを**表 5-13** に示します．

④ Fast-40（Ultra2 SCSI）

Fast-20 のタイミング仕様をさらに拡張して高速化した規格です．Fast-20 まではシングル・エンド伝送を認めていましたが，Fast-40 では認められません．また，従来の差動型（HVD）とは別に，新たに**低電圧差動型（LVD）**が採用され

低電圧差動型（LVD）

従来の差動型（HVD）にくらべて，信号の電圧振幅をきわめて小さくしたことが特徴である．

電圧が小さいほど外来ノイズに弱くなる難点はあるが，ドライバの負荷が減り発熱が小さいこと，信号の立ち上がり時間が短く高速動作が可能なこと，外部への放射ノイズが小さいこと，システムの低電圧化（電源電圧 5 V から 3.3 V への移行，将来は 2.5 V や 1.8 V への移行もありうる）に対応できることなど，利点のほうが大きい．

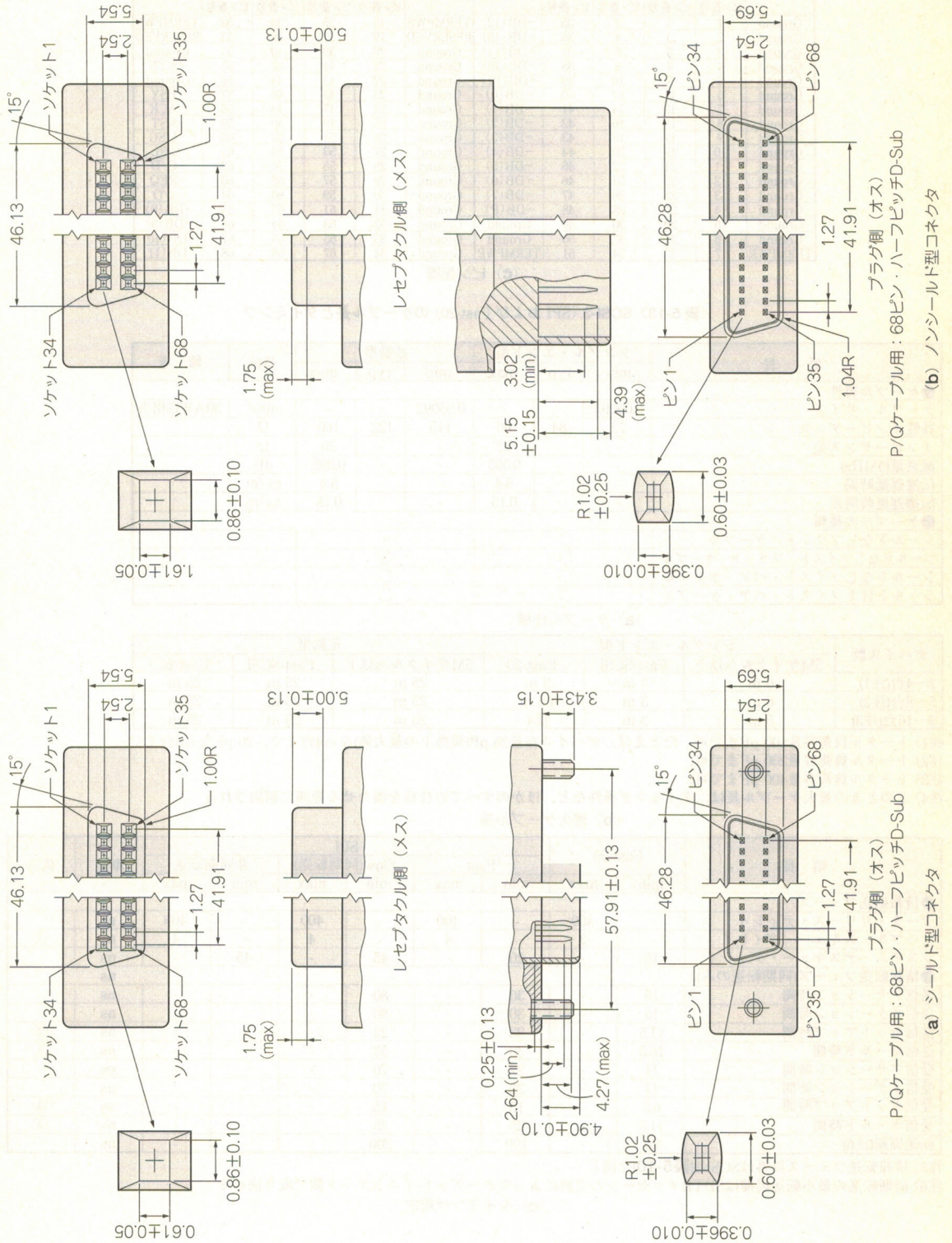
〈表 5-12〉SCSI-3 におけるおもな用語の変更点

SCSI-2	SCSI-3
abort	abort task
abort tag	abort task set
bus device reset	target reset
clear queue	clear task set
command complete	task complete
head of queue tag	head of queue
i/o process	task
incorrect initiator connection	overlapped commands
ordered queue tag	ordered
phase	service
queue	task set
simple queue tag	simple

〈図 5-15〉SCSI-3 のコネクタ

レセプタクル側（メス）

プラグ側（オス）
P/Qケーブル用：68ピン・ハーフピッチD-Sub
(b) ノンシールド型コネクタ

プラグ側（オス）
P/Qケーブル用：68ピン・ハーフピッチD-Sub
(a) シールド型コネクタ

〈図 5-15〉 SCSI-3 のコネクタ（つづき）

信号名	コネクタのピン番号	SCSIバスのピン番号	SCSIバスのピン番号	コネクタのピン番号	信号名	信号名	コネクタのピン番号	SCSIバスのピン番号	SCSIバスのピン番号	コネクタのピン番号	信号名
Ground	1	1	2	35	−DB(12)	TERMPWR	18	35	36	52	TERMPWR
Ground	2	3	4	36	−DB(13)	RESERVED	19	37	38	53	RESERVED
Ground	3	5	6	37	−DB(14)	Ground	20	39	40	54	Ground
Ground	4	7	8	38	−DB(15)	Ground	21	41	42	55	−ATN
Ground	5	9	10	39	−DB(P1)	Ground	22	43	44	56	Ground
Ground	6	11	12	40	−DB(0)	Ground	23	45	46	57	−BSY
Ground	7	13	14	41	−DB(1)	Ground	24	47	48	58	−ACK
Ground	8	15	16	42	−DB(2)	Ground	25	49	50	59	−RST
Ground	9	17	18	43	−DB(3)	Ground	26	51	52	60	−MSG
Ground	10	19	20	44	−DB(4)	Ground	27	53	54	61	−SEL
Ground	11	21	22	45	−DB(5)	Ground	28	55	56	62	−C/D
Ground	12	23	24	46	−DB(6)	Ground	29	57	58	63	−REQ
Ground	13	25	26	47	−DB(7)	Ground	30	59	60	64	−I/O
Ground	14	27	28	48	−DB(P)	Ground	31	61	62	65	−DB(8)
Ground	15	29	30	49	Ground	Ground	32	63	64	66	−DB(9)
Ground	16	31	32	50	Ground	Ground	33	65	66	67	−DB(10)
TERMPWR	17	33	34	51	TERMPWR	Ground	34	67	68	68	−DB(11)

（c） ピン配置

〈表 5-13〉 SCSI-3（SPI および Fast-20）のケーブル長とタイミング

項　目	シングル・エンド型			差動型			単位	備　考
	min	typ	max	min	typ	max		
●ケーブル特性								
ケーブル・サイズ	0.05092	-	-	0.05092	-	-	mm²	30AWG相当
特性インピーダンス	72	84	96	115	122	160	Ω	
インピーダンス差	-	-	12	-	-	20	Ω	
減衰量(5MHz)	-	-	0.095	-	-	0.095	dB	
伝播遅延時間	-	-	5.4	-	-	5.4	ns/m	
伝播遅延時間差	-	-	0.15	-	-	0.15	ns/m	
●ケーブルの種類								
シールドなしフラット・ケーブル	○			×				
シールドなしツイスト・フラット・ケーブル	○			○				
シールドなしツイスト・ペア・ケーブル	○			○				
シールド付きツイスト・ペア・ケーブル	○			○				

（a） ケーブル仕様

デバイス数	シングル・エンド型			差動型		
	5Mサイクル/s以下	Fast-SCSI	Fast-20	5Mサイクル/s以下	Fast-SCSI	Fast-20
2〜4台(注1)	6 m	3 m	3 m	25 m	25 m	25 m
5〜8台(注2)	6 m	3 m	1.5 m	25 m	25 m	25 m
9〜16台(注3)	6 m	3 m	注4	25 m	25 m	25 m

注1）トータル負荷容量100 pFまで可．たとえば，デバイス容量25 pF(規格上の最大値)なら4台まで，20 pFなら5台まで．
注2）トータル負荷容量200 pFまで可．
注3）トータル負荷容量400 pFまで可．
注4）このときの最大ケーブル長は，タイミング条件など，ほかのすべての仕様を満たせる範囲に制限される

（b） 最大ケーブル長

項　目	Fast-20		SPI						単位	備考
			Fast		Slow(同期転送)		非同期転送			
	min	max	min	max	min	max	min	max		
●情報転送フェーズ										
データ・リリース・ディレイ	-	400	-	400	-	400	-	400	ns	
ケーブル・スキュー・ディレイ	-	3	-	4	-	4	-	4	ns	①
システム・デスキュー・ディレイ	15	-	20	-	45	-	45	-	ns	
●情報転送フェーズ(同期転送のみ)									ns	
送信アサーション時間	15	-	30	-	80	-	-	-	ns	
送信ネゲーション時間	15	-	30	-	80	-	-	-	ns	
送信セットアップ時間	11.5	-	23	-	23	-	-	-	ns	②
送信ホールド時間	16.5	-	33	-	53	-	-	-	ns	③
受信アサーション時間	11	-	22	-	70	-	-	-	ns	
受信ネゲーション時間	11	-	22	-	70	-	-	-	ns	
受信セットアップ時間	6.5	-	15	-	15	-	-	-	ns	④
受信ホールド時間	11.5	-	25	-	25	-	-	-	ns	⑤
転送周期(注6)	50	-	100	-	200	-	-	-	ns	

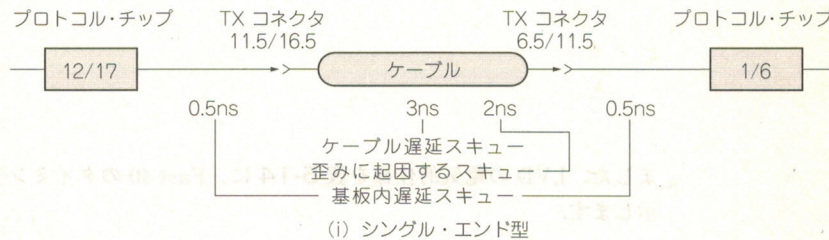
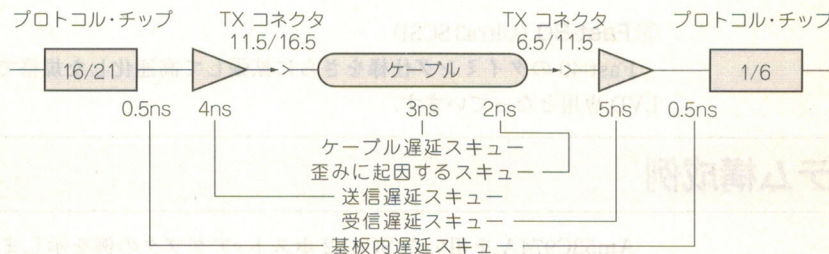
注5）情報転送フェーズ以外はSCSI-2(**表5-10**)と同じ
注6）同期転送の最小転送周期はSDTRメッセージの交換によってターゲット-イニシエータ間で取り決める

（c） タイミング規定

〈表 5-13〉SCSI-3（SPI および Fast-20）のケーブル長とタイミング（つづき）

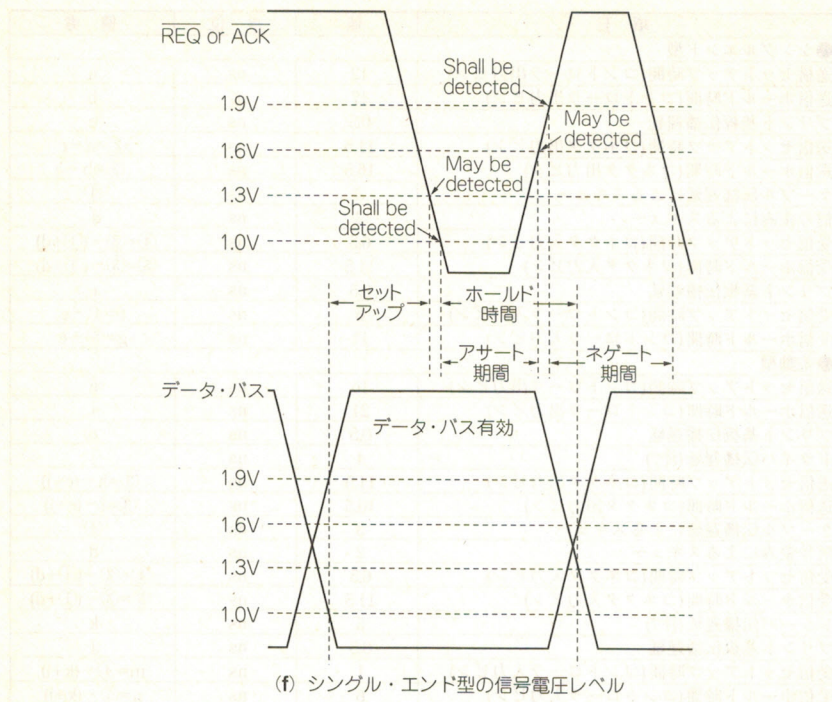
項　目	値	単　位	備　考
●シングルエンド型			
送信セットアップ時間(コントローラ出力ピン)	12	ns	a
送信ホールド時間(コントローラ出力ピン)	17	ns	b
プリント基板伝播遅延	0.5	ns	c
送信セットアップ時間(コネクタ出力ピン)	11.5	ns	②=a－c
送信ホールド時間(コネクタ出力ピン)	16.5	ns	③=b－c
ケーブル伝播遅延によるスキュー	3	ns	①
信号歪みによるスキュー	2	ns	d
受信セットアップ時間(コネクタ入力ピン)	6.5	ns	④=②－(①+d)
受信ホールド時間(コネクタ入力ピン)	11.5	ns	⑤=③－(①+d)
プリント基板伝播遅延	0.5	ns	e
受信セットアップ時間(コントローラ入力ピン)	6	ns	f=④－e
受信ホールド時間(コントローラ入力ピン)	11	ns	g=⑤－e
●差動型			
送信セットアップ時間(コントローラ出力ピン)	16	ns	h
送信ホールド時間(コントローラ出力ピン)	21	ns	i
プリント基板伝播遅延	0.5	ns	c
ドライバ伝播遅延(注7)	4	ns	j
送信セットアップ時間(コネクタ出力ピン)	11.5	ns	②=h－(c+j)
送信ホールド時間(コネクタ出力ピン)	16.5	ns	③=i－(c+j)
ケーブル伝播遅延によるスキュー	3	ns	①
信号歪みによるスキュー	2	ns	d
受信セットアップ時間(コネクタ入力ピン)	6.5	ns	④=②－(①+d)
受信ホールド時間(コネクタ入力ピン)	11.5	ns	⑤=③－(①+d)
レシーバ伝播遅延(注7)	5	ns	k
プリント基板伝播遅延	0.5	ns	I
受信セットアップ時間(コントローラ入力ピン)	1	ns	m=④－(k+l)
受信ホールド時間(コントローラ入力ピン)	6	ns	n=⑤－(k+l)

注7) シングル・エンド型はSCSIコントローラLSIにドライバ/レシーバ内蔵の場合
　　差動型はドライバ/レシーバ外付けの場合を示す

(d) Fast-20のセットアップ/ホールド時間 (Annex A)

(i) シングル・エンド型

(ii) 差動型

(e) セットアップ/ホールド時間

〈表5-13〉 **SCSI-3**（SPIおよびFast-20）**のケーブル長とタイミング**（つづき）

(f) シングル・エンド型の信号電圧レベル

ました．LVDの電気的仕様を**表5-14**に，Fast-40のタイミングを**表5-15**に示します．

⑤ **Fast-80**（Ultra3 SCSI）

Fast-40のタイミング仕様をさらに拡張して高速化した規格です．Fast-80はLVD専用となっています．

システム構成例

バス・マスタPCI

PCIコントローラがDMAコントローラとして働き，大量のデータを一括して転送する方式．CPUがバスを解放して，かわりにPCIコントローラがバスを支配して転送の制御を行うことから，バス・マスタ転送と呼ばれる．

Am53C974Aを用いたSCSI-2ホスト・アダプタの例を示します（**図5-16**）．Am53C974Aは，ホスト側インターフェースとして**バス・マスタPCI**を装備したFast SCSI対応のSCSI-2コントローラです．同期転送モード（Fast SCSI）で最大10Mバイト/s，非同期転送モードでも最大7Mバイト/sの高速動作が可能です．

◆ **参考文献** ◆

(1) CQ出版，最新SCSIマニュアル，1989
(2) CQ出版，OpenDesign No. 1 SCSI完璧リファレンス，1994

〈表 5-14〉LVD(低電圧差動)の電気的仕様

LVDデバイスには，LVD専用デバイスと，LVD/MSEマルチモード・デバイスがある
MSE(マルチモード・シングル・エンド)は，LVDと共存できるようにシングル・エンドの仕様を拡張したもの

項 目	min	max	単位	備 考
MSE入力電圧	−0.5	+4.1	V_{dc}	絶対最大定格
LVD同相入力電圧	−0.5	+4.1	V_{dc}	絶対最大定格
MSE入力電流	−	20	μA_{dc}	
LVD入力電流	−	20	μA_{dc}	

(a) 入力仕様

項 目	記号 図A(ii)	終端特性 図A(i)	同相終端特性 図A(iii)	単 位
バイアス電圧	V_1	100	1125	mV_{dc}
	V_2	125	1375	mV_{dc}
	V_3	1.0	2.0	mV_{dc}
	V_4	−1.0	0.5	mV_{dc}
終端電流	$I_{(max)}$	9.00	−	mV_{dc}
	$I_{(min)}$	−11.25	−	mV_{dc}
インピーダンス	S_1	100	100	Ωdc
	S_2	110	300	Ωdc

注1 $V_A+V_B=2.5\pm0.2$V

(b) LVDの終端特性

項 目	記号 図B(ii)	バランス特性 図B(i)	単 位
同相電圧	$V_{(min)}$	0.7	V
	$V_{(max)}$	1.8	V
インピーダンス	R	100±0.01%	Ω
最大電圧偏差	δV	20	mV

(c) 終端のバランス特性

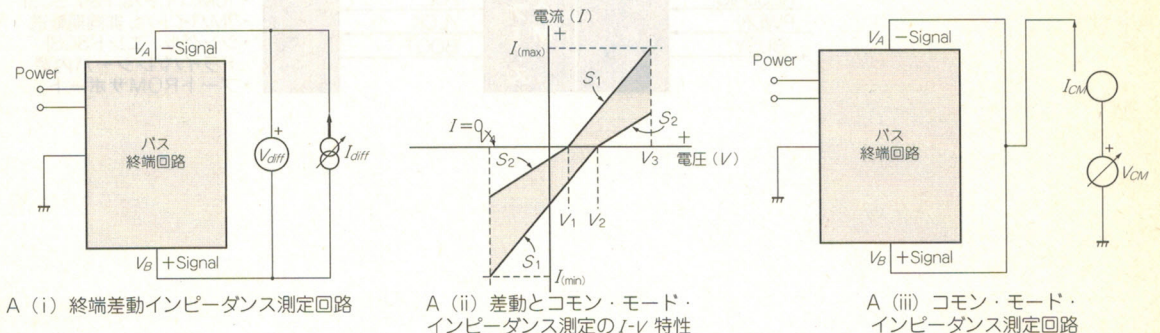
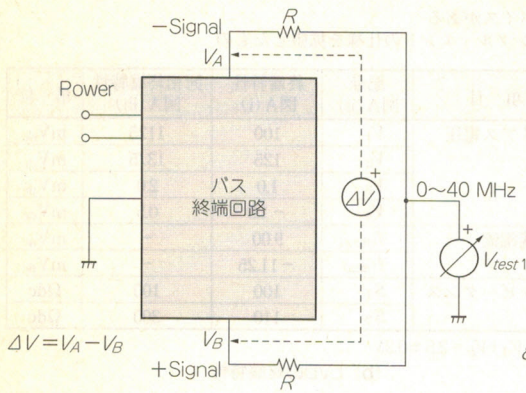
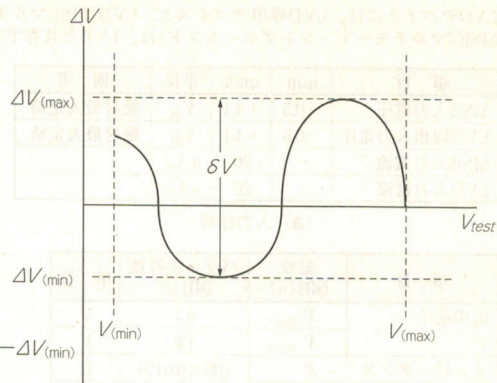
項 目	記 号	min	max	単位	備 考
●システム・レベル仕様					
アサーション電圧	V_A	−115	−	mV	
ネゲーション電圧	V_N	−	115	mV	
レシーバ差動入力電圧		$-V_N\times0.25$	$-V_N\times0.25$	mV	
減衰量		−	15	%	
メディア・インピーダンス(負荷時)		85	135	Ω	
メディア・インピーダンス(非負荷時)		110	135	Ω	
終端バイアス電圧		100	125	mV	
終端インピーダンス		100	110	Ω	
デバイス漏れ電流		−20	20	μA	
デバイス数		2	16		
グラウンド・オフセット電圧		−355	355	mV	
●ドライバ仕様					
差動出力振幅	V_A	270	780	mV	アサーション
	V_N	260	640	mV	ネゲーション
ピーク出力同相電圧	$V_{CM(p\text{-}p)}$	−	120	mV	H→L/L→H遷移時
		−	400	mV	H→OFF/L→OFF遷移時
		−	400	mV	OFF→H/L→OFF遷移時
●レシーバ仕様					
論理1 入力電圧範囲	$V_{IN(1)}$	−3.6	−0.030	V	
論理0 入力電圧範囲	$V_{IN(2)}$	0.030	3.6	V	
同相入力範囲	V_{CM}	0.700	1.800	V	

その他のLVDの電気的仕様はAnnex(付属書)に収録されている

(d) 電気的仕様(Annex A)

A(i) 終端差動インピーダンス測定回路

A(ii) 差動とコモン・モード・インピーダンス測定のI-V 特性

A(iii) コモン・モード・インピーダンス測定回路

〈表 5-14〉 LVD（低電圧差動）の電気的仕様（つづき）

B（i）終端のバランス測定回路

B（ii）終端のバランス測定データ

〈図 5-16〉 システム構成例

PCIバス

Am53C974A

SCSISバス

CPU

SCSIデバイス

AD[31：0]　C/BE[3：0]　PAR　/FRAME　/TRDY　/IRDY　/STOP　/DEVSEL　IDSEL　/PCIREQ　/PCIGNT　CLK　/PCIRST　/INTA　/LOCK　/PERR　/SERR

PCIインターフェース

SCSIインターフェース

/SD[7：0]　/SDP　/MSG　/C/D　/I/O　/ATN　/BSY　/SEL　/SCSIRST　/REQ　/ACK

ホスト・バス

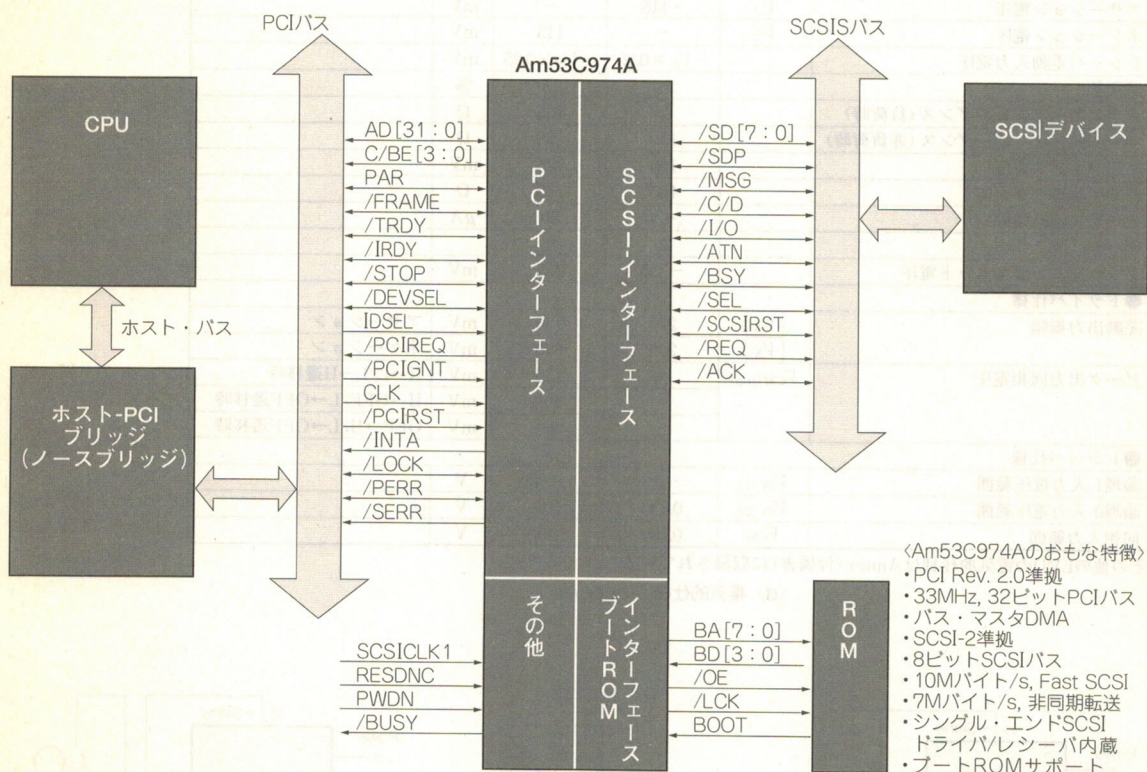
ホスト-PCI ブリッジ（ノースブリッジ）

その他

ブートROMインターフェース

SCSICLK1　RESDNC　PWDN　/BUSY

BA[7：0]　BD[3：0]　/OE　/LCK　BOOT

ROM

〈Am53C974Aのおもな特徴〉
- PCI Rev. 2.0準拠
- 33MHz, 32ビットPCIバス
- バス・マスタDMA
- SCSI-2準拠
- 8ビットSCSIバス
- 10Mバイト/s, Fast SCSI
- 7Mバイト/s, 非同期転送
- シングル・エンドSCSI ドライバ/レシーバ内蔵
- ブートROMサポート

〈表5-15〉Fast-40のケーブル長とタイミング

項　目		SE (注1)			LVD (注1)			HVD (注1)			単位	備　考
		min	typ	max	min	typ	max	min	typ	max		
●ケーブル特性												
ケーブル・サイズ(SE)	長さ3mまで	0.05092	–	–	–	–	–	–	–	–	mm^2	30AWG相当
	長さ6mまで	0.08042	–	–	–	–	–	–	–	–	mm^2	28AWG相当
ケーブル・サイズ(LVD)	長さ12mまで	–	–	–	0.0324	–	–	–	–	–	mm^2	32AWG相当
	長さ25mまで	–	–	–	0.08042	–	–	–	–	–	mm^2	28AWG相当
ケーブル・サイズ(HVD)	長さ25mまで	–	–	–	–	–	–	0.05092	–	–	mm^2	30AWG相当
特性インピーダンス(Fast-40)	REQ/ACK	–	–	–	110	–	135	110	–	135	Ω	
	その他の信号	–	–	–	110	–	135	110	–	135	Ω	
特性インピーダンス(Fast-20)	REQ/ACK	84	90	96	115	122	160	115	122	160	Ω	
	その他の信号	80	90	100	115	122	160	115	122	160	Ω	
特性インピーダンス(Fast-10)	REQ/ACK	72	84	96	115	122	160	115	122	160	Ω	
	その他の信号	72	84	96	115	122	160	115	122	160	Ω	
特性インピーダンス(Fast-5) (注1)	REQ/ACK	72	84	96	–	–	–	–	–	–	Ω	
	その他の信号	72	84	96	–	–	–	–	–	–	Ω	
インピーダンス差(注2)		–	–	12	–	–	20	–	–	20	Ω	
減衰量(5MHz)		–	–	0.095	–	–	0.095	–	–	0.095	dB	
伝播遅延時間(注3)		–	–	5.4	–	–	5.4	–	–	5.4	ns/m	

注1) SE(シングル・エンド型)，LVD(低電圧差動型)，HVD(高電圧差動型)
　Fast-5は転送レート5 Mサイクル/s以下の従来の同期転送のこと
注2) Fast-40には適用しない
注3) ただし，トータル135 ns以内

(a) ケーブル仕様

デバイス数	SE			LVD/HVD			
	Fast-5	Fast-10	Fast-20	Fast-5	Fast-10	Fast-20	Fast-40
ポイント・ツー・ポイント(注4)	6 m	3 m	3 m	25 m	25 m	25 m	25 m
2～4台(注5)	6 m	3 m	3 m	25 m	25 m	25 m	12 m
5～8台(注5)	6 m	3 m	1.5 m	25 m	25 m	25 m	12 m
9～16台(注5)	6 m	3 m	注6	25 m	25 m	25 m	12 m

注4) デバイスは2台でバス両端(終端と同じ位置)に接続される
注5) トータル負荷容量100p/200p/400pFまで可.
注6) このときの最大ケーブル長は，タイミング条件などほかのすべての仕様を満たせる範囲に制限される

(b) 最大ケーブル長

項　目	Fast-40		Fast-20		Fast-10		Fast-5		非同期転送		単位	備考
	min	max	min	max	min	max	min	max	min	max		
●一般												
バス・セトル・ディレイ	0.4	–	0.4	–	0.4	–	0.4	–	0.4	–	μs	
バス・クリア・ディレイ	–	0.8	–	0.8	–	0.8	–	0.8	–	0.8	μs	
リセット・ホールド時間	25	–	25	–	25	–	25	–	25	–	μs	
●アービトレーション・フェーズ												
バス・フリー・ディレイ	0.8	–	0.8	–	0.8	–	0.8	–	0.8	–	μs	
ディスコネクト・ディレイ	200	–	200	–	200	–	200	–	200	–	μs	
バス・セット・ディレイ	–	1.6	–	1.6	–	1.6	–	1.6	–	1.6	μs	
アービトレーション・ディレイ	2.4	–	2.4	–	2.4	–	2.4	–	2.4	–	μs	
バス・クリア・ディレイ	–	0.8	–	0.8	–	0.8	–	0.8	–	0.8	μs	
●セレクション/リセレクション・フェーズ												
セレクション・アボート時間	–	200	–	200	–	200	–	200	–	200	μs	
セレクション・タイムアウト・ディレイ	250	–	250	–	250	–	250	–	250	–	ms	推奨値
パワーオン-セレクション時間	–	10	–	10	–	10	–	10	–	10	s	推奨値
リセット-セレクション時間	250	–	250	–	250	–	250	–	250	–	ms	推奨値
●情報転送フェーズ												
データ・リリース・ディレイ	–	400	–	400	–	400	–	400	–	400	ns	
ケーブル・スキュー・ディレイ	–	2.5	–	3	–	4	–	4	–	4	ns	
システム・デスキュー・ディレイ	8	–	15	–	20	–	45	–	45	–	ns	
●情報転送フェーズ(同期転送のみ)												
送信アサーション時間	8	–	15	–	30	–	80	–	–	–	ns	
送信ネゲーション時間	8	–	15	–	30	–	80	–	–	–	ns	
送信セットアップ時間	9.25	–	11.5	–	23	–	23	–	–	–	ns	
送信ホールド時間	9.25	–	16.5	–	33	–	53	–	–	–	ns	
送信周期精度	–	1	–	1	–	1	–	1	–	–	ns	
受信アサーション時間	6.5	–	11	–	22	–	70	–	–	–	ns	
受信ネゲーション時間	6.5	–	11	–	22	–	70	–	–	–	ns	
受信セットアップ時間	4.75	–	6.5	–	15	–	15	–	–	–	ns	
受信ホールド時間	4.75	–	11.5	–	25	–	25	–	–	–	ns	
受信周期精度	–	1.1	–	1.1	–	1.1	–	1.1	–	–	ns	
転送周期(注7)	25	–	50	–	100	–	200	–	–	–	ns	

注7) 同期転送の最小転送周期はSDTRメッセージの交換によってターゲット-イニシエータ間で取り決める

(c) タイミング規定

第6章　PCIとは別の新しいグラフィック専用のインターフェース

AGP

Accelerated Graphics Port
Interface Specification

Revision 2.0
Intel Corporation
May 4, 1998

〈名称〉
Accelerated Graphics Port

〈発行日〉
1998.5.4 (Rev. 2.0)

〈発行者〉
Intel Corporation

〈仕様書，ファイルのダウンロード，問い合わせ先〉
Accelerated Graphics Port Interface Specification (Rev. 2.0)
(英語版) http://www. intel. com/pc-supp/platform/agfxport/index. htm
http://www. intel. com
http://www. agpforum. org

グラフィック・コントローラとメイン・メモリ間のデータ転送を高速化する

AGPはIntel社が提唱しているグラフィック・コントローラのインターフェースです．AGPを用いて接続することにより，グラフィック・コントローラとメイン・メモリの間のデータ転送を高速化できます．**3Dグラフィックス**や**ソフトウェアMPEG-2再生**のように，描画のために大容量メモリを必要とするシステムでは，描画のための作業領域としてメイン・メモリを利用できればシステムのコストダウンが可能になります．

AT互換機のビデオ・システムでは，グラフィック・コントローラからビデオ・バッファに描画データが書き込まれ，それをビデオDACに転送してRGB信号を生成します．表示の高速化のために，ビデオ・バッファとしては一般に専用の高速VRAMが使われています．また，グラフィック・コントローラとビデオ・バッファ，ビデオDACの間はそれぞれ専用のポートで直結され，高速にデータ転送ができるようになっています．それに対して，グラフィック・コントローラとメイン・メモリの間は一般にPCIバスなどのシステム・バスで接続されるため，ビデオ・バッファほど高速にはアクセスできません．

最近のパソコンでは，ゲームなどを中心に高速で高品位の3Dグラフィックスが求められるようになりました．とくに，Microsoft社が提唱するPC 97やPC 98においては，家庭用ゲーム機に対抗して2D，3Dグラフィックス機能を強化したエンターテインメントPCを今後のPCの発展分野と位置づけています．また，Windowsの次期バージョンであるWindows 98においても，グラフィックス機能の強化が売り物のひとつとなっています．

3Dグラフィックスでは，直接画面に表示される描画データのほかに，**テクスチャ・データ**など描画データ生成のための多量のデータ処理を行います．メイ

3Dグラフィックス
平面的なグラフィックスではなくて，立体的に見えるように書かれたグラフィックス．3DはThree Dimension (3次元) の略．
立体的に見せるには，表面の質感や光線のあたり方，反射や影を表現しなければならないため，2D (2次元) グラフィックスより大幅にデータ量が増え，描画のための計算量も増える．

ソフトウェアMPEG-2再生
ハードウェア的にMPEG再生アルゴリズムを実行するMPEGデコーダLSIも作られている．しかし，CPUでソフトウェア的にアルゴリズムを実行すれば，ハードウェアの追加なしに再生できる利点がある．
MPEG-1再生はデータ量も計算量も少ないが，MPEG-2再生ではどちらも大幅に増加する．高速のCPUや，高速かつ大容量のメモリが必要になる．

ン・メモリではデータ転送速度が遅いため，従来はビデオ・バッファを作業領域としてデータ処理が行われてきました．しかし，データ量の増加とともに高価なVRAMが多量に必要になり，ビデオ・システムのコストが高くなります．大容量のメイン・メモリを作業領域として使うためには，グラフィック・コントローラとメイン・メモリの間のデータ転送を高速化することが必要です．

● PCIバスの高速化

PCIバスを高速化すれば，グラフィックだけでなく，システムのあらゆるデータ転送を高速化できます．

現在のパソコンでは32ビット幅で33 MHz動作のPCIバスが用いられていますが，PCIの規格では64ビット幅や66 MHz動作のPCIバスも定義されています．66 MHz動作のPCIバスは，とくに高性能が要求される**ワークステーション**などで実際に使われています．

これらを利用すれば，PCIバスの速度を現在の2～4倍に高速化することは可能です．しかし，そのためには現在使われているPCI対応のデバイスをすべて64ビット幅や66 MHz対応にしなければならず，たいへんなコストがかかります．現在のパソコンでは，ISAに代わってPCIが標準のシステム・バスとなっているため，低速のデバイスまで含めてさまざまなデバイスがPCIに接続されています．これらをすべて高速化するのは現時点では実用的な方法とは言えません．

PCIバスには複数のデバイスが接続されるため，高速化しようとすれば電気的仕様も厳しくなります．現在求められているのはグラフィック・コントローラとDRAM間だけの高速化であり，複数のデバイスを接続する必要はありません．

● AGPの開発

そこで，Intel社ではPCIとは別の新しい**グラフィック専用のインターフェース**として，AGPを開発しました．AGPは，グラフィック・コントローラとメイン・メモリの間の1対1のインターフェースです．AGPを用いれば，テクスチャ・データなどのデータ処理はメイン・メモリ上で行うことができるので，高価なVRAMの容量を減らすことができます．しかも，データ転送のためにPCIバスを使わないので，ほかのPCIデバイスの動作効率を低下させません．

従来の2Dグラフィックスでも，動画再生など多量のデータ処理を必要とする用途ではAGPが役立ちます．最近のCPUの処理速度は，専用LSIなしでもCPUだけでMPEGを再生できるレベルに達しており，今後はソフトウェアMPEGが主流になると考えられます．ソフトウェアMPEGを行うと，メイン・メモリ上で復号化されたMPEGデータをグラフィック・コントローラに転送して表示しなければなりません．データ量の少ないMPEG-1なら一般にPCIバスでも十分ですが，データ量の多いMPEG-2では転送速度が不足する場合があり，AGPによる高速化の効果が得られます．

Intel社では1996年4月にAGPの概要を初めて発表し，規格のRev. 1.0を8月に，Rev2.0を1998年5月に発行しています．また，AGPの普及を目的とする団体としてAGP Implementors Forumが設立されました．ただし，AGPの仕様はIntel社が単独で作成しており，AGP Implementors Forumでは仕様の検討は行っていません．

テクスチャ・データ
3Dグラフィックスの表面の質感を表現するデータ．

ワークステーション
業務用の高性能コンピュータのうち，1人で1台を占有して使えるような小型のものを言う．
パソコンでも，仕事に使えばワークステーションと言ってよいのだが，従来はパソコン（とくにAT互換機）と対立するようなマシンをワークステーションと呼ぶことが多かった．すなわち，プロセッサがx86でなくてRISCだったり，OSがDOS/WindowsでなくてUNIXのものが，典型的なワークステーションと見なされていた．

グラフィック専用のインターフェース
グラフィック・インターフェースはパソコン内部で完結したインターフェースであり，マザーボードとグラフィック・ボード以外の機器に影響を与えない．また，システムに一つあればよく，拡張性は必要ない．専用インターフェースを作りやすい部分である．

PCIで接続されたグラフィック・コントローラと同じように扱える

チップセット

AT互換機のマザーボードでは，基本的な周辺機能を1～3チップにまとめた周辺チップセットが一般的に使われている．チップセットがもつおもな機能としては，ホスト・インターフェース，2次キャッシュ・コントローラ，DRAMコントローラ，ホスト-PCIブリッジ，割り込みコントローラ，DMAコントローラ，IDEインターフェース，USBインターフェース，シリアル・インターフェース，パラレル・インターフェースなどがある．

AGP対応のチップセットでは，これにAGPインターフェースが加わる．

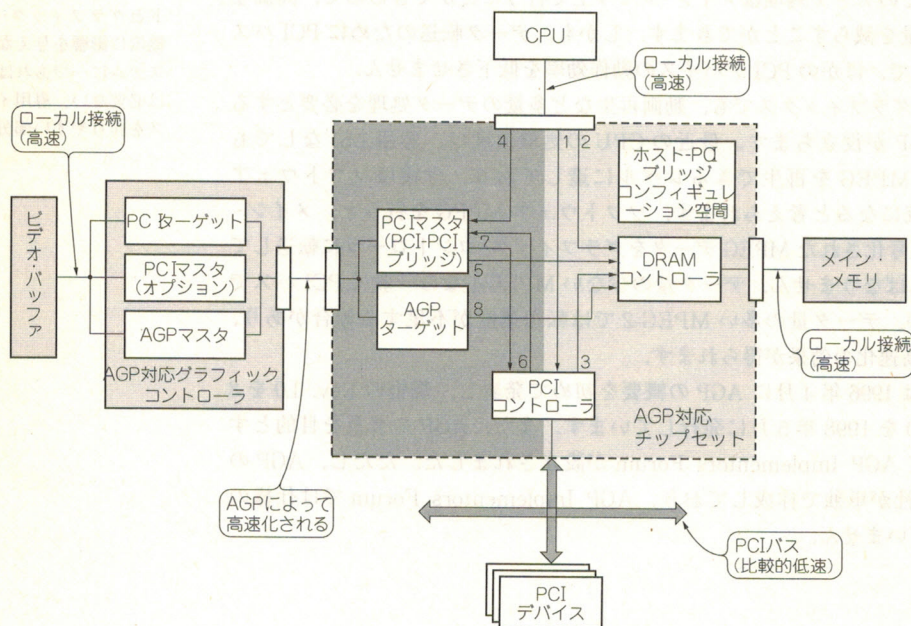
AGPは，システムのメイン・メモリとグラフィック・コントローラの専用の高速インターフェースです．メイン・メモリへのアクセスを制御する**チップセット**（DRAMコントローラ）と，グラフィック・コントローラを1対1で接続します．チップセットはCPUとメイン・メモリに直結されており，CPU－グラフィック・コントローラ間，メイン・メモリ－グラフィック・コントローラ間のアクセスは，AGP経由で高速に行われます．

AGPはPCIとは別の新しいインターフェースですが，技術的には従来のPCIの拡張として作られています．そのため，最初にAGPの構想が発表されてから短期間のうちに仕様が決定され，また対応するLSIも出回るようになってきました．また，AGPのデータ転送方法は従来のPCIのデータ転送方法とよく似ており，ソフトウェアの変更は最小限ですみます．とくに，CPUからグラフィック・コントローラの検出やPnPの設定を行う場合，PCIバスで接続されたグラフィック・コントローラもAGPで接続されたグラフィック・コントローラもまったく同じように扱うことができます．

① AGPのシステム（図6-1）

AGPは32ビット幅，66 MHz動作のPCIバスをベースに，Intel社が独自に拡張を行ったインターフェースです．従来のPCIの信号線に加えて，さらに21本の信号線が追加されています．1クロックに2回の転送ができる2Xモードを用いれば，従来の33 MHz動作のPCIバスの4倍の533 Mバイト/sの転送速度が得られます．1Xモードでは266 Mバイト/sの転送速度になります．

さらに，1クロックに4回の転送ができる4Xモードもオプションとして定義

〈図6-1〉AGPのシステム

されており，1Gバイト/sを越える転送速度を実現できます．

AGPではとくに高速を必要とする転送を**AGPトランザクション**として処理し，それ以外の転送はPCIトランザクションとして処理します．PCIトランザクションは，転送方式としては従来のPCIバスとまったく同じです．

AGPトランザクションでは，**パイプライン方式**によるスループットの向上や，データ・バスと分離された8ビットのサイドバンド・アドレス・バス（SBAバス）の採用によって，高い転送効率が得られます．いっぽう，PCIトランザクションは従来のPCIバスのデータ転送と同様に処理できるため，ハードウェア/ソフトウェアの開発が容易になります．

Intel社がPCIバスをベースにAGPを開発したことには，AGPの仕様の作成を容易にしただけでなく，AGP対応製品の開発を容易にするという二重の効果があります．Intel社はもともとPCIを最初に開発したメーカであり，従来のPCIバスのノウハウを活用してAGPの仕様を速やかに作成できました．また，現在はAGPはIntel社の独自の規格ですが，将来はAGPをPCI規格の正式な拡張案として提案することも考えられます．インテル社では，AGPが従来のPCIと共存できるように，PCIが予約している部分を注意深く避けてAGPの仕様を定めています．

一方，AGPを製品化しようとするLSIメーカやシステム・メーカにも，従来のPCI製品のノウハウを活用できる利点があります．AGP対応のグラフィック・コントローラを開発するには，従来製品のPCIインターフェースをAGPインターフェースに置き換えればよく，若干のピンや機能を追加するだけで実現できます．一方，チップセットの側では，ほかの周辺コントローラとのインターフェースのために従来のPCIインターフェースはそのまま残し，さらにAGPインターフェースを追加する形になります．

②バースト転送とランダム転送

3Dグラフィックスの処理では，メイン・メモリの使い方に二つの方法が考えられます（**図6-2**）．

ひとつは，メイン・メモリを多量のテクスチャ・データの保存場所として使い，個々の描画作業はビデオ・バッファ上で行う方法です．この方法だと，描画作業ごとに必要なテクスチャ・データをまとめてメイン・メモリからビデオ・バッファに転送し，その後の作業はビデオ・バッファ上で行います．グラフィック・コント

AGPトランザクション

トランザクションとはもともと「ひとまとまりの業務」を意味するビジネス用語である．この場合の一まとまりとは，たとえば顧客からの注文に対して，在庫を確認して受注伝票を発行するというような一連の処理をいう．

AGPの規格では，一まとまりのデータを転送するための一連の処理をトランザクションと呼び，PCIトランザクション，AGPトランザクション，FWトランザクションなどに分類している．

パイプライン方式

PCIでは，まず転送したいデータのアドレス，データ長，コマンドなどをバスに書き込み，その後で連続してデータを転送する．この方式では，なるべく多量のデータを一気に転送する（バースト転送）ほどデータの転送効率が高くなる．だが，少量のデータ転送をいろいろなアドレスに対して行う（ランダム転送）と，転送効率は大幅に低下してしまう．

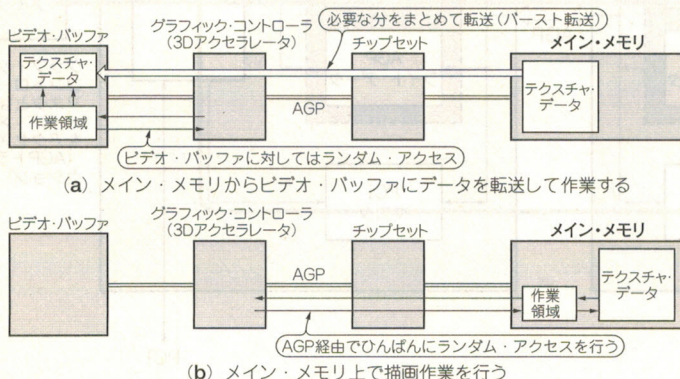
AGPでは，アドレス，データ長，コマンドなどの指定（転送要求のキュー）と転送されるデータを分離することにより，データ・バス（AD[31::0]）にはデータだけを高速に流し続けることができる．この方法をパイプライン方式と呼んでいる．

バースト・リード

まとまったデータを一括して転送することを一般にバースト転送と呼ぶ．メイン・メモリに置いた多量のテクスチャ・データを一括して読み出し，ビデオ・バッファに転送して処理する場合，バースト転送でしかもメイン・メモリは読み出しだけを行う．すなわち，バースト・リードである．

〈図6-2〉バースト転送とランダム転送

（a）メイン・メモリからビデオ・バッファにデータを転送して作業する

（b）メイン・メモリ上で描画作業を行う

バースト転送

連続したアドレスにある多量のデータを一気に転送すること．バースト（burst）とは，破裂するとか張り裂けるという意味．

PCIでは，最初にアドレス，データ長，コマンドなどを指定すれば，あとは最高速度でデータを連続転送できる．バースト転送がもっとも効率が良い．

ランダム転送

少量のデータ転送をいろいろなアドレスに対して行うこと．1回の転送ごとに，アドレス，データ長，コマンドの指定を行うので，その分時間がかかり，効率が悪い．

ターゲット

PCIはバス型のインターフェースであり，1組のバスを複数のバスが交代で使用する．バス使用権の要求を出し，アービトレーション（調停）によって使用権を獲得したデバイスがマスタとなってバスを占有できる．マスタは，伝送の相手側としてターゲットを指定して，伝送を行う．

ローラからメイン・メモリへのアクセスは，**バースト・リード**が主になります．

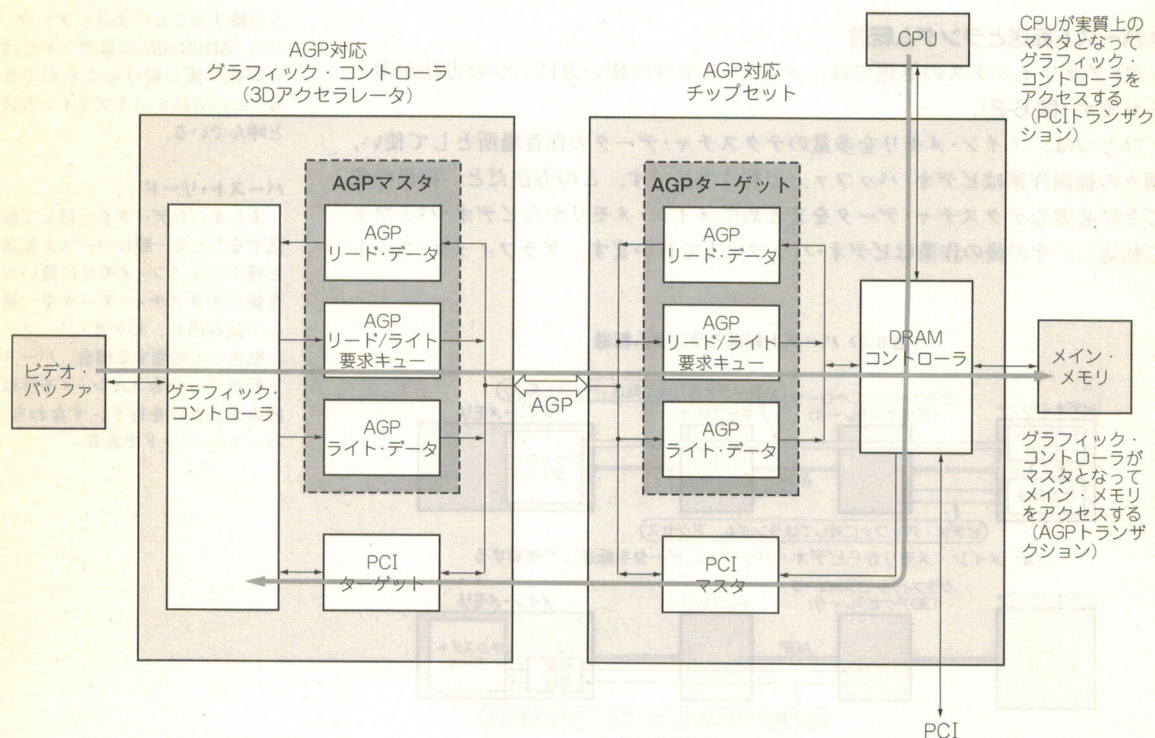
もうひとつの方法は，メイン・メモリにテクスチャ・データをおくだけでなく，描画作業自体もメイン・メモリ上で行います．そのため，グラフィック・コントローラがメイン・メモリに対してランダムなリード/ライトを頻繁に行います．このほうが描画作業に使うビデオ・バッファの容量を節約できます．そのため，AGPの規格は後者の方法をより重視して，高速なランダム転送を実行できるように作られています．

PCIバスは，アドレス・バスとデータ・バスをマルチプレクスすることにより，アドレス/データとも32ビット幅のバスをコンパクトなコネクタにまとめることに成功しました．そのかわり，**バースト転送**は高速にできますが，**ランダム転送**を繰り返すとアドレスとデータを交互に送らなければならないため実効速度が低下します．

AGPはPCIをベースにしていますが，それにランダム転送を高速化するための工夫を加えています．バス・コマンドの発行（キュー）とデータ転送を切り離して行うパイプライン方式を採用したり，アドレス/データ・バスをデータ転送だけに使用できるように独立のサイドバンド・アドレス・バス（SBAバス）を追加しています．このようなランダム転送の高速化はPCIにはなかった特徴であり，単なるPCIの高速化では実現できないものです．

③基本的なインターフェース（図6-3）

PCIと同様に，マスタがバスを制御して**ターゲット**との間で双方向のデータ転送を行います．ただし，AGPはグラフィック・コントローラとチップセットの間

〈図6-3〉基本的なインターフェース

の1対1インターフェースなので，PCIのようにバスの使用権を決定するためのアービトレーションは必要ありません．グラフィック・コントローラがマスタとなりチップセットをターゲットとしてデータ転送を行うか，チップセットがマスタとなってグラフィック・コントローラをターゲットとしてデータ転送を行うかのどちらかになります．

AGPでは，グラフィック・コントローラにはビデオ・バッファが直結されており，チップセットにはCPUとメイン・メモリが直結されています．したがって，グラフィック・コントローラがマスタとなる場合は，ターゲットのチップセットを通して，向こう側のメイン・メモリとの間でデータの転送を行います．3Dグラフィックスなど，グラフィック・コントローラが**作業領域**として直接メイン・メモリをアクセスしたい場合に用いられます．

また，チップセットがマスタとなる場合には，転送の実質的なマスタはチップセットに直結されたCPUです．転送の対象は，ターゲットのグラフィック・コントローラの場合と，ビデオ・バッファの場合があります．グラフィック・コントローラのコンフィギュレーションや一般の描画命令では，グラフィック・コントローラが転送の対象になります．ソフトウェアMPEGなど，CPUから直接ビデオ・バッファに画像データを書き込む場合には，ビデオ・バッファが転送の対象になります．

グラフィック・コントローラがマスタとなる転送は，もっとも高速化が必要なので，AGPトランザクションとして実行されます．ただし，とくに高速が必要でない転送は，従来のPCIバスと同じPCIトランザクションとして実行するオプションもあります．

チップセットがマスタとなる転送は，従来のPCIバスの転送方法と同じPCIトランザクションとして実行されます．AGPトランザクションほど高速にはできませんが，転送レートは従来の33 MHz動作のPCIバスの2倍です．また，AGPは**1対1転送**のためアービトレーションのオーバヘッドが小さいので，実質の転送速度は2倍以上に改善されます．

さらにオプションとして，CPUからグラフィック・コントローラに対するデータ書き込みを高速化する**FW**(Fast Write) **トランザクション**も定義されています．FWトランザクションはPCIトランザクションとAGPトランザクションの中間に位置する方式であり，基本的には従来のPCIバスとほぼ同じ転送方式のまま，2Xモードによる高速化を導入したものです．したがって，SBAバスやパイプライン転送は使いません．

チップセットがマスタとなる転送は，CPU側から見れば，従来のPCIバスに対する転送とまったく同じように見えます．AGPで接続されたグラフィック・コントローラは，従来のPCIバスに接続されたグラフィック・コントローラとまったく同じに見えますから，AGP対応システムの開発が容易にできます．とくに，グラフィック・コントローラのコンフィギュレーションはPCIデバイスとまったく同じ方法で行うことができます．

以上のことから，AGP対応のグラフィック・コントローラはAGPマスタとPCIターゲットの機能をもつことが必須で，オプションとしてPCIマスタとFWターゲットの機能をもつことができます．AGP対応のチップセットはAGPターゲットとPCIマスタの機能をもつことが必須で，オプションとしてPCIターゲットとFWマスタの機能をもつことができます．

作業領域
たとえば，3Dグラフィックスの描画処理を行うとき，元となる素材データや作業中の一時データ，できあがったグラフィックス・データなどを置いておくためのメモリ領域．

1対1転送
PCIと違って，AGPは2台の決まったデバイス(チップセットとグラフィック・コントローラ)を接続するインターフェースである．したがって，AGPのデータ転送は，その2台の間での1対1転送に限られる．

FWトランザクション
AGPでは，従来のシステムの変更を最小限にするために，CPUが能動的に行う動作はソフトウェア的に従来のPCIと互換になるように作られている．したがって，AGPトランザクションのようにパイプライン方式の高速化はできない．だが，2Xモードを使ってスピードを上げることはできる．
これがFWトランザクションである．

USB インターフェース内蔵のCRT ディスプレイ

USB では，パソコン・システムの動作中にユーザがいろいろな周辺機器を自由に抜いたり挿したりできるのが大きな特徴となっている．それを生かすためには，ユーザの目の届くところに USB コネクタを装備しなければならない．どのようなパソコンでも，ディスプレイはかならずユーザの目の前に置かれるので，USB コネクタを装備するのに最適の機器と考えられている．

PCI トランザクション

従来の PCI と互換の転送方式．CPU が主体となって行うデータ転送（チップセットがマスタとなるデータ転送）は，すべて PCI トランザクションで実行される．グラフィック・コントローラが主体となるデータ転送でも，とくに高速の必要がなければ PCI トランザクションとして実行できる．

④信号線定義

AGP では従来の PCI バスに対して 21 本の信号線が追加されました（**表 6-1**）．また，AGP コネクタには，AGP の信号線だけでなく USB の信号線も同居させることができます．これは，チップセットから CRT ディスプレイまでビデオ・ボードを通過して USB 信号を送れるようにしたもので，AGP と USB は独立したインターフェースとなっています．Intel 社は USB の提唱メーカの一つであり，**USB インターフェース内蔵の CRT ディスプレイ**の普及を進めるためにこのような仕様を採用したと考えられます．

PCI トランザクションは従来の PCI バスの転送方法と同じであり，PCI 信号線だけで実行されます．**AGP トランザクション**の実行には，追加された信号線と PCI 信号線の両方を用います．また，PCI 信号線の機能がもともとの PCI とは多少変更されます（**表 6-2**）．

⑤ PCI トランザクションの転送動作（図 6-4）

PCI マスタ（チップセット）は，FRAME# をアサートすることによってバス・サイクルを開始します．さらに，PCI マスタは転送の対象となるターゲット（グラフィック・コントローラ）のアドレスを AD[31::0]に，バス・コマンドを C/BE[3::0]# に出力します．バス・コマンドの定義は PCI バスと同じです．

アドレスとバス・コマンドの出力に引き続いてデータ転送が行われます．PCI

〈表 6-1〉 AGP で追加された信号線

信号名*	タイプ**	名　称	機　　能
AGP要求			
PIPE#	s/t/s (in)	パイプ	AGPマスタが出力，AGPトランザクションを要求
SBA[7::0]	in	サイドバンド・アドレス	AGPマスタが出力，ターゲットのアドレスを指定
AGPフロー制御			
RBF#	in	リード・バッファ・フル	AGPマスタが出力，ターゲットからのAGPデータを受け入れられないことを示す
WBF#	in	ライト・バッファ・フル	FWターゲット(AGPマスタ)が出力，ターゲットからのFWデータを受け入れられないことを示す
AGPステータス			
ST[2::0]	out	ステータス	AGPターゲットが出力，AGP転送の状態を示す3ビットのステータス
AGPクロック			
AD_STB0	s/t/s (in/out)	ADストローブ0	AD[15::0]に対する転送ストローブ，2Xモード/4Xモードで使われる
AD_STB0#	s/t/s (in/out)	ADストローブ0（コンプリメンタリ）	AD[15::0]に対する転送ストローブ，4Xモードで使われる
AD_STB1	s/t/s (in/out)	ADストローブ1	AD[31::16]に対する転送ストローブ，2Xモード/4Xモードで使われる
AD_STB1#	s/t/s (in/out)	ADストローブ1（コンプリメンタリ）	AD[31::16]に対する転送ストローブ，4Xモードで使われる
SB_STB	s/t/s (in)	サイドバンド・ストローブ	SBA[7::0]に対する転送ストローブ，1Xモード/2Xモード/4Xモードで使われる
SB_STB#	s/t/s (in)	サイドバンド・ストローブ（コンプリメンタリ）	SBA[7::0]に対する転送ストローブ，4Xモードで使われる
USB（オプション）			
USB＋	t/s	USBデータ（非反転）	ビデオ・ボードにUSBコネクタを設ける場合に用いる
USB－	t/s	USBデータ（反転）	ビデオ・ボードにUSBコネクタを設ける場合に用いる
OVRCNT#	－	過電流インジケータ	ビデオ・ボードにUSBコネクタを設ける場合に用いる
電力管理			
PME#	－	パワー・マネジメント・イベント	システムの電力管理用，AGP転送には関係しない
その他の機能			
TYPEDET#	－	タイプ検出	3Vインターフェース/1.5Vインターフェースの検出に用いる

*信号名の後の#は負論理を示す
**ドライバのタイプとAGPターゲット側から見た信号の方向

〈表6-2〉PCIと使い方が変わる信号線

PCIトランザクションの場合はすべてPCI規格に従う
AGPトランザクションの場合のみ使い方が変わる

信号名*	タイプ**	名　称	AGPトランザクションでの変更点
入出力と基本制御（すべてのPCIデバイスに必須）			
AD[31:00]	t/s	アドレスとデータ	SBAバスを使うときはデータ専用になる，2X/4Xモードではタイミングが変わる
C/BE#[3:0]	t/s	バス・コマンド/バイト・イネーブル	SBAバスを使うときはバイト・イネーブル専用になる，2X/4Xモードではタイミングが変わる
PAR	t/s	パリティ	AGPトランザクションでは使用しない
FRAME#	s/t/s	フレーム	AGPトランザクションでは使用しない
IRDY#	s/t/s	イニシエータ・レディ	IRDY#ディアサートによるバスサイクルの延長はできない
TRDY#	s/t/s	ターゲット・レディ	TRDY#ディアサートによるバスサイクルの延長はできない
STOP#	s/t/s	ストップ	AGPトランザクションでは使用しない
IDSEL	in	初期化デバイス・セレクト	AGPコネクタにはIDSEL信号がない
DEVSEL#	s/t/s	デバイス・セレクト	AGPトランザクションでは使用しない
PERR#	s/t/s	パリティ・エラー	AGPトランザクションでは使用しない
LOCK#		ロック	AGPコネクタにはLOCK#信号がない

*信号名の後の#は負論理を示す
**ドライバのタイプとAGPターゲット側から見た信号の方向

ターゲットはDEVSEL#をアサートして応答し，PCIマスタが出力するIRDY#と，PCIターゲットが出力するTRDY#によってバス・サイクルを制御しながらデータ転送を行います．

PCIトランザクションでは，2Xモードや4Xモードでのデータ転送はできません．

⑥ AGPトランザクションの転送動作（図6-5）

PCIではマスタによるアドレスの指定やバス・コマンドの発行からデータ転送の終了までは一連の動作として連続的に行わなければなりませんが，AGPの場合はそれらを切り離すことができます．AGP転送のマスタ（グラフィック・コントローラ）は，まず**転送要求のキュー**（アドレス，転送データ数，コマンド）を発行し，実際のデータ転送はターゲット（チップセット）の準備が整ってから行います．転送待ち期間でも転送中でも，AGP転送では必要に応じて次の転送要求キューを出すことができます．

AGPマスタ（グラフィック・コントローラ）は，FRAME#のかわりにPIPE#をアサートすることによって，AGPトランザクションのバス・サイクルを開始します．さらに，AGPマスタは転送要求キューを出力してPIPE#をディアサートします．このときFRAME#はディアサートされていなければなりません．これによって，AGPスレーブが同時にPCIスレーブの機能をもっていたとしても，誤って応答することを防げます．

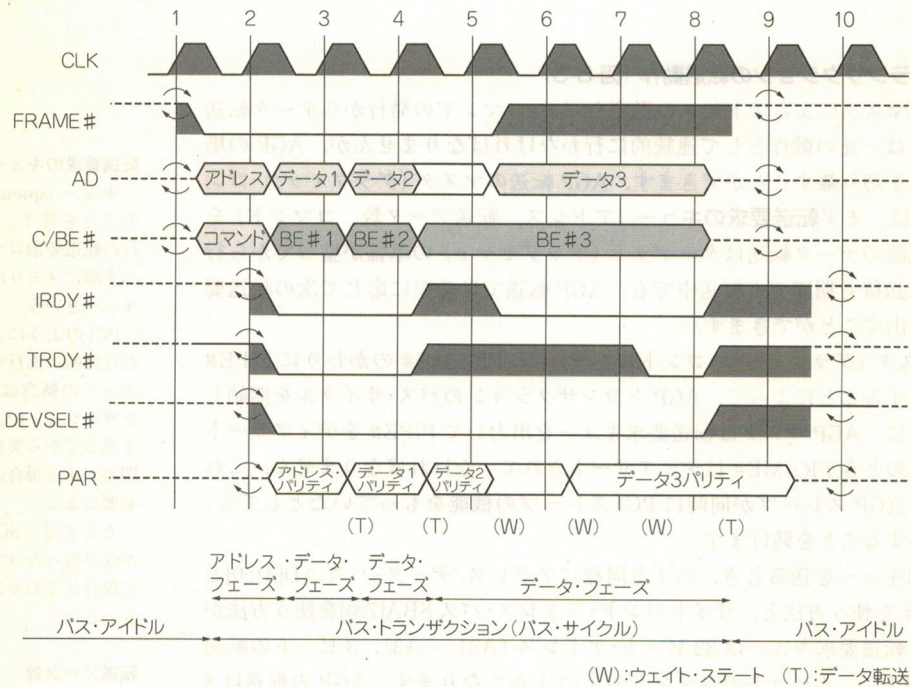
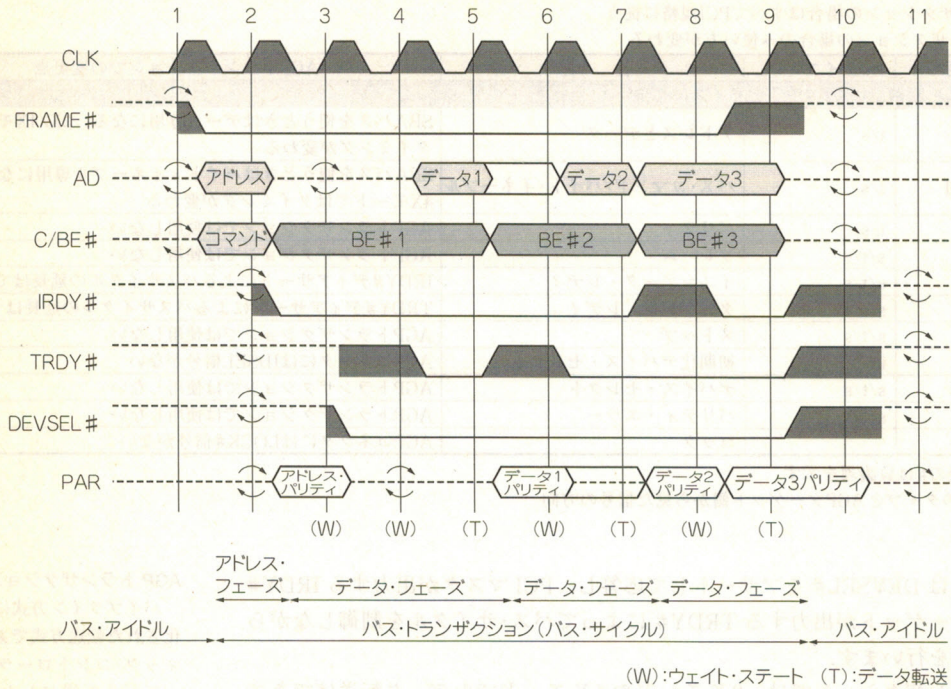
転送要求キューを送るとき，PCIと同様にアドレス/データ・バスAD[31::0]とC/BE[3::0]#を使う方法と，サイドバンド・アドレス・バスSBA[7::0]を使う方法があります．転送要求キューは32ビット・アドレス（A31～A3），3ビットの転送データ数（LLL），4ビットのコマンド（CCCC）からなります．AGPの転送は8バイトのブロック単位で行うため，アドレスの下位3ビットは使用せず，その3ビット分を**転送データ数**に利用します．（LLL+1）×8バイトが実際の転送データ数を示します．

AD[31::0]とC/BE[3::0]#を使えば，1クロックでひとつの転送要求キューを送ることができます．そのかわり，転送要求キューの出力中はデータ転送ができな

AGPトランザクション
パイプライン方式によって高速化された転送方式である．グラフィック・コントローラが主体となって行う転送にしか使用できない．

転送要求のキュー
キュー（queue）とは待ち行列のことを言う．AGPでは，未実行の転送要求コマンドを，実行すべき順にメモリに保存したものをキューという．
PCIのように，コマンドを出したら即座に実行するシステムにはキューの概念はない．AGPトランザクションのように，コマンドを出してから実行されるまでに時間差がある場合にキューの概念が必要になる．
たとえば，SCSIでターゲットが受け取ったコマンド列を実行順に保存しておくことも，同様にキューという．

転送データ数
PCIやAGPでは，転送したいデータを指定するとき，データの先頭アドレスとデータ数という二つのパラメータを使う．これは，IDE（ATA）やSCSIの場合と似ている．

〈図6-4〉PCIトランザクションの転送動作

いので，短いランダム・アクセスが連続すると転送効率が低下します．

SBA[7::0]を使えば，AD[31::0]とC/BE[3::0]がデータ転送に使用されている間に，AGPマスタは転送要求キューを出力することができます．ランダム・アクセスが連続しても，AD[31::0]では連続してデータ転送ができます．ただし，SBA[7::0]は

〈図6-5〉AGPトランザクションの転送動作

1 2 3 4 5 6 7 8

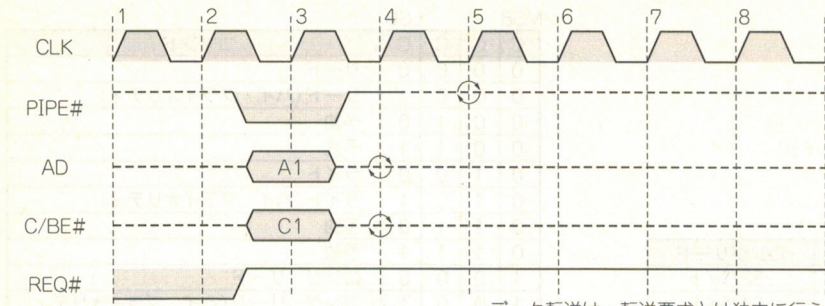
CLK

PIPE#

AD　A1

C/BE#　C1

REQ#

データ転送は，転送要求とは独立に行う

(a) 転送要求キューの出力（AD[31::0]とC/BE[3::0]#）

1 2 3 4 5 6 7 8

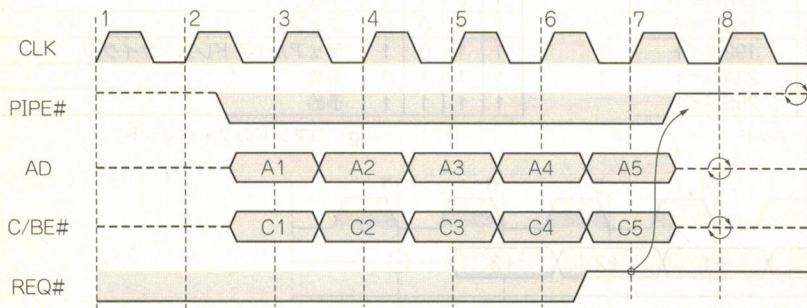
CLK

PIPE#

AD　A1　A2　A3　A4　A5

C/BE#　C1　C2　C3　C4　C5

REQ#

転送要求だけを連続して送れる

(b) 転送要求キューの連続出力（AD[31::0]とC/BE[3::0]#）

1 2 3 4 5 6 7 8 9

CLK

SBA[7::0]　NOP　R1H　R1L　R2H　R2L　NOP　NOP　NOP　R3H

データ・バスの状態とは無関係に転送要求キューを出力できる

(c) 転送要求キューの出力（SBA[7::0]）

AD[31::0]#

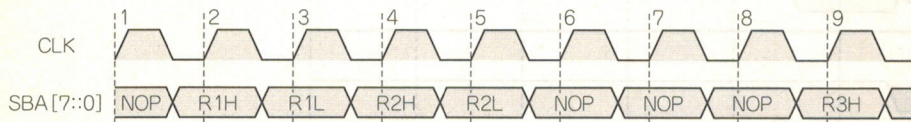
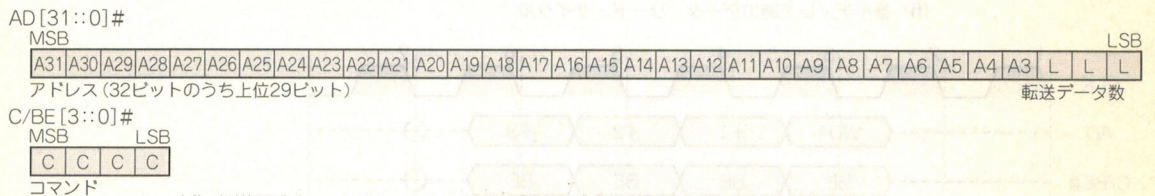
MSB　LSB

A31	A30	A29	A28	A27	A26	A25	A24	A23	A22	A21	A20	A19	A18	A17	A16	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	L	L	L

アドレス（32ビットのうち上位29ビット）　転送データ数

C/BE[3::0]#

MSB　LSB

C	C	C	C

コマンド

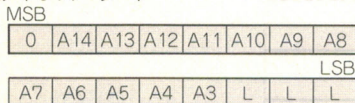
(d) 転送要求キューのフォーマット（AD[31::0]とC/BE[3::0]#）

下位アドレス・ワード

MSB

0	A14	A13	A12	A11	A10	A9	A8

LSB

A7	A6	A5	A4	A3	L	L	L

下位アドレスと転送データ数

中位アドレス・ワード

MSB

1	0	C	C	C	C	0	A15

LSB

A23	A22	A21	A20	A19	A18	A17	A16

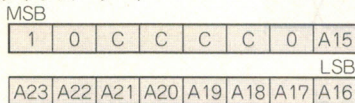
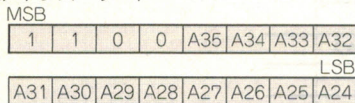
中位アドレスとコマンド

上位アドレス・ワード

MSB

1	1	0	0	A35	A34	A33	A32

LSB

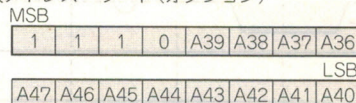
A31	A30	A29	A28	A27	A26	A25	A24

上位アドレス（標準で32ビットをサポート）

拡張アドレス・ワード（オプション）

MSB

1	1	1	0	A39	A38	A37	A36

LSB

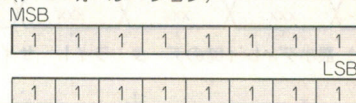
A47	A46	A45	A44	A43	A42	A41	A40

48ビット拡張アドレス（オプション）

NOP（ノー・オペレーション）

MSB

1	1	1	1	1	1	1	1

LSB

1	1	1	1	1	1	1	1

転送要求キューがないとき，マスタはNOPを出力し続ける

(e) 転送要求キューのフォーマット（SBA[7::0]）

〈図 6-5〉AGP トランザクションの転送動作（つづき）

実際に転送されるバイト数
　＝(LLL＋1)×8（通常のリード/ライト）

実際に転送されるバイト数
　＝(LLL＋1)×32（ロングリード）

MSB　　LSB

L	L	L	通常のリード/ライト	ロングリード
0	0	0	8バイト	32バイト
0	0	1	16バイト	64バイト
0	1	0	24バイト	96バイト
0	1	1	32バイト	128バイト
1	0	0	40バイト	160バイト
1	0	1	48バイト	192バイト
1	1	0	56バイト	224バイト
1	1	1	64バイト	256バイト

（f）転送データ数のフォーマット

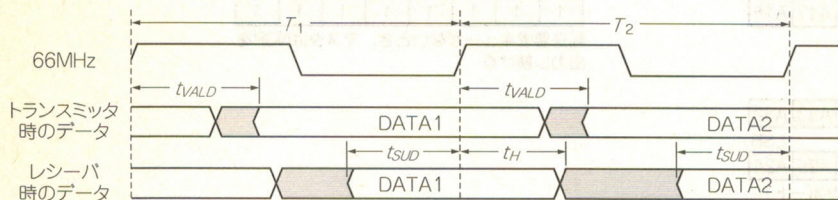
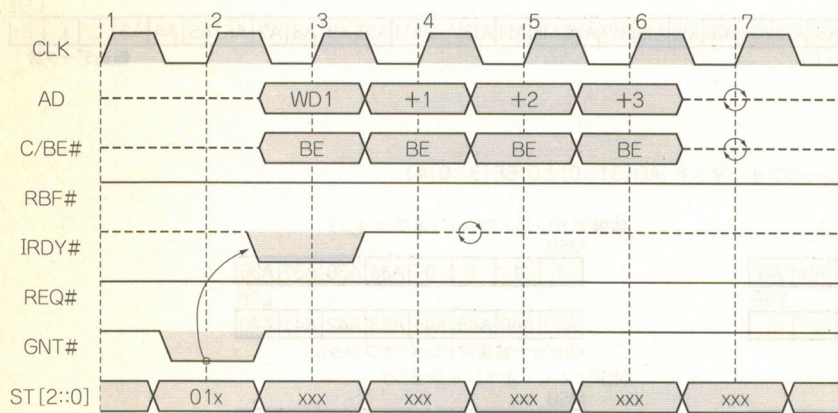
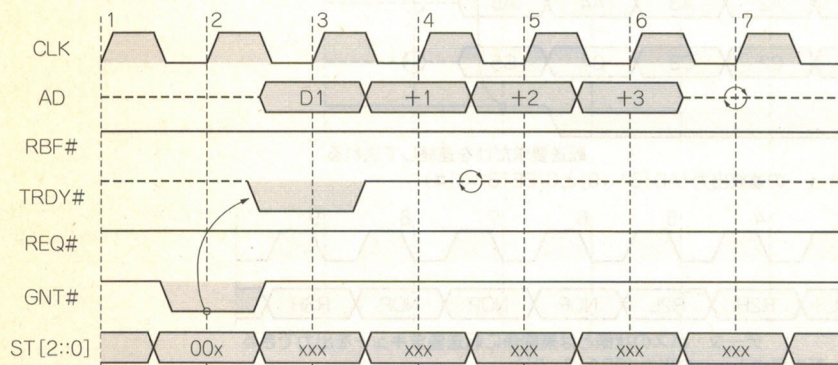
MSB　　LSB

C	C	C	C	コマンド
0	0	0	0	リード
0	0	0	1	リード（ハイ・プライオリティ）
0	0	1	0	予約
0	0	1	1	予約
0	1	0	0	ライト
0	1	0	1	ライト（ハイ・プライオリティ）
0	1	1	0	予約
0	1	1	1	予約
1	0	0	0	ロング・リード
1	0	0	1	ロング・リード（ハイ・プライオリティ）
1	0	1	0	フラッシュ
1	0	1	1	予約
1	1	0	0	フェンス
1	1	0	1	デュアル・アドレス・サイクル
1	1	1	0	予約
1	1	1	1	予約

（g）コマンドのフォーマット

（h）最小ディレイ時のデータ・リード・サイクル

（i）最小ディレイ時のデータ・ライト・サイクル

（j）1Xモードの送受信タイミング

〈図 6-5〉AGP トランザクションの転送動作（つづき）

記号	特性	min	max	単位
t_{CLK}	CLKサイクル時間	15	30	ns
t_{CLKlo}	CLKパルス幅（Lo）	6	−	ns
t_{CLKhi}	CLKパルス幅（Hi）	6	−	ns
SR	CLKスルーレート	1.5	4	V/ns
t_{VALC}	コントロール出力有効時間	1	5.5	ns
t_{VALD}	データ出力有効時間	1	6	ns
SR	出力スルーレート	1.5	4	V/ns
t_{SUC}	コントロール入力セットアップ時間	6	−	ns
t_{SUD}	データ入力セットアップ時間	5.5	−	ns
t_H	入力ホールド時間	0	−	ns

（j）1Xモードの送受信タイミング

8ビットしかないので，1クロックでは転送要求キューを出力できません．36ビット・アドレス（A36～A3），転送データ数（LLL），コマンド（CCCC）を，下位アドレス・ワード（A14～A3とLLL），中位アドレス・ワード（CCCCとA23～A15），上位アドレス・ワード（A35～A24）の3ワードに分けて，6クロックに分けて送ります．

AD[31::0]を使う場合はアドレス・バスはPCIと同じ32ビット幅です．SBA[7::0]を使う場合は，アドレス・バスは標準で36ビット幅に拡張され，さらに**拡張アドレス・ワード**（A47～A36）を使えば48ビットに拡張できます．

コマンドの定義はPCIとは多少変わっており，高プライオリティと低プライオリティの2種類の優先順位をつけることができます．AGPターゲット側では，受け取った転送キューをバッファに保持しておき，優先度が高いものがあればそれを先に，優先度が同じなら受け取った順に処理を行います．

AGPマスタとAGPターゲットの両方の準備ができたら，一気にデータ転送を実行します．PCIと違って，IRDY#やTRDY#を使ってバス・サイクルにウェイトを挿入することはできません．ただし，ターゲット側からはブロックとブロックの間にウェイトを挿入することができます．

⑦ FWトランザクションの転送動作

FWトランザクションは，動作としてはPCIトランザクションと同じです．FRAME#によってバス・サイクルを開始し，AD[31::0]にアドレスを，C/BE[3::0]#にバス・コマンドを出力して，それに引き続いてデータ転送を行います．PCIトランザクションとの違いは，2Xモードや4Xモードで高速の転送ができることです．

⑧ 2Xモード（図6-6）

AGPでは66MHz動作を採用したことにより，そのまま（1Xモード）でも従来のPCIバスの2倍の転送速度をもちます．さらに，1クロックに2回のデータ転送を行う2Xモードを用いれば，33MHz動作のPCIバスの4倍の533Mビット/sの転送が可能になります．

PCIバスはすべての信号がCLKを基準に動作する**同期バス**ですが，AGPでもその特徴は変わっていません．2Xモードでも，1Xモードと同様に66MHzのCLKがすべての動作の基準となります．また，直接転送に使用されるAD[31::0]，C/BE[3::0]#，SBA[7::0]以外の信号線は，すべて1Xモードと同様に動作します．すなわち，66MHz動作のPCIバスに対して上位互換性をもっています．

1Xモード（PCIバス）ではCLKの立ち上がりにデータを転送しますが，2X

拡張アドレス・ワード

PCIは2^{32}=4Gバイトのアドレス空間をもつ．パソコンのメイン・メモリの容量は，多いものはすでに100Mバイトを超え，さらに増加を続けている．数年を待たずに不足することが予想される．

現在は，AGPの拡張アドレス・ワードを使用する必要はあまり考えられないが，将来に向けて大幅に拡張の余地を残したものと言えるだろう．

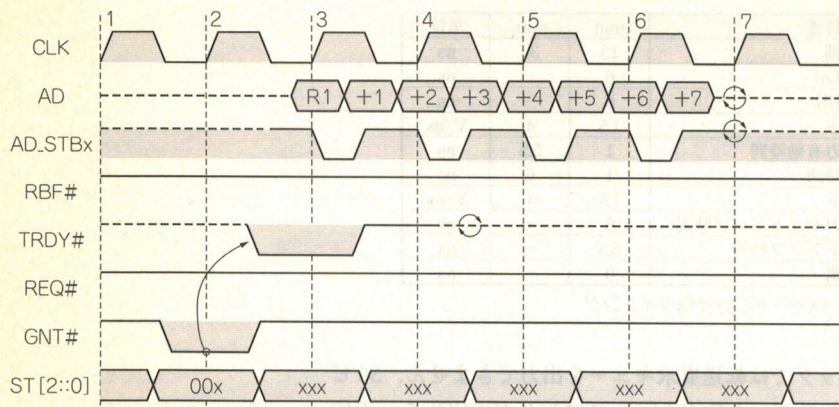
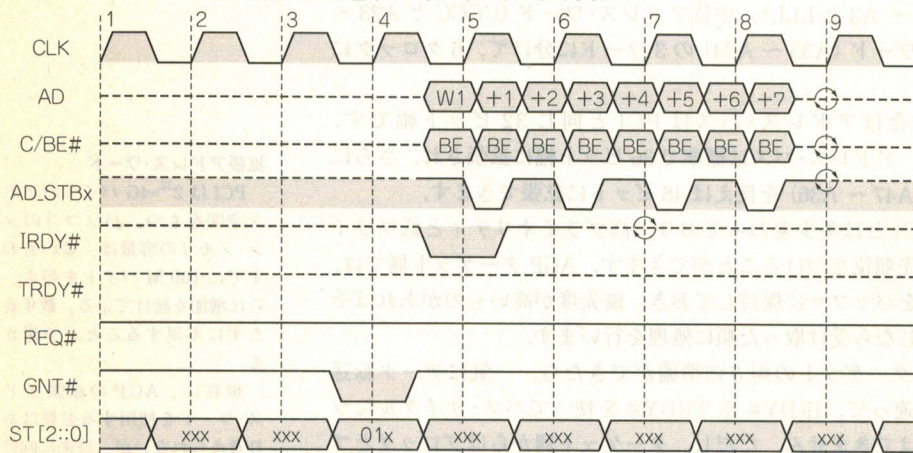
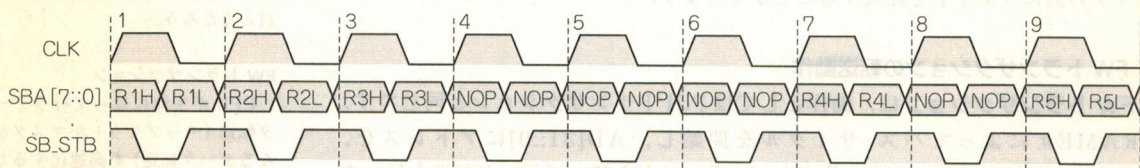
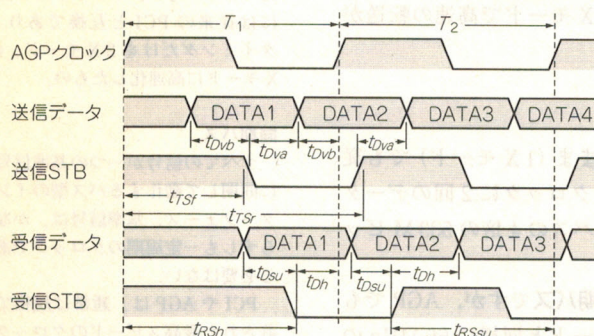
FWトランザクション

CPUが主体になって行うデータ転送（チップセットがマスタとなるデータ転送）を高速化するためのオプション．ソフトウェア的には従来のPCIと互換であり，タイミングだけを2Xモード，4Xモードに高速化したもの．

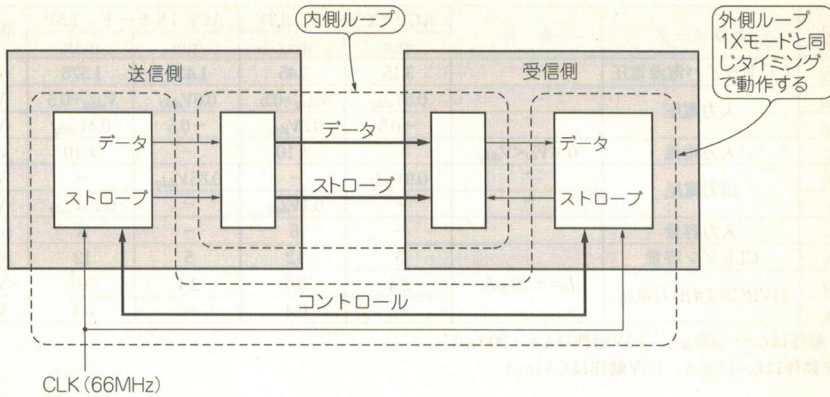
同期バス

すべての信号が一つの基準信号に同期して動作するバス型のインターフェース．基準信号は，かならずしも一定周期のクロックである必要はない．

PCIやAGPは，通常は規格で許された最高スピードのクロック（たとえば33MHzクロックや66MHzクロック）で動作させることが多いが，クロック・スピードをそれより遅くすることもできる．

〈図 6-6〉2 X モード

(a) 2Xモードの基本データ・リード・サイクル

(b) 2Xモードの基本データ・ライト・サイクル

(c) 2Xモードの転送要求キュー出力(SBA[7::0])

記号	特性	min	max	単位
t_{TSf}	送信ストローブ立ち下がりエッジ	2	12	ns
t_{TSr}	送信ストローブ立ち上がりエッジ	—	20	ns
t_{Slo}	送信ストローブ幅(Lo)	5	—	ns
t_{Shi}	送信ストローブ幅(Hi)	5	—	ns
t_{Dvb}	送信データ有効時間(前)	1.7	—	ns
t_{Dva}	送信データ有効時間(後)	1.9	—	ns
t_{RSsu}	受信ストローブ・セットアップ時間	6	—	ns
t_{RSh}	受信ストローブ・ホールド時間	1	—	ns
t_{Dsu}	受信データ・セットアップ時間	1	—	ns
t_{Dh}	受信データ・ホールド時間	1	—	ns

(d) 2Xモードの送受信タイミング

〈図6-6〉2Xモード（つづき）

(e) 2X/4Xモードのタイミング関係

モードではCLKの立ち上がりと立ち下がりの両方でデータを転送します．そのままだとCLKとデータのタイミングのずれが大きくなって受信が厳しくなる場合があるため，送信側ではデータとともにストローブ信号のAD_STB0, AD_STB1, SB_STBを送ります．受信側では，このストローブ信号を使ってデータを受信します．

⑨4Xモード（図6-7）

さらに，1クロックの間に4回のデータ転送を行う4Xモードもオプションとして用意されます．4Xモードでも，直接転送に使用されるAD[31::0], C/BE[3::0]#, SBA[7::0]以外の信号線は，すべて1Xモードと同様に動作します．

4Xモードでは，2Xモードの2倍の高速のストローブ信号を使います．**ストローブ信号**の波形歪みを防ぐために，各ストローブ信号はすべて差動信号となります．

⑩電気的仕様（表6-3）

AGPの電気的仕様は，基本的には3.3V，66MHz動作のPCIと同じです．ただし，PCIがバス接続なのに対して，AGPは1対1接続のため，入出力の電気的仕様はPCIよりもゆるやかになります．

また，オプションとして1.5V動作の仕様も規定されています．1Xモードと2Xモードは3.3Vでも1.5Vでも可能ですが，4Xモードは1.5Vでなければ実行できません．

⑪コネクタとボードサイズ（図6-8）

AGP対応のビデオ・システムは，従来のISAバスやPCIバスのビデオ・ボードと同様に，拡張ボードとして提供できるようになっています．ボード・サイズは，現在**ATXマザーボード**用と**NLXマザーボード**用の2種類が決められています．コネクタは132ピン・カード・エッジで，ISAやPCIとは異なるAGP独自の形状になっています．

3.3Vと1.5Vの2種類の電気的仕様があるため，ボードおよびコネクタに誤挿入を防ぐためのキーを設けてあります．キー部分以外のピン配置は共通であり，3.3V/1.5V両用のユニバーサル・コネクタも規定されています（**表6-4**）．

ストローブ信号

他の回路の動作タイミングをコントロールする目的で出力されるパルス信号を総称してストローブ(Strobe)信号と呼ぶ．たとえば，CPUが出力するリード信号，ライト信号などはストローブの役割りをもつ．リード・ストローブ，ライト・ストローブと呼ぶ場合もある．また，カメラのストロボは，制御回路がストローブ信号を出してコンデンサを一気に放電させる．このストロボの語源はストローブと一緒である．

ATXマザーボード

Intel社が1995年に発表したマザーボードのフォームファクタ（形状や寸法）の仕様．ATXは305×244mmのボード・サイズで，拡張スロットやコネクタの配置などもきちんと規定されており，異なるメーカのボードやケースを組み合わせても互換性が得られる．ATX仕様では，PCIやAGPの拡張コネクタをマザーボードに直接取り付けるので，拡張ボードはマザーボードに垂直に配置される．

NLXマザーボード

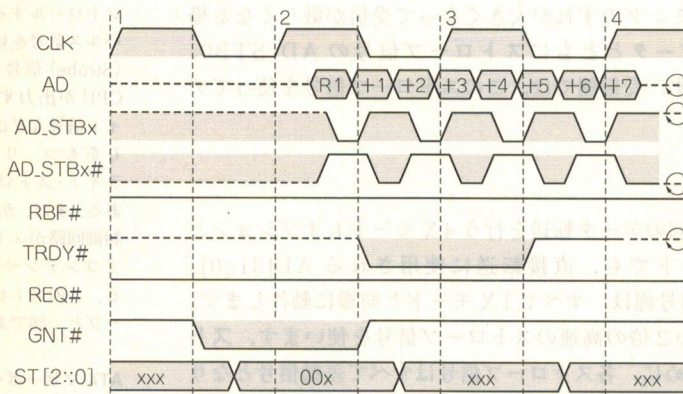
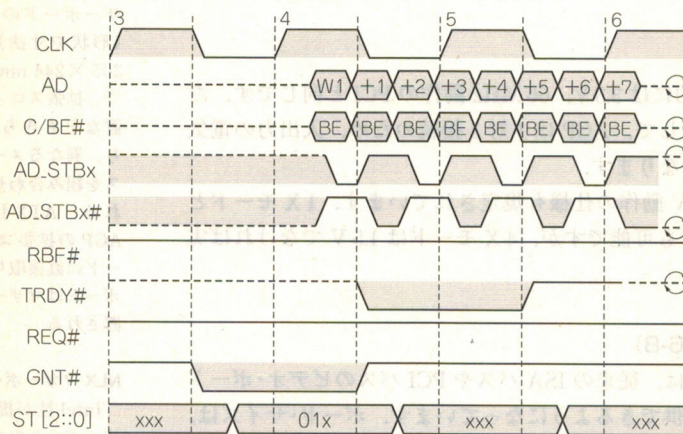
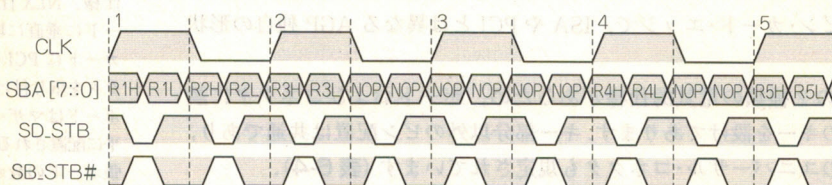
Intel社が提唱している小型マザーボードのフォームファクタの仕様．NLX仕様では，マザーボードに垂直に取り付けたライザ・カードにPCIやAGPの拡張コネクタを取り付ける．そのため，拡張ボードはマザーボードに対して水平に配置されるのが特徴である．拡張ボードの数が少なければ，このほうが全体をコンパクトにできる．

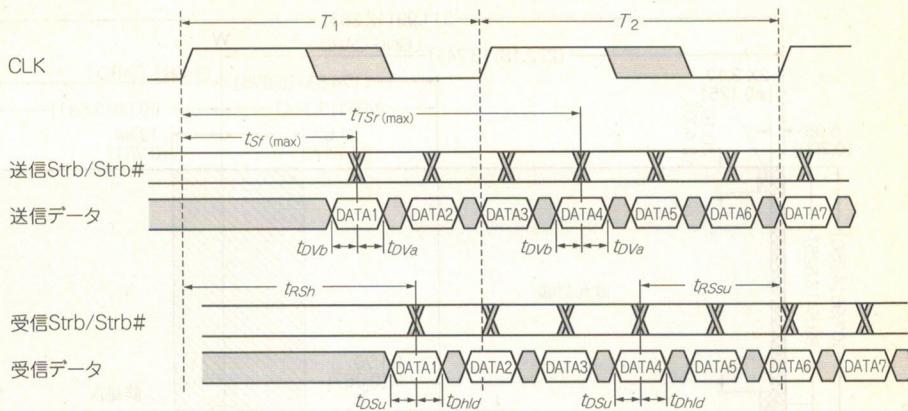
〈表 6-3〉AGP の電気的仕様

記号	パラメータ	条件	AGP 1Xモード, 3.3V		AGP 1Xモード, 1.5V		単位
			min	max	min	max	
V_{ddq}	I/Oドライバ電源電圧		3.15	3.45	1.425	1.575	V
V_{inH}	入力電圧		$0.5V_{ddq}$	$V_{ddq}+0.5$	$0.6V_{ddq}$	$V_{ddq}+0.5$	V
V_{inL}			−0.5	$0.3V_{ddq}$	−0.5	$0.4V_{ddq}$	V
I_{in}	入力電流	$0<V_{in}<V_{ddq}$	−	±10	−	±10	μA
V_{oH}	出力電圧	*	$0.9V_{ddq}$	−	$0.85V_{ddq}$	−	V
V_{oL}		**	−	$0.1V_{ddq}$	−	$0.15V_{ddq}$	V
C_{in}	入力容量		−	8	−	8	pF
C_{clk}	CLKピン容量		5	12	5	12	pF
V_{oH}	OVRCNT#出力電圧	$I_o=\pm 20\,\mu$A	2.4	3.6	2.4	3.6	V
V_{oL}			−	0.4	−	0.4	V

* 3.3V動作は$I_o=-500\,\mu$A, 1.5V動作は$I_o=-200\,\mu$A

** 3.3V動作はI_o=1.5mA, 1.5V動作はI_o=1mA

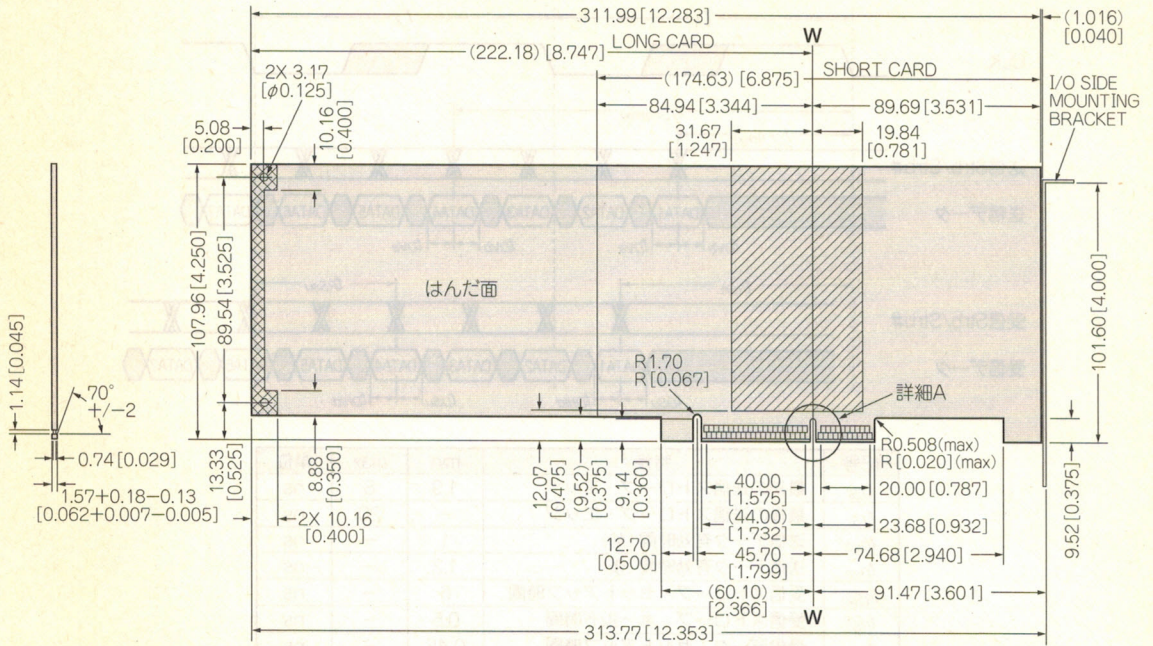
〈図 6-7〉4X モード

(a) 4Xモードの基本データ・リード・サイクル

(b) 4Xモードの基本データ・ライト・サイクル

(c) 4Xモードの転送要求キュー出力(SBA[7::0])

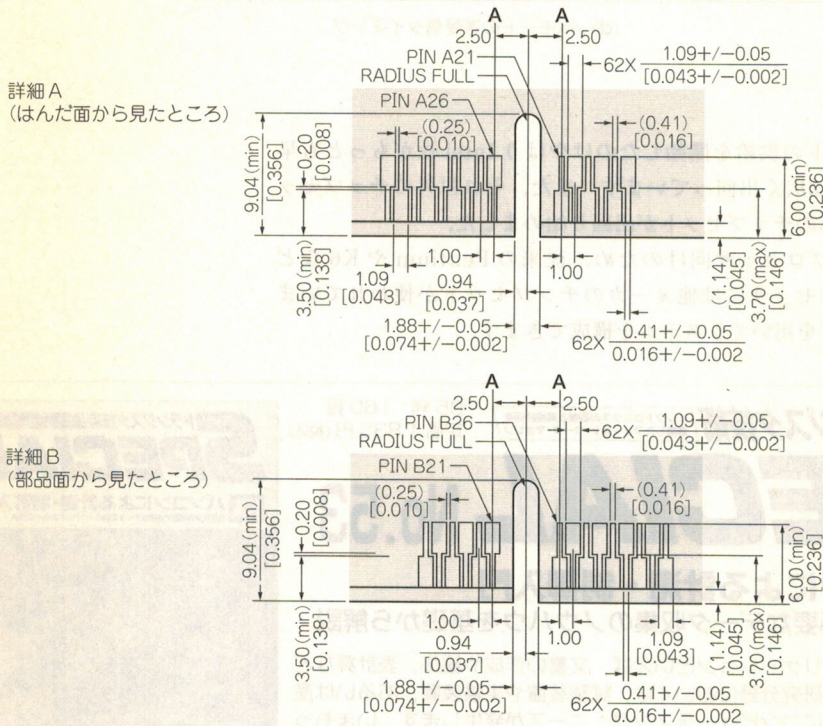
〈図6-7〉4Xモード（つづき）

記号	特性	min	max	単位
t_{TSf}	最初の送信ストローブ・エッジ	1.9	8	ns
t_{TSr}	最後の送信ストローブ・エッジ	−	20	ns
t_{DVb}	送信データ有効時間（前）	1	−	ns
t_{DVa}	送信データ有効時間（後）	1.2	−	ns
t_{RSsu}	受信ストローブ・セットアップ時間	6	−	ns
t_{RSh}	受信ストローブ・ホールド時間	0.5	−	ns
t_{DSu}	受信データ・セットアップ時間	0.45	−	ns
t_{Dh}	受信データ・ホールド時間	0.65	−	ns

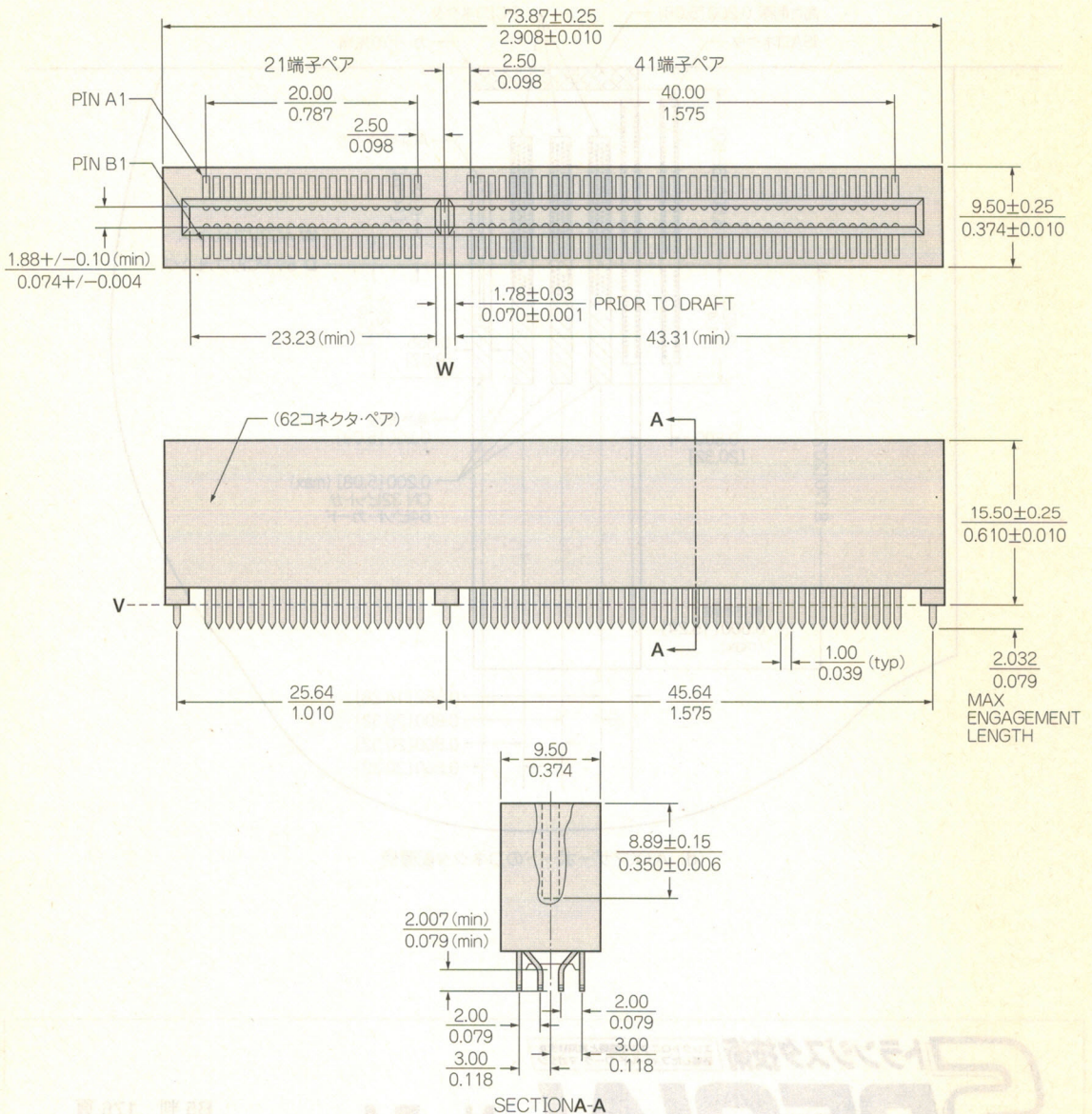
（d）4Xモードの送受信タイミング

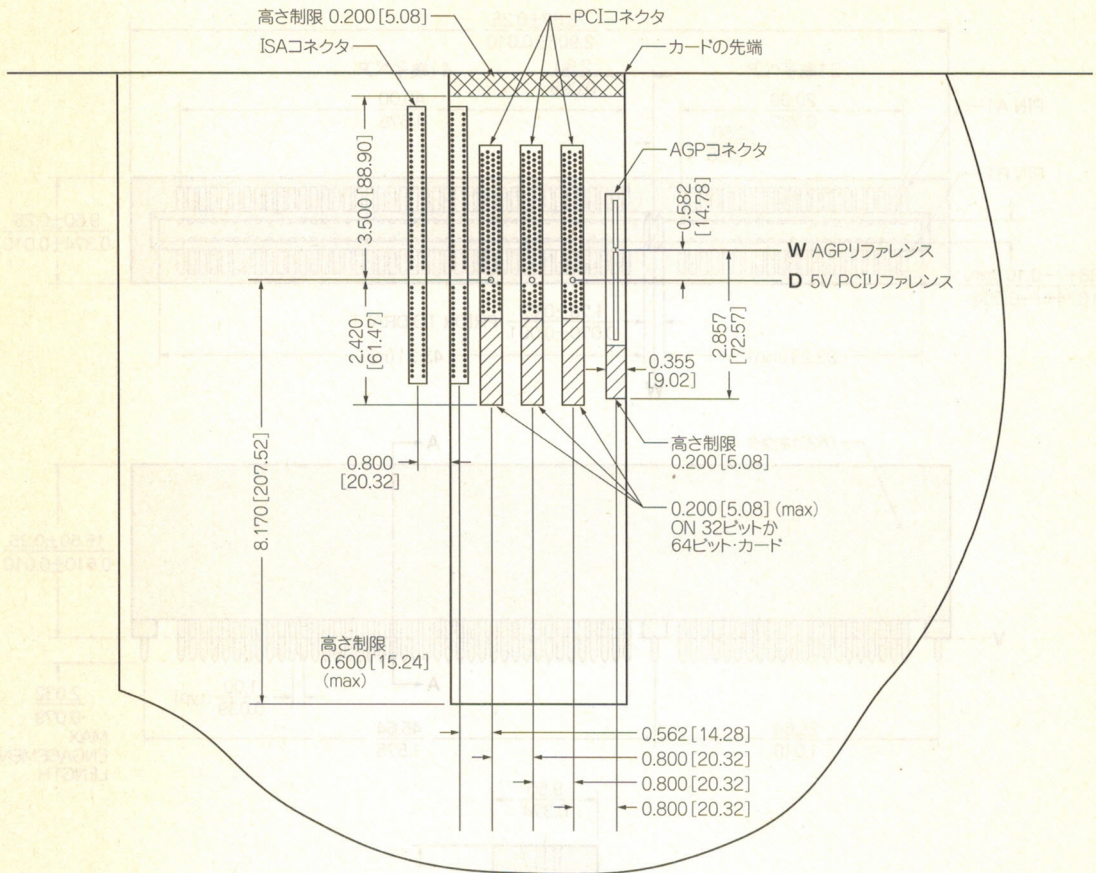
⑫システム構成例

AGP対応のチップセットの供給を開始したのはやはりIntel社がもっとも早く，440 LXチップセットは広く出回っています．また，それ以外のチップセット・メーカからもAGP対応のチップセットが出回り始めました．

440 LXはPentium Ⅱプロセッサ向けのため，従来のPentiumやK6などP54Cソケット対応のプロセッサには他メーカのチップセットが使われています．SiS社のSiS5591/5592を用いてシステムを構成できます．

〈図 6-8〉コネクタとボード・サイズ

(a) ATXマザーボード用拡張ボードサイズ(単位:mm/inch)

(b) カード・エッジ・コネクタ(単位:mm/inch)

〈図6-8〉コネクタとボード・サイズ（つづき）

(c) マザーボード側コネクタ

〈図 6-8〉コネクタとボード・サイズ（つづき）

(d) ATXマザーボードのコネクタ配置例

〈表6-4〉拡張ボードのピン配置

VddqはI/Oドライバ電源，3.3Vまたは1.5V

	部品面	はんだ面	
B1	OVRCNT#	+12V	A1
B2	+5V	TYPEDET#	A2
B3	+5V	予約	A3
B4	USB+	USB-	A4
B5	GND	GND	A5
B6	INTB#	INTA#	A6
B7	CLK	RST#	A7
B8	REQ#	GNT#	A8
B9	VCC3.3	VCC3.3	A9
B10	ST0	ST1	A10
B11	ST2	予約	A11
B12	RBF#	PIPE#	A12
B13	GND	GND	A13
B14	予約	予約	A14
B15	SBA0	SBA1	A15
B16	VCC3.3	VCC3.3	A16
B17	SBA2	SBA3	A17
B18	SB_STB	SB_STB#（3.3Vは予約）	A18
B19	GND	GND	A19
B20	SBA4	SBA5	A20
B21	SBA6	SBA7	A21
B22	3.3Vキー（1.5V/ユニバーサルは予約）		A22
B23	3.3Vキー（1.5V/ユニバーサルはGND）		A23
B24	3.3Vキー（1.5V/ユニバーサルは予約）		A24
B25	3.3Vキー（1.5V/ユニバーサルはVCC3.3）		A25
B26	AD31	AD30	A26
B27	AD29	AD28	A27
B28	VCC3.3	VCC3.3	A28
B29	AD27	AD26	A29
B30	AD25	AD24	A30
B31	GND	GND	A31
B32	AD_STB1	AD_STB1#（3.3Vは予約）	A32
B33	AD23	C/BE3#	A33
B34	Vddq	Vddq	A34
B35	AD21	AD22	A35
B36	AD19	AD20	A36
B37	GND	GND	A37
B38	AD17	AD18	A38
B39	C/BE2#	AD16	A39
B40	Vddq	Vddq	A40
B41	IRDY#	FRAME#	A41
B42	1.5Vキー（3.3V/ユニバーサルは予約）		A42
B43	1.5Vキー（3.3V/ユニバーサルはGND）		A43
B44	1.5Vキー（3.3V/ユニバーサルは予約）		A44
B45	1.5Vキー（3.3V/ユニバーサルはVCC3.3）		A45
B46	DEVSEL#	TRDY#	A46
B47	Vddq	STOP#	A47
B48	PERR#	PME#	A48
B49	GND	GND	A49
B50	SERR#	PAR	A50
B51	C/BE1#	AD15	A51
B52	Vddq	Vddq	A52
B53	AD14	AD13	A53
B54	AD12	AD11	A54
B55	GND	GND	A55
B56	AD10	AD9	A56
B57	AD8	C/BE0#	A57
B58	Vddq	Vddq	A58
B59	AD_STB0	AD_STB0#(3.3Vは予約)	A59
B60	AD7	AD6	A60
B61	GND	GND	A61
B62	AD5	AD4	A62
B63	AD3	AD2	A63
B64	Vddq	Vddq	A64
B65	AD1	AD0	A65
B66	予約	予約	A66

編集雑記

編集部から

● 今年のNHK大河ドラマは，またまた『忠臣蔵』です．視聴率はまずまずのようです．赤穂浪士が日本人に受ける理由はなんでしょう．

● 高家筆頭吉良上野介の目に余るイジワル．たまりかねた赤穂藩主浅野内匠頭長矩の例の殿中松の廊下での刃傷．長矩の切腹（享年35歳）．お家断絶取りつぶし．赤穂藩四十七士の吉良邸への討ち入り．四十七士の切腹．

● このストーリがわかっているので，安心して見ていれるのでしょう．『水戸黄門』や『男はつらいよ！』のようです．しかし，時代は違いますが，いかにも現代にもありそうな話です（切腹というのはちょっと時代的ですが…）．ミッチー，サッチー騒動もそうですが…．若者に受ける俳優を起用しただけでは視聴率アップにはつながらないとわかって，やはり，本だということになったのでしょうか．

● 同じ雑誌を継続的に取ったり，同じ作家の作品を続けて読むということは，自分のフィーリングに合うものに触れることによって安心するというのがあるのでしょう．いつも心に引っかかっていることを，誰かが言ってくれることによって，「ああ，同じ考えをする人がいるものだ」と安心するのです．

● 今回はパソコン周辺のインターフェース規格です．確認のために参照して設計などのに生かしていただきたいと思います．（檀）

● 山歩きをした．1年に1回のちょっとしたお楽しみ．場所は清里で，たしか小学生のときにも移動教室で行ったのだ．当時は常にバス行動で，清里駅など見もしなかった．その駅を初めてお目にかかり，なんか地味な駅なのでちょっとガッカリ．しかし昔見た記憶どおりポットの形のお店があった．さらに小学生のときに食べた清泉寮のソフトクリームを今回も食べたが，甘くておいしい．そのあと牛乳を飲み，2個めのソフトクリーム．そのお店の売り文句にあるように，清泉寮のものとは違う味だ．それぞれにおいしくて良かったと思う．自分のお腹も丈夫で安心．

● 山の中は草木が生い茂り，ちょっとした自然に触れられてよかったなぁと思う．ただ，はりきってその場は楽しかったけれど帰ってきてからが大変．日頃の運動不足がたたり，筋肉痛に悩まされている．毎年「こんどこそ運動をまめにするぞ」と決心だけする状態だったりして…．

● 朝やっているテレビ番組で，使い古した傘をバッグに再生・古い下駄を好きな模様にして再生・着物をセーターに再生…いろいろやっていて，とてもいいアイデアだと思った．アイデアだけもらって，自分でなんとかできないかな？と考えてみた．下駄はまだ新しい．着物を切ったりするのもまだ勇気がない．いちばんできそうなのが傘だけどまだ使える．うーん…実行するのはまだまだ．傘が傷んだときにこのアイデアを思い出せるといいな．（SF）

● トランジスタ技術SPECIALの既刊号で紹介しました基板等の頒布サービスを，申し込み締め切り日を過ぎて受け付けているものがありますのでお知らせします．それらは，No.20のMICRO-CAP III，No.23のPALライタ基板，PALASMソフト，No.29のZ80マイコン・キット，No.38の拡張I/Oモジュール・キット，No.55の基板，部品キット，No.57の電源基板キット（第5章を除く）です．申し込み方法は各雑誌掲載のとおりです．

● 本誌掲載記事の利用についてのご注意――本誌掲載記事には著作権があり，また工業所有権が確立されている場合があります．したがって，個人で利用される場合以外は所有者の承諾が必要です．

また，掲載された回路，技術，プログラムを利用して生じたトラブルなどについては，小社ならびに著作権者は責任を負いかねますのでご了承ください．

● ご質問はお手紙で――本誌掲載記事に関する技術的なご質問は，往復はがきか，返信用封筒を同封した書簡を編集部あてお寄せください．執筆者に回送し，直接回答していただきます．質問の内容は当該記事を逸脱しない範囲で，できる限り具体的に明記してください．また，お電話によるご質問にはお応えできませんので，ご了承ください．

次号のお知らせ（9月29日発売）

特集　パソコン計測・制御の実際

パソコンを使って物理量を計測し，制御をするといったことは当たり前のように行われてきました．しかし，現実には，化学や物理，あるいは農業などの分野ではよい教科書がないのが実状です．これら現在のパソコン計測制御の実例をやさしく解説します．

トランジスタ技術 エレクトロニクスの基礎と実用技術を凝縮したフィールド・ワーク・マガジン
SPECIAL No. 67
発行所　CQ出版株式会社（無断転載を禁じます）
〒170-8461　東京都豊島区巣鴨1-14-2
電　話　編集部：03(5395)2121　広告部：03(5395)2133
販売部：03(5395)2141
振　替　00100-7-10665
編集人　山形孝雄
発行人　蒲生良治
Printed in Japan

1999年7月1日発行　制作：クニメディア㈱　印刷・製本：三晃印刷㈱